



OTFTs de type N à base de semiconducteurs π -conjugués : fabrication, performance et stabilité

Sarah Bebiche

► To cite this version:

Sarah Bebiche. OTFTs de type N à base de semiconducteurs π -conjugués : fabrication, performance et stabilité. Electronique. Université de Rennes, 2015. Français. NNT : 2015REN1S105 . tel-01315195

HAL Id: tel-01315195

<https://theses.hal.science/tel-01315195>

Submitted on 12 May 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE / UNIVERSITÉ DE RENNES 1
sous le sceau de l'Université Européenne de Bretagne

pour le grade de
DOCTEUR DE L'UNIVERSITÉ DE RENNES 1

Mention : Electronique

Ecole doctorale MATISSE

présentée par

Sarah Bebiche

Préparée à l'UMR-CNRS 6164 IETR
Institut d'Electronique et de Télécommunications de Rennes
UFR ISTIC

Intitulé de la thèse :
OTFTs de type N à
base de
semiconducteurs π -
conjugués :
Fabrication,
performance et
stabilité

Thèse soutenue à Rennes
le 6 Novembre 2015

devant le jury composé de :

Gilles HOROWITZ

DR émérite CNRS, Ecole Polytechnique Palaiseau /
rapporteur

Lionel HIRSCH

DR CNRS, IMS Bordeaux / *rapporteur*

Abla RAHAL

Professeur, USTHB Alger / *examineur*

Olivier SIMONETTI

Maître de Conférences, Université Reims /
examineur

Cyril PORIEL

Chargé de recherches CNRS, Université Rennes 1 /
examineur

Emmanuel JACQUES

Maître de Conférences Université Rennes 1 /
examineur

Tayeb MOHAMMED-BRAHIM

Professeur Université Rennes 1 / *directeur de thèse*

Remerciements

Tous d'abord j'adresse ma gratitude au Pr.Tayeb Mohammed-Brahim, pour m'avoir accueilli dans le cadre de cette thèse au sein de son département Microélectronique et Microcapteurs de l'IETR à l'Université de Rennes1.

J'adresse mes vifs et sincères remerciements cette fois à l'encadrant de cette thèse le Pr.Tayeb Mohammed-Brahim, pour la qualité de son encadrement, et son savoir scientifique. Je souligne aussi son important investissement et son engagement qui m'inspirent un profond respect.

Je remercie Emmanuel Jacques, co-encadrant de la thèse, pour le soutien qu'il m'a apporté, ses précieux conseils et ses ambitions contagieuses.

Je remercie monsieur Gilles Horowitz, Directeur de recherche émérite CNRS de l'école polytechnique Palaiseau, et monsieur Lionel Hirsch, directeur de recherche CNRS de l'IMS Bordeaux, d'avoir accepté de rapporter les travaux de cette thèse.

Je tiens aussi à remercier madame Abba Rahal, professeur de l'Université d'Alger, et monsieur Cyril Poriol, chargé de recherche de l'Université Rennes 1, ainsi que monsieur Olivier Simonetti, maître de conférence de l'Université de Reims, d'avoir bien accepté de faire partie du jury et d'examiner cette thèse.

Je remercie le personnel du laboratoire IETR : Merci Christophe Le Breton, pour tous les dépôts or et les fois où la SET faisait des siennes. Merci Olivier De Sagazan, pour les dépôts or aussi et quand la MA6, cette fois, faisait des siennes. Merci Hervé Lhermite pour tes conseils qui m'ont été bien utiles en salle blanche. Merci à Christophe Guitton pour sa précieuse aide dans la conception des masques fenêtre. Merci à Samuel Crand de m'avoir permis de décrocher des missions d'enseignements à l'ISTIC.

Je remercie Nathalie Coulon pour toutes les mesures MET et XPS, ainsi que Maxime Harnois pour sa bonne humeur et ses questionnements, parfois pertinents, qui m'ont fait réfléchir plus d'une fois. Grand merci à nos deux secrétaires Nathalie et Fabienne.

Mes remerciements vont à Cyril Poriel et Joelle Rault-Bertelot pour la synthèse des molécules utilisées dans ce travail et leur aide dans la compréhension des aspects chimiques de ce travail.

Ma gratitude à Jean-François Bergamini pour les toutes les images AFM des molécules qu'il m'a aidé à faire, son savoir faire à rendu les choses possibles alors vraiment merci.

Je ne peux oublier l'encadrant de l'ombre, comme j'aime à l'appeler, ledit « hmitouche ». Pour ta sagesse, tes conseils, ton inestimable soutien et ta mise en page MERCI !

Mes encouragements aux doctorants restants : Wenlin, Noelia, Liu, Brice, Malo et Jean-David, bon courage.

Je tiens à remercier mes amis d'ici ou d'Alger pour leur soutien moral : Lamine et Meriem.

Merci à mes chers parents et mes deux adorables frères, ils ont été et seront toujours la petite voix qui me réconforte et m'apaise lorsque le doute me guette. Votre soutien est ma plus grande force MERCI !

Sommaire

Liste des symboles	9
INTRODUCTION.....	1
Chapitre 1 : Les matériaux semi-conducteur organiques	5
I. Généralités sur les SCO.....	6
I.1 Dopage interstitiel.....	7
I.2 Injection de charges	8
II. Historique de l'électronique organique.....	8
III. Structure électronique et diagramme de bandes des matériaux π -conjugués organiques	10
IV. Phénomènes de transport dans les matériaux π -conjugués organiques.....	14
IV-1 Mécanismes d'injection.....	15
IV-2. Transport des charges	19
V. Conclusion	26
Références	27
Chapitre 2 : L'OTFT	30
I. principe du transistor à effet de champ	32
I.1 Le transistor à effet de champ.....	32
I.2 Le transistor en couches minces TFT	34
I.3 Le transistor en couche mince organique OTFT	37
II. Les SCO fréquemment utilisés	39
III. Performances des OTFTs	43
III.1. Qualité de la couche active	43
III.2. Effet de l'isolant.....	49
III.2.3. Effet de la géométrie.....	57
III.3. Effet des contacts source et drain.....	60
IV. Stabilité des composants « Gate Bias Stress »	64
IV.1. Origine des états pièges dans les oligomères semi-conducteurs.....	65
IV.2. Phénomène de piégeage des charges	67
IV.3. Phénomène de création d'états pièges dans la couche active	70
V. Conclusion	72
REFERENCES	73

Chapitre 3 : Réalisation technologique des transistors organiques	82
I. Réalisation des transistors Grille basse Contact Bas	83
I.1 Dépôt de la grille.....	83
I.2. Isolant de grille	84
I.3 Contact S/D :	84
I.4 Dépôt de la couche active :	85
II. Dépôt, post-traitement et propriétés de la couche de SU8 utilisée comme isolant de grille.....	87
II.1. Dépôt et post-traitement d'une couche de SU8.....	87
II.2. Optimisation des conditions de préparation de la couche de SU8 pour une utilisation comme isolant de grille	88
III. Caractérisations électriques des transistors	97
III.1 Principe de fonctionnement des transistors à accumulation	97
III.2 Extraction des paramètres caractéristiques	99
IV. Géométrie des OTFTs fabriqués.....	101
V. Conclusion.....	103
Références	104
Chapitre 4 : Les transistors organiques de type N.....	106
PARTIE I : LES TRANSISTORS ORGANIQUES DE TYPE N à base de LPP (CN ₂) ₂ ...	110
I.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication :	111
I.2. Caractérisation structurale des couches de LPP(CN ₂) ₂ déposées.	115
I.3. Effet de la vitesse de dépôt de LPP(CN ₂) ₂ sur les performances des OTFTs.....	116
I.4. Stabilité électrique des transistors LPP(CN ₂) ₂	118
I.5.Conclusion	125
PARTIE II : LES TRANSISTORS ORGANIQUES DE TYPE N à base de IF syn méta (CN ₂) ₂	127
II.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication ..	128
II.2. Etude des conditions de dépôt de la couche active IF(CN ₂) ₂ méta	136
II.3 Stabilité électrique des transistors IF(CN ₂) ₂ méta.....	143
II.4. Conclusion :	150
PARTIE III : LES TRANSISTORS ORGANIQUES DE TYPE N à base de IF <i>anti</i> para (CN ₂) ₂	152
III.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication.	154
III.2. Stabilité électrique des OTFTs à base de IF(CN ₂) ₂ para (Gate Bias Stress).....	165

III.3. Conclusion :	170
Conclusion du chapitre 4	171
Références	176
Chapitre 5 : Perspectives et conclusion	179
I. Introduction	180
II. OTFT à base de IF(CN ₂) ₂ méta en Grille basse Contact Bas réalisés sur PEN d'épaisseur e=125µm	180
III. Réalisation de circuit pseudo CMOS à base des N-OTFTs	187
IV. OTFTs à base de C ₆₀ ayant le PMMA comme isolant de grille	193
Références :	203
CONCLUSION GENERALE	204
ANNEXE.1	207
1. Dépôt par évaporation thermique :	207
1.1. Par effet joule :	207
1.2. Par canon à électron	207
ANNEXE.2	208
1. Caractérisation morphologique par AFM	208
2. Principe de la mesure AFM-conducteur	210

Liste des symboles

SCO: semiconducteur organique

OTFT : Organic Thin Film Transistor

GH: Grille haute

GB: Grille basse

CH: Contact haut

CB: Contact Bas

OPV : Organic photovoltaïque

OLED: Organic light emitting diode

MEH-PPV : Poly[2-methoxy-5-(2-ethylhexyloxy)-1,4-phenylenevinylene]

PCBM: [6,6]-phenyl-C₆₁-butyric acid methyl ester

C₆₀: Fullerene

P3HT: Poly(3-hexylthiophène)

Alq₃: Tris(8-hydroxyquinolino)aluminum

PDI: Perylene Diimide

DH6T: α,ω -Dihexylsexithiophene

6T: Sexithiophene

PCHDA: 3,4,9,10-Perylentetracarbonsäuredianhydrid

FCuPc: (Fluoro)Copper phthalocyanine

NCHDA : 1,4,5,8-Naphthalenetetracarboxylic dianhydride

PDI-CN₂ : N,N'-bis(cyclohexyl)-1,7-dicyano-perylene-3,4:9,10-tetracarboxylic acid diimide

PDI-FCN₂ : N,N'-1H,1H-perfluorobutyl dicyanoperylenecarboxydiimide

Liste des Symboles

N2200 : Dérivé naphtalène diimide commercialisé par Polyera

NDI20D-T2: 1,2,5,6-Naphthalenediimide

N1400 : *N,N*-dialkylsubstituted-(1,7&1,6)-dicyanoperylene-3,4:9, 10-bis(dicarboximide) derivative commercialisé par Polyera

N1200 : Dérivé naphtalène diimide commercialisé par Polyera

N3000 : Dérivé pérylène commercialisé par Polyera

CYTOP : Cyclic Transparent Optical Polymer

F8T2: Poly[(9,9-dioctylfluorenyl-2,7-diyl)-*co*-bithiophene]

PTAA: Poly(triaryl amine)

F17-DOPF: Dérivé fullerene

C10-DNTT: 2,9-di-decyl-dinaphtho-[2,3-b:20,30-f]-thieno-[3,2-b]-thiophene

LiF: *Lithium Fluoride*

PECVD: Plasma Enhanced Chemical Vapor Deposition

OTS: n-Octadecyltrichlorosilane

HMDS : Bis(triméthylsilyl)amine

DMOAP : Dimethyloctadecyl[3-(trimethoxysilyl)propyl]ammonium chloride

PMMA: Polyméthacrylate de méthyle

PS : Polystyrene

PVC: Polychlorure de vinyle

PVA : Alcool polyvinylique

PVP : Polyvinylpyrrolidone

PPP : Poly paraphénylène

P(VDF-TrFE) : Polymère ferroélectrique

Liste des Symboles

LD-PE : Polyéthylène basse densité

PDI-RCN₂ : N,N-dialkyl-substituted-(1,7&1,6)-dicyanoperylene-3,4:9,10-bis(dicarboximide)

NPD : N,N8-diphenyl-N,N8-bis(1-naphthyl)-1,18-biphenyl-4,48-diamine

PEDOT:PSS: Poly(3,4-éthylènedioxythiophène) (PEDOT) mélangé au poly(styrène sulfonate) de sodium (PSS)

UPS : Spectrométrie photo-électronique UV

PQT : Poly-quater tiophene

INTRODUCTION

Le développement des nouvelles technologies n'a jamais été aussi impressionnant qu'au XXIème siècle. Les constructeurs multinationaux se doivent toujours d'être innovants afin d'être compétitif, original, tout en proposant des produits à bas coût. L'électronique organique s'impose alors comme candidat potentiel afin de répondre à ces exigences. En effet, l'utilisation de matériaux organiques dans le domaine de l'électronique et de l'optoélectronique permet de réaliser des circuits ou des écrans d'affichage flexibles à faible coût de production. Le domaine de l'optoélectronique se concrétise déjà, on peut citer la commercialisation d'écran TV AMOLED par le coréen LG en 2010 ou le japonais Sony en 2013. En plus des avantages que présente une technologie LED, l'affichage OLED permet la réalisation d'écrans extrêmement fins, souples et transparents.

Cependant, le domaine de l'électronique organique connaît plus de difficultés. En effet, jusque-là la commercialisation de circuits à base de transistors organiques n'est pas encore possible. A l'heure actuelle, les performances des OTFTs élaborés en laboratoire ne rivalisent pas face aux transistors à base de semiconducteurs inorganiques monocristallins. Cependant des progrès remarquables dans les performances d'OTFTs (mobilité, stabilité, faible tension de fonctionnement) sont relevés, mais ces avancées concernent essentiellement les OTFTs de type P. Or, l'ambition d'une électronique CMOS organique (Complementary MOS) nécessite l'utilisation des deux types d'OTFTs (P et N). Cet écart entre les deux types est justifié par les faibles performances des OTFTs de type N. La raison à cela est intrinsèque aux matériaux utilisés pour ces composants. En effet, le transport électronique dans les matériaux organiques de type N se fait sur le niveau LUMO (Lowest Unoccupied Molecular Orbitals), or ces niveaux sont par définition moins profonds que les niveaux correspondants au transport des trous HOMO (Highest Occupied Molecular Orbitals). Ces faibles niveaux LUMO augmentent les interactions entre le matériau et le milieu environnant ce qui entrave inévitablement le transport des électrons, leur mobilité et leur stabilité.

Néanmoins, l'étude des propriétés de transport dans les matériaux de type N et les tentatives de compréhension des phénomènes mis en jeu, ont permis de cibler des molécules adaptées pour les transistors de type N. En effet, des petites molécules à géométrie plane ayant des niveaux LUMO profonds conduisent à des mobilités et des stabilités acceptables, qui peuvent être optimisées.

Le travail de cette thèse s'inscrit dans ce contexte, à savoir l'utilisation de nouvelles molécules remplissant ces exigences afin d'élaborer des transistors de type N. Ainsi, le travail de cette thèse se résume dans la caractérisation, la compréhension et l'optimisation des transistors élaborés à base de ces nouvelles molécules.

Ce travail est présenté selon 5 chapitres :

Le premier chapitre traite des matériaux semiconducteurs organiques et des propriétés leur conférant un caractère semiconducteur. Les phénomènes de conduction dans ces matériaux sont aussi traités et nous aideront, par la suite, à les caractériser afin de comprendre au mieux les phénomènes de transport qui interviennent dans ces nouvelles molécules.

Le second chapitre fait un état de l'art des progrès réalisés dans le contexte des transistors organiques de type N. Aussi, dans ce chapitre, l'effet de chaque partie du transistor est détaillé en rassemblant quelques travaux rapportés dans ce domaine. Cette étude bibliographique est primordiale afin de mener au mieux notre étude sur l'élaboration de nos transistors d'une part et pour situer les objectifs à atteindre en termes de performances d'autre part.

Le troisième chapitre détaille la réalisation technologique de nos transistors organiques et les méthodes permettant de les caractériser électriquement. Dans ce chapitre, nous donnons aussi une étude sur l'optimisation de l'isolant de grille utilisé par le biais de capacités de type MIM (Metal/Isolant/Metal).

Le quatrième chapitre traite exclusivement des transistors organiques de type N réalisés. Ce chapitre est scindé en 3 parties correspondant à 3 différents matériaux utilisés pour la couche active des OTFTs. Dans chaque partie, une étude de caractérisation des performances électriques des OTFTs est donnée. Une étude des phénomènes de conduction dans la couche active est aussi abordée pour deux des trois molécules utilisées. Cette étude est complétée par des optimisations des performances des OTFTs et une étude de leur stabilité électrique sous l'application d'un stress électrique.

Le cinquième et dernier chapitre donne 3 perspectives à ce travail, la première étant la réalisation de composants OTFTs sur substrats flexibles (PEN). Leur caractérisation et des premières mesures de déformations mécaniques sont données. La seconde perspective étant la réalisation de circuit électronique, des caractéristiques de circuits inverseurs NMOS fonctionnant à 10Hz sont données. La dernière perspective traitée est l'isolant de grille du

INTRODUCTION

transistor organique. Dans cette partie, nous donnons les caractéristiques d'OTFTs élaborés à base d'un nouvel isolant utilisé au niveau de l'IETR (le PMMA).

Chapitre 1 : Les matériaux semi-conducteur organiques

Ce premier chapitre donne un aperçu général des propriétés spécifiques aux matériaux π -conjugués qui leur confèrent un caractère semi-conducteur.

Nous traitons aussi des phénomènes d'injection pouvant opérer lors de la mise en contact de ces matériaux à un métal conducteur. Nous donnons les modèles de conduction généralement utilisés pour les matériaux inorganiques mais appliqués aux matériaux organiques afin de tenter d'expliquer les phénomènes de transport dans ces derniers.

I. Généralités sur les SCO

Les matériaux polymères sont généralement caractérisés par leur propriété électrique isolante, polymère signifiant « plusieurs parties », et par une entité qui se répète N fois dans l'espace. Cette entité est une chaîne d'atomes de carbones liés entre eux par des liaisons de type sigma. Il existe 2 familles de molécules ; les petites molécules (oligomères) et les grandes molécules (polymères).

D'un point de vue simpliste, pour les isolants comme pour les semiconducteurs, la bande énergétique de valence est complètement pleine alors que la bande énergétique de conduction est complètement vide dans des conditions d'aucun apport énergétique. La bande interdite entre ces deux bandes est plus importante dans le cas des isolants, de ce fait aucune transition de porteurs ne peut avoir lieu sans apport énergétique conséquent. Or, d'après la théorie des bandes, une bande entièrement pleine (ou vide) ne contribue pas à la conduction électrique [1]. D'autre part, la rigidité des chaînes carboniques fait que les électrons mis en jeu sont solidement liés et ne peuvent pas participer à une conduction quelconque, ceci est traduit par une importante largeur de la bande interdite de ces matériaux.

Contrairement aux semi-conducteur inorganiques, les semi-conducteurs organiques se présentent sous forme de chaînes carbonées de type π -conjugués caractérisées par une alternance de liaisons simples et doubles dans leur structure chimique.

L'alternance des liaisons simples et doubles, de type σ et π , confère à ces matériaux deux propriétés confirmant leur large potentiel d'utilisation. En effet, de la délocalisation des électrons des liaisons π découlent des propriétés de transport électrique et des propriétés optiques intéressantes. L'écart énergétique des bandes π et π^* varie de 1.5 eV à 3 eV couvrant ainsi idéalement le domaine optique. En comparaison, le polyéthylène, qui ne contient que des liaisons simples de type σ , présente une forte localisation des seuls électrons de type σ : leur gap associé aux transitions σ - σ^* est de l'ordre de 5 eV ce qui est assez conséquent et fait que le polyéthylène (Figure1.1) soit un bon isolant électrique.

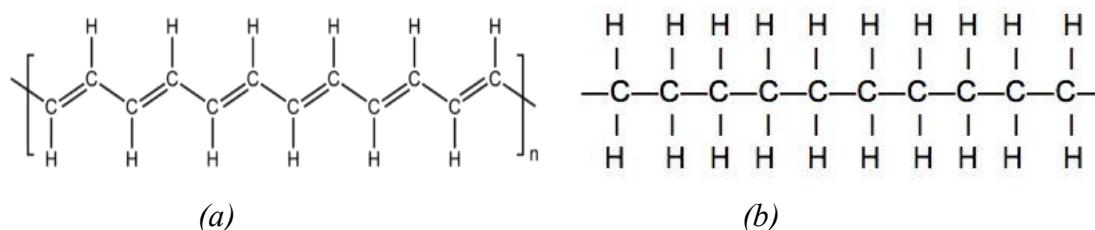


Figure 1.1 : (a) polymère conjugué le polyacéthylène, (b) polymère non conjugué le polyéthylène.

Intrinsèquement, les semi-conducteur π -conjugués sont isolants, comme pour les semi-conducteurs inorganiques, et leur propriétés ne deviennent intéressantes qu'après dopage. Alors que pour les semi-conducteurs inorganiques le dopage se fait par substitution. Le dopage des semi-conducteurs organiques est interstitiel ou se fait par transfert de charges.

I.1 Dopage interstitiel

Il peut être de type chimique ou électrochimique. Le dopage chimique consiste en une réaction d'oxydation (dopage P) ou réduction (dopage N). Les atomes dopants introduisent des trous ou des électrons (Figure1.2) comme le polyacétylène qui une fois exposé à la vapeur d'iode, s'oxyde et de ce fait est dopé P. Le dopage par oxydo-réduction est efficace mais difficile à contrôler. Le dopage chimique peut aussi se faire via des réactions acide-base comme c'est le cas pour le dopage de polyaniline [2].

Dans le cas du dopage électrochimique, le polymère est placé entre deux électrodes, le tout étant plongé dans une solution électrolytique. Lors de l'application d'une tension entre les électrodes, le mouvement des ions fait que des électrons se fixent sur le polymère (dopage N) ou bien s'en arrachent (dopage P).

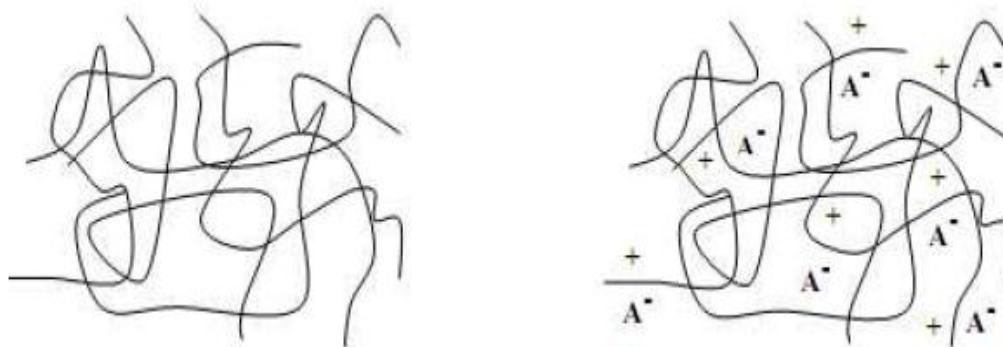


Figure1.2 : Dopage interstitiel des polymères conjugués.

Cependant pour les deux méthodes, l'ion introduit maintient la neutralité des charges en jouant le rôle de « contre ion ». En bref, le dopage interstitiel présente des instabilités pénalisantes pour la conductivité électrique.

I.2 Injection de charges

En associant le polymère avec un métal, la hauteur de barrière de potentiel entre les deux matériaux déterminera l'efficacité du transfert des porteurs d'un matériau à l'autre. Ce mécanisme sera détaillé par la suite.

II. Historique de l'électronique organique

C'est en 1977 que Alan Heeger, Alan MacDiarmid et Hideki Shirakawa ont élaboré le premier matériau organique conducteur : le polyacétylène; découverte qui leur a valu le prix Nobel de physique en 2000. Mais avant cela, durant tout le vingtième siècle, les matériaux conjugués ont été étudiés, comme l'anthracène [3] dont les propriétés physiques ont été expliquées avec les phénomènes quantiques. En 1968 [4], les premiers essais sur le polyacétylène linéaire apparaissent; ce dernier étant sous forme d'une poudre noire. Les moyens de l'époque ne permettaient pas une bonne exploitation du matériau pour d'éventuelles applications. Ce n'est qu'à la fin des années 70 que les matériaux organiques π conjugués connaissent un essor. Le fait de présenter le polyacétylène sous forme de film mince et non en poudre a rendu son utilisation en pratique plus envisageable [5]. Dès lors, une nouvelle thématique apparaît : « les polymères conducteurs ». Néanmoins, il a fallu une meilleure compréhension des propriétés de transport et de dopage dans ces milieux [6].

Une nouvelle discipline voit le jour celle de « l'électronique et optoélectronique organique » OTFTs, OLEDs mais aussi OPVs. Les matériaux SCO pour Semi-Conducteur Organique, à la base de cette électronique, intéressent par leur flexibilité et leur bas coût de production. Des matériaux spécifiques pour chaque application ont été développés.

Pour les OLEDs, des phénomènes d'électroluminescence sont observés dans des cristaux d'anthracène, pyrène et de tétracène durant les années 1960.

La faible conductivité de ces matériaux et les fortes tensions nécessaires pour leur fonctionnement représente un obstacle afin d'envisager leur application. En 1963, une équipe dirigée par Ba Bolto et Weiss démontre que le polypyrole oxydé et dopé à l'iode présentait une conductivité de 1 S/cm[7]. Depuis, des matériaux incontournables sont utilisés pour les OLEDs comme le PPV (Polyparavénylène), le PPP (Poly paraphénylène) ou le Alq3 (tris(8-hydroxyquinolino)aluminium) qui émet dans le vert et est très utilisé pour sa stabilité thermique et sa bonne conduction d'électrons. L'essor des OLEDs reste spectaculaire. Elles sont commercialisées dès 1997 par Kodak dans les écrans d'appareils photographiques et s'imposent maintenant dans la très grande majorité des appareils nomades (téléphones mobiles, appareils photographiques, Mp3...). Aujourd'hui, les OLEDs concurrencent les LCD dans le domaine de l'affichage y compris dans les grands écrans (Samsung et LG ont sorti simultanément durant l'été 2013 des écrans de téléviseurs 55 pouces). Sony, Samsung, Phillips, toutes les grandes enseignes ont développé leur propre technologie.

Pour les OPVs, le travail est moins abouti. Au début des années 1960, certaines molécules organiques telles que le carotène ou le phtalocyanine (Pc) démontraient des propriétés intéressantes pour la conversion photovoltaïque. Le premier vrai résultat a été obtenu avec la mérocyanine (rendement 1%) [8]. Les matériaux utilisés sont choisis en fonction de la largeur de leur gap pour aboutir à une gamme spectrale d'absorption dans le visible. La structure habituellement utilisée pour les OPVs est l'hétérostructure composée d'un donneur comme le MEH-PPV et d'un accepteur, les deux matériaux généralement plus utilisés comme accepteur sont le fullerène C₆₀ et le PCBM. Au niveau de l'interface D/A (donneur/accepteur) exposée au rayonnement, un exciton (paire électron-trou) est créé. Cet exciton est dissocié avec l'apparition d'une charge positive au niveau du donneur et d'une charge négative au niveau de l'accepteur, créant ainsi la différence de potentiel en sortie.

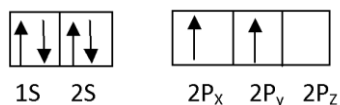
Finalement, pour le transistor organique, l'un des premiers OTFTs est apparu en 1987 suite aux travaux de Koezuka[9] et son équipe avec le polythiophène comme SCO. Horowitz [10] en 1989 développe avec son équipe un OTFT à base de poly et alpha sexithiophényle et confirme concrètement pour la première fois le fait que la mobilité dans les petites molécules est plus importante que dans les polymères; ce qui a été confirmé en 1994 par Ganier et al [11] dans le cadre du brevet déposé, où les SCO étaient des dérivés thiophènes.

Les thiophènes ont été largement utilisés dans les premiers OTFTs réalisés. Ils sont plus favorables à une conduction de trous que d'électrons. Le P₃HT est l'exemple type de polymères utilisés [12] offrant, dans un premier temps, la possibilité d'un dépôt en solution relativement aisé. Il a été ensuite confirmé que ce dernier se présente en structure lamellaire formée par des feuilles bidimensionnelles, résultant du recouvrement π - π^* inter-chaine et séparées par des chaînes alkyles latérales à caractère isolant. Dans ces travaux, Sirringhaus et son équipe ont corrélié la mobilité à effet de champ aux différentes orientations préférentielles de la microstructure, la mobilité a été augmentée d'un facteur 100 en changeant l'orientation, la valeur maximale obtenue était de l'ordre de $0.1\text{cm}^2/\text{V.s}$. Cependant, les OTFTs à base de pentacène évaporé démontraient déjà des mobilités de l'ordre de $1\text{cm}^2/\text{V.s}$. Jusqu'aux années 1990, les travaux réalisés concernaient les OTFTs de type P, le type N étant beaucoup plus difficile à élaborer, compte tenu de la forte sensibilité du type N à l'oxygène et à l'humidité. L'un des premiers matériaux utilisés pour les OTFTs de type N est le C₆₀ [13] en 1996 pour lequel la mobilité était de l'ordre de $10^{-7}\text{cm}^2/\text{V.s}$. Avec l'amélioration du conditionnement des composants, une mobilité de $4\text{cm}^2/\text{V.s}$ a été atteinte en 2012 pour le C₆₀ par l'équipe de Kanbur [14]. Par la suite, de nouveaux matériaux sont apparus tels que les molécules perfluorées, imides (pérylène ou naphthalène). Ces molécules exhibent des niveaux LUMO très profonds jusqu'à -4.3eV pour le pérylène diimide (PDI) (se référer au chapitre 2 partie état de l'art n-type OTFT).

III. Structure électronique et diagramme de bandes des matériaux π -conjugués organiques

Le carbone est l'élément de base formant l'ossature de tous les matériaux organiques. Au même titre que les semi-conducteurs inorganiques, il occupe la quatrième colonne du tableau

périodique et présente quatre électrons de valence. Sa configuration électronique est la suivante :



Afin que l'atome de carbone soit tétravalent comme dans le cas du méthane (CH₄), il passe à l'état excité par hybridation d'une orbitale (s) et 3 orbitales (p) $\equiv sp^3$, de façon à présenter 4 électrons non appariés pouvant engendrer 4 liaisons avec les 4 atomes d'hydrogène.

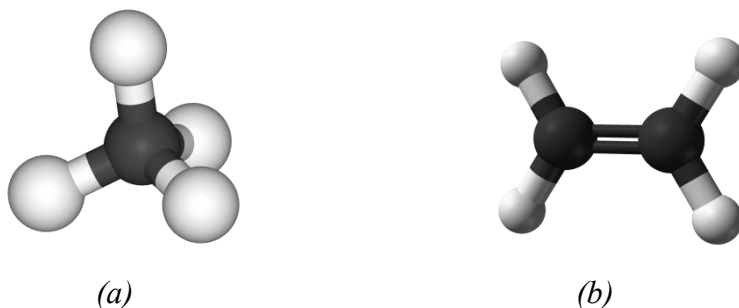


Figure 1.3 : Structures chimiques du : (a) méthane, (b) éthylène.

Dans le cas des liaisons doubles, comme pour l'éthylène (C₂H₄), le carbone passe de la configuration initiale à une configuration $2s^1 2p^3$. Cette hybridation est de type sp^2 (Figure 1.4), les trois orbitales atomiques ainsi créées sont dans un plan, lequel est perpendiculaire à la dernière orbitale pure p_z et dont le faible élargissement latéral provoque la délocalisation des électrons en jeu [1,2,15,16].

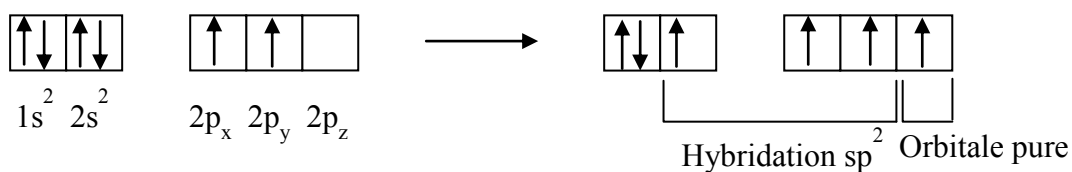
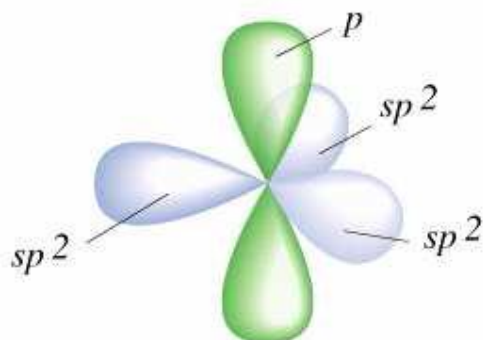
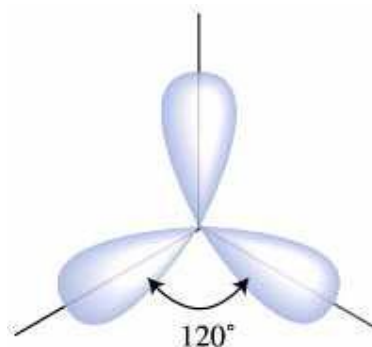


Figure 1.4 : Configuration sp^2 en orbitales atomiques pour l'atome de C.

L'état le plus stable de cette hybridation, nécessite la présence de ces orbitales dans un plan sous forme trigonale formant un angle de 120° entre elles (Figure 1.5) ; ce sont les liaisons fortes de type σ . La dernière orbitale pure p_z se trouvant perpendiculaire à ce plan, est la liaison délocalisée π .



Orbitales de l'atome carbone



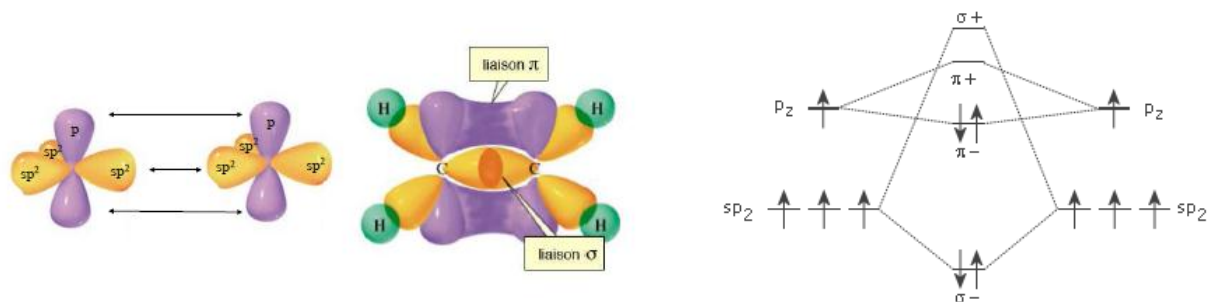
Angle entre les orbitales

Figure 1.5 : Vue latérale de l'état de l'atome de carbone en hybridation sp^2 [33].

La mise en liaison de deux atomes de carbone donne lieu à des états d'énergie intermédiaires de type liant et anti liant. L'état liant est caractérisé par une interaction positive entre deux OA (orbitales atomiques) alors que l'état anti liant est une interaction négative entre les deux OA. D'après la définition d'Herzberg [17], la stabilité de la molécule est proportionnelle à la différence $[N_{\text{é liant}} - N_{\text{é anti-liant}}]$. Il est évident qu'à l'état stable les électrons occupent les états liants, sachant que cette stabilité est conditionnée par :

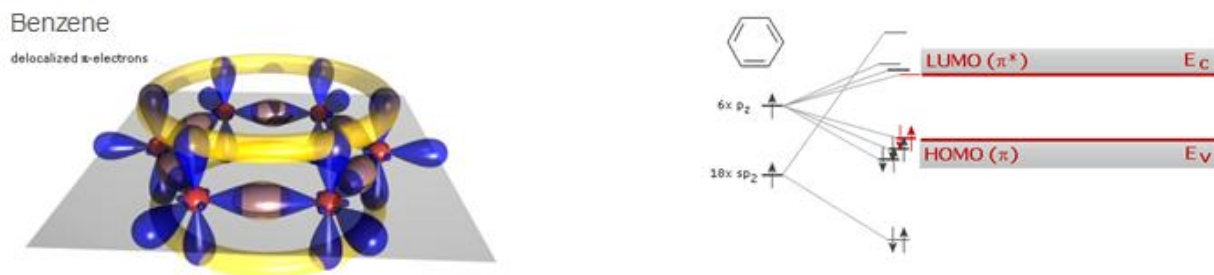
- une courte distance entre noyaux
- une forte énergie de dissociation

La structure électronique de la molécule d'éthylène est donnée sur la Figure 1.6. Les états d'énergie des orbitales Π sont plus hauts que ceux des orbitales σ car les électrons π sont évidemment moins liés et ne font pas intervenir les orbitales internes s .

Figure 1.6 : Structure moléculaire et électronique de la molécule C_2H_4

L'important recouvrement axial des liaisons σ induit un écart important entre l'état liant et l'état anti liant, contrairement aux liaisons π dont le recouvrement latéral est moins efficace qui conduit à un écart plus réduit. L'association de deux OA donnent naissance à une orbitale moléculaire (OM) qui peut contenir plusieurs niveaux très proches. L'état π liant est très stable et il nécessite une forte énergie d'extraction. C'est le potentiel d'ionisation (PI). Cette énergie est l'apport minimum d'énergie nécessaire afin de libérer un électron du plus haut niveau des états π liant HOMO (Highest Occupied Molecular Orbital). De la même façon, le minimum d'énergie nécessaire afin d'extraire un électron du plus bas niveau des états anti liant est appelé affinité électronique. Ce niveau est appelé LUMO (Lowest Unoccupied Molecular Orbital).

Les états des OM sont tellement proches qu'ils sont assimilés à des bandes d'énergie comme pour le cas des semi-conducteurs inorganiques. Dans ce cas, la HOMO est analogue à la bande de valence des semi-conducteurs inorganiques et la LUMO est analogue à la bande de conduction. L'écart entre les deux bandes est le gap électronique. Les transitions électroniques de la HOMO vers la LUMO ne sont possibles qu'avec un apport énergétique supérieur au gap. A température ambiante, l'énergie est insuffisante pour engendrer des transitions. Ainsi comme les semi-conducteurs inorganiques, les semi-conducteurs organiques sont isolants à l'état intrinsèque [2,15, 18]

Figure 1.7 : Structure moléculaire et électronique de la molécule de benzène $N=6$ [19]

Les polymères synthétisés contiennent des défauts de structure où localement les segments d'entités répétées sont de tailles différentes. Des mesures de spectroscopie mettent en évidence une large dispersion du spectre d'énergie correspondant au gap. Néanmoins, ce spectre est plus fin dans le cas des petites molécules qui présentent moins de défauts de structure.

Afin d'arriver à la structure de bande des matériaux conjugués, c'est le modèle du carbone diamant qui a été choisi dans l'approximation du cristal périodique parfait car il remplit la condition d'hybridation sp^3 . Néanmoins une hypothèse non négligeable a été émise :

- Matériau parfait, exempt de charges excédentaires, défauts de structure pouvant rompre la périodicité du cristal et toute distorsion localisée de la structure (soliton)

Or pour les matériaux organiques, cette hypothèse n'est pas réaliste car les liaisons dans les matériaux organiques sont de type Van der Waals et donc moins fortes que les liaisons covalentes dans les semi-conducteurs inorganiques. Il est tout à fait probable que toute impureté dans le matériau peut causer des perturbations, telles que des distorsions jouant le rôle de pièges à porteurs et entravant grandement la mobilité des charges.

IV. Phénomènes de transport dans les matériaux π -conjugués organiques

Pour rendre possible une conduction quelconque dans un matériau, il est nécessaire d'assurer une source de charges libres pouvant se déplacer, mais aussi un environnement propice au déplacement de ces charges qui deviennent mobiles et donc responsables du passage du courant électrique.

IV-1 Mécanismes d'injection

L'injection de charges consiste à apporter des charges excédentaires dans le matériau organique, via un matériau source (de type métallique) en faisant coïncider les niveaux conducteurs des deux matériaux. Un champ électrique est nécessaire afin de moduler la barrière énergétique entre les niveaux et optimiser l'injection.

Trois familles de courant peuvent apparaitre suite à cette injection [20] :

a. Courant d'émission

Dans ce mécanisme le passage des porteurs se fait du semi-conducteur/isolant vers le métal, pour cela les travaux de sortie sont tels que ($W_M > W_{SI}$) comme sur la Figure 1.8. A l'équilibre thermodynamique, le passage des porteurs se fera du SI vers le métal jusqu'à l'alignement des niveaux de Fermi. Une zone de charge d'espace se forme avec une longueur maximale L .

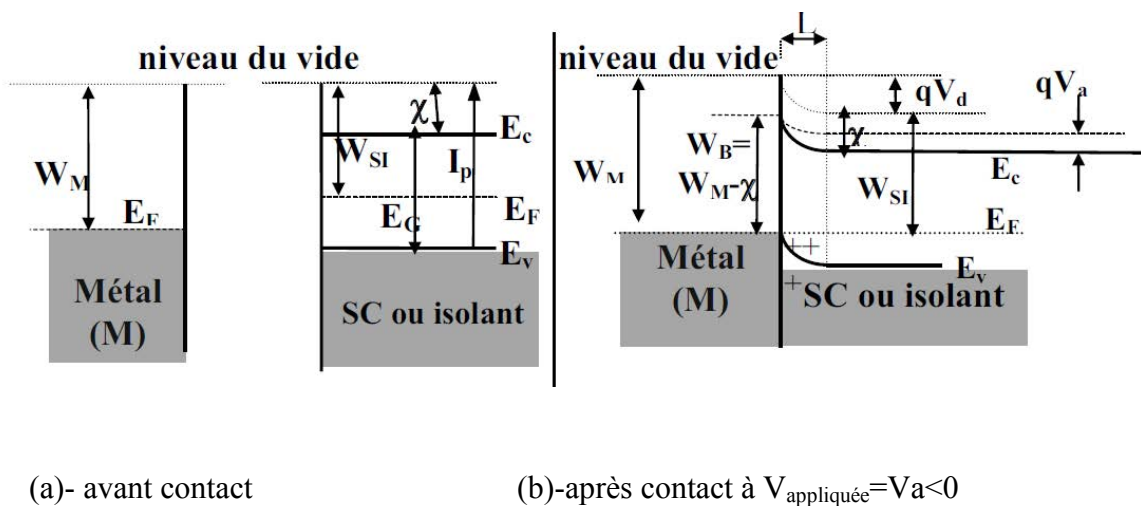


Figure 1.8 : Structure de bandes à l'interface métal-SCO.

A partir de cette configuration et selon les conditions d'opération, 3 différents types d'émission peuvent avoir lieu :

- **Emission thermo-ionique** A $T \neq 0$, $E_a = 0$

Les porteurs dans ce cas sont injectés par l'effet de l'énergie thermique. La loi d'émission régissant ce phénomène est la loi de Dushman-Richardson [20],

$$J_{0sT} = A.T^2 \exp\left(\frac{-W_B}{kT}\right) \quad (1)$$

Avec :

- A : est la constante de Richardson ($1,2.10^6 \text{ A.m}^{-2}.\text{K}^{-2}$).
- W_B (eV) : est la barrière d'énergie entre le métal et le SI ($W_B = W_M - \chi$, χ étant l'affinité électronique du SI et W_M le travail de sortie du métal).
- k : la constante de Boltzmann ($1,38.10^{-23} \text{ m}^2.\text{kg.s}^{-2}.\text{K}^{-1}$).
- T (K) : la température.

• **Emission par effet de champ (Effet Schottky) E_a moyennement élevé**

Dans ce cas, le champ électrique appliqué abaisse la barrière de potentiel. Cet abaissement est proportionnel au champ électrique appliqué tel que :

$$\Delta W = \left(\frac{qE_a}{4\pi\epsilon}\right)^{1/2} \quad (2)$$

Avec :

- q : la charge élémentaire ($1,6.10^{-19} \text{ C}$).
- E_a (V/m) : Champ engendré par la tension appliquée.
- ϵ : la constante diélectrique du SI.

La loi régissant ce processus reste comme la précédente. En effet, le phénomène thermo-ionique étant toujours présent, c'est la barrière de potentiel qui est réduite. L'équation devient :

$$J_{0sT} = A.T^2 \cdot \exp\left(-\frac{W_B - \Delta W}{kT}\right) \quad (3)$$

- **Emission par effet tunnel (Effet Fowler Nordheim) E_a très élevé**

Le champ électrique appliqué devient intense au point de modifier la forme de la barrière énergétique qui devient très étroite. Les porteurs fortement accélérés sous l'effet de ce champ traversent la fine barrière par effet tunnel. L'équation décrivant cet effet est l'équation de Fowler Nordheim

$$J_{0FN} = \frac{q^3 E_a^2}{8\pi h W_B} e^{-\frac{4}{3} \left(\frac{2m}{h^2} \right)^{1/2} \frac{W_B^{3/2}}{q E_a}} \quad (4)$$

- $\hbar = h/2\pi$: où $h = 6,623 \times 10^{-34}$ J·s, constante de Planck
- m : masse d'un électron
- W_B barrière énergétique entre le métal et le semi conducteur/isolant
- E_a champ électrique appliqué

b. Courant limité par la charge d'espace

C'est un courant associé à des porteurs du même type, injectés par une seule électrode. Le caractère peu conducteur du milieu fera que ces charges s'écoulent difficilement dans le matériau, d'autant plus que ce dernier contient des pièges. La mobilité s'en trouvera diminuée.

L'exemple d'un matériau parfait sans états-pièges, et contenant une très faible concentration de porteurs libres à l'équilibre thermodynamique, permet une meilleure compréhension des différents phénomènes.

Dans ces deux cas, le contact métallique est ohmique ($W_{SI} > W_M$) le métal se comporte comme un réservoir de charges.

Pour une injection d'électrons (au niveau de la cathode), les porteurs injectés ne s'écouleront pas dans le matériau vu sa forte résistivité. Par leur présence, un champ local se forme et induit une zone de charge d'espace qui s'opposera à toute nouvelle injection dans le milieu. C'est en appliquant un champ E_a suffisamment intense que la charge arrive à s'écouler jusqu'à ce que le courant sature. En partant des relations habituelles pour la densité de courant :

$$J = \rho.v \text{ et } J = \frac{Q}{t} \quad (5)$$

Avec :

- ρ : la densité de charges injectée par la cathode.
- v : la vitesse de dérive des charges injectées.
- Q : la charge totale injectée par la cathode.
- t : le temps de transit des charges entre l'anode et la cathode $t=d/v$.

On arrive à :

$$J = -\frac{9}{8} \frac{e\mu v^2}{d^3} \quad (6)$$

Le facteur 9/8, est dû à la non uniformité de la charge dans le matériau. En effet, il a déjà été précisé que celle-ci reste localisée au niveau de la cathode. Si la répartition de la charge avait été parfaite le coefficient aurait été égal à 2. Si elle restait confinée juste à la limite de la cathode sans aucun écoulement le facteur aurait été égal à 1 et il n'y aurait pas eu de courant [18].

Bien que le contact soit considéré ohmique à l'interface, dans le volume, l'équation (6) de la densité de courant montre une non linéarité du courant en fonction de la tension appliquée. En effet à ce niveau d'intensité du champ électrique, la concentration des porteurs injectée croît très rapidement et la relation n'est plus linéaire.

c. Courant contrôlé par le volume

Dans le cas d'injection des deux types de porteurs par les deux électrodes, le courant sera non seulement limité par les niveaux pièges (cas non idéal) mais aussi par des phénomènes de recombinaison intenses puisque les deux types de porteurs sont injectés dans le matériau. On ne détaillera pas ce cas car, pour les OTFTs, le choix du métal injecteur et des niveaux HOMO-LUMO des SCO utilisés favorisera l'injection d'un seul type de porteur.

Il a été supposé que le SCO ne comporte pas d'états pièges pour établir ces modèles mais, dans la pratique, le matériau peut contenir tout type de pièges (profond, peu profonds) avec

une distribution énergétique précise. Cette composante entrave le courant pas le biais de la mobilité.

IV-2. Transport des charges

Dans le cas des métaux et semi-conducteur inorganiques monocristallins, où les atomes sont disposés en un réseau parfait et sont rigidement liés par des liaisons fortes de type covalentes, le transport de charges se fait dans les bandes d'états délocalisés. Les bandes de valence et de conduction sont bien distinctes avec une bande interdite les séparant. Le transport y est limité par l'effet de la température. En effet, les vibrations engendrées induisent la création de quasi-particules nommées phonon qui provoquent la diffusion des charges par des collisions et par conséquent entravent grandement le transport [21].

Dans les semi-conducteurs amorphes ou désordonnés, le manque d'ordre conduit à l'existence d'états localisés qui induit une conduction supplémentaire par ces états.

Dans les semiconducteurs organiques (polymères), où les molécules sont liées par les faibles interactions de Van Der Waals, le transport fait aussi intervenir ce faible couplage. Effectivement, contrairement aux semiconducteurs inorganiques rigides, la configuration spatiale et énergétique des polymères peut être perturbée et donc modifiée par la simple présence d'une charge excédentaire dans la structure.

Au jour d'aujourd'hui, il est toujours difficile d'expliquer les phénomènes qui régissent le transport dans ces matériaux, néanmoins deux familles de modèles pour le transport des charges coexistent. La différence est directement liée à l'ordre structural du matériau [15].

IV-2-1 Polymères amorphes désordonnés

Afin de participer au transport, les charges se déplacent par sauts entre états localisés (inter ou intra-chaines). Ces états localisés sont le résultat direct du désordre régnant dans le matériau. Ce type de transport est caractérisé par une faible mobilité de charges. Pour effectuer les transitions entre les états localisés, les charges absorbent ou émettent des phonons. De ce fait, ce transport est assisté par des phonons alors que le transport délocalisé est quant à lui entravé par ces phonons. Les conditions nécessaires pour que le transport par hopping (terme anglais pour saut, utilisé par convention) se fasse sont les règles suivantes :

- 1- Recouvrement des fonctions d'ondes des états localisés
- 2- Un minimum d'énergie est nécessaire pour les transitions d'un niveau d'énergie à un autre plus énergétique (intervention des phonons)

Pour décrire ce modèle deux concepts ont été proposés par Conwell et Mott [22, 23].

- Conduction par hopping entre plus proches voisins (Nearest Neighbour Hopping NNH en anglais)

Ce type de conduction s'établit à basse température et est limité par l'énergie thermique des électrons.

Dans cette gamme de température, les électrons des états localisés n'ont pas assez d'énergie pour transiter jusqu'aux bandes (bande de conduction). Cependant, les porteurs ont suffisamment d'énergie thermique pour sauter vers le niveau vide le plus proche, et ce pratiquement sans déplacement spatial. C'est donc le déplacement entre les proches voisins qui y est favorisé.

En fonction du passage d'un niveau plus élevé à un niveau inférieur, ou inversement, la transition se fait toujours avec l'absorption ou l'émission d'un phonon. La distance entre deux états d'énergie dépend de la densité de ces états localisés.

$$\sigma_{nn} = C_{nn} e^{\left(\frac{d_{nn}}{a_d}\right)} \cdot e^{\left(\frac{-E_{hop}}{kT}\right)} \quad (7)$$

Avec :

- C_{nn} est une constante indépendante de T.
- a_d est l'extension spatiale de la fonction d'onde.
- d_{nn} est la distance moyenne entre deux voisins.
- α est une constante égale à 2.
- E_{hop} est l'énergie d'activation thermique.

Le premier terme exponentiel traduit le recouvrement des fonctions d'ondes et le deuxième est relié à l'énergie d'activation.

- Sauts à distance variable VRH (Variable range hopping)

A très basse température, les transitions énergétiques deviennent difficiles et la probabilité pour une charge de transiter s'écrit sous la forme

$$\nu_{i-j} = \nu_0 e^{-2\gamma R_{i-j}} e^{\left(\frac{-E_i - E_j}{kT}\right)} \quad (8)$$

La première exponentielle traduit le taux de recouvrement des différents sites et la deuxième exponentielle est le terme de probabilité selon la statistique de Boltzmann. A cette gamme de température, les porteurs ne peuvent sauter que sur des niveaux proches énergétiquement, même lorsqu'ils sont éloignés spatialement. La probabilité d'activation thermique est donc plus importante si les sites sont distants mais avec un faible écart énergétique, que s'ils étaient proches et éloignés énergétiquement. Ce processus de hopping, proposé par Mott [22], est modifié par Miller et Abrahams en 1960 [24]. Dans son modèle Mott suppose une densité d'état constante avec une la mobilité dépendante de la température suivant:

$$\mu \propto e^{\left(-\frac{T_0}{T}\right)^{1/4}} \quad (9)$$

avec $T_0 = \frac{128}{9\pi a^3 N_f k_B}$,

T_0 est la température de Mott. Elle dépend principalement de la densité des porteurs autour du niveau de Fermi N_f . La modification de Miller et Abrahams suppose que les deux entités (écart énergétique et distance intermoléculaire) ne sont pas constantes mais suivent une distribution de type Gaussienne.

IV-2-2 Petites molécules organisées (réseau cristallin)

C'est ce cas qui présente des complications. Des mesures de mobilité par temps de vol TOF sur des molécules monocristallines telles que le tétracène ou le byphényl [25] ont démontré

une augmentation de la mobilité avec la diminution de la température selon la loi : $\mu \propto T^{-n}$ (Figure 1.9)

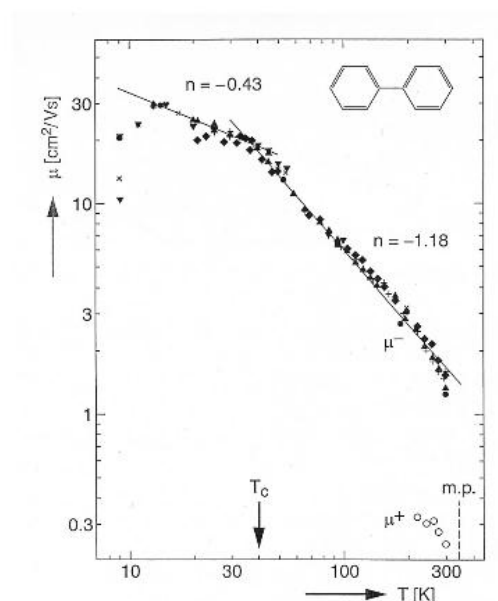


Figure 1.9 : Evolution de la mobilité en température dans des monocristaux de byphénol (travaux de Karl et Kraft 1999) [25].

Ce comportement suppose une conduction dans les états délocalisés limitée par les vibrations du réseau comme pour les cas des semi-conducteurs conventionnels. Néanmoins, le libre parcours moyen dans ces molécules, sauf à très basse température, ne dépasse pas la distance intermoléculaire, ce qui ne correspond pas au processus limité par diffusion. Afin d'apporter des explications à ceci, les polarons ont été proposés.

- Les petits polarons

Initialement, le modèle des petits polarons a été développé pour des mono cristaux inorganiques. C'est par la suite qu'il a été utilisé pour expliquer les phénomènes de transport dans les monocristaux de molécules organiques et polymères conjugués. Le polaron est une quasi-particule qui résulte du couplage d'une charge avec la déformation locale qu'elle crée dans le réseau [15]. Le transport par ces quasi-particules peut se faire de site à site ou par effet tunnel. Des mesures sur le DH6T et sur le 6T ont démontré ce comportement [26]. Pour des températures $T > 150$ K, le transport thermiquement activé à $E = 0.1$ eV est expliqué par le

mécanisme d'émission thermoïonique. Avec la diminution de la température, l'énergie d'activation descend à 5 meV et c'est l'effet tunnel qui domine.

Comme pour le cas des molécules désordonnées, dans ces milieux organisés, la mobilité est thermiquement activée et dépend du champ électrique. Pour répondre à cette incompréhension, le modèle de piégeage dépiégeage des charges MTR (Multi Trap and Release) est alors évoqué.

- Modèle piégeage dépiégeage des charges : MTR

Initialement développé pour expliquer les phénomènes de transport dans le a-Si :H par Le Comber et Spear [27], ce modèle a été appliqué par G.Horowitz [26] aux matériaux organiques conjugués organisés contenant des défauts de structure ou impuretés comme le sexithiophène. Une étroite bande délocalisée est associée à une bande d'états localisés (pièges). Lors de leur passage dans les états délocalisés, les charges sont piégées par les états localisés puis thermiquement dépiégées. En partant des hypothèses :

- Les charges arrivant près des pièges ont une probabilité de piégeage instantané égale ou presque à 1
- Le piégeage est contrôlé par un processus thermiquement activé

Le modèle arrive à l'expression suivante de la mobilité de dérive dans le cas d'un seul niveau piège :

$$\mu_D = \mu_0 \alpha e^{-\frac{E_t}{kT}} \quad (10)$$

μ_0 étant la mobilité des charges dans les états délocalisés, E_t est l'écart entre le niveau de piège et le niveau le plus bas de la bande délocalisée, α le rapport de la densité d'états effective délocalisée sur la densité d'états des pièges.

Ce modèle prédit une amélioration de la mobilité en augmentant la taille des grains comme cela a été confirmé par les travaux de Horowitz [28] (Figure1.10).

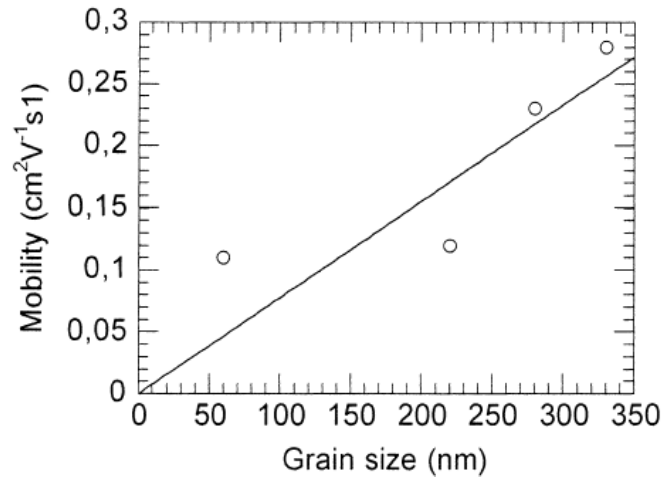


Figure 1.10 : Corrélation entre la mobilité et les tailles de grains de molécules d'octythiophène (travaux de Horowitz et Hajlaoui 2001).

- Dépendance de la mobilité avec le champ électrique

Ce modèle explique la dépendance de la mobilité par l'effet tunnel des charges [29]. Pour des champs électriques supérieurs à 10^5 V/cm, la mobilité varie en fonction du champ appliqué par le mécanisme Poole Frenkel. Le champ coulombien aux alentours des niveaux localisés est modifié par le champ appliqué de façon à privilégier les transferts entre sites par effet tunnel et la dépendance se met généralement sous la forme :

$$\mu(E) = \mu(0)e^{\frac{q}{kT}\beta\sqrt{E}} \quad (11)$$

β étant la constante de Poole Frenkel et E le champ électrique.

La dépendance de la mobilité en fonction du champ électrique, dans le cas des transistors à effet de champ organiques, est décrite selon la loi empirique [30] :

$$\mu = \alpha(V_{GS} - V_{th})^\beta \quad (12)$$

Avec :

- α et β : des paramètres empiriques.
- V_{GS} : tension de grille.
- V_{th} : tension de seuil.

Le modèle MTR reste le modèle le plus utilisé pour expliquer les phénomènes de transport dans les transistors organiques.

Un autre modèle proposé par Vissenberg [31], dérivant de la théorie VRH de Mott, explique la dépendance simultanée de la mobilité en fonction de la température et la tension de grille. Dans ce modèle, la densité d'états des pièges est supposée exponentielle. Appliqué à des transistors organiques à base de PVT et de pentacène dans les travaux de Brown et Jarett [32], l'équipe observe une cohérence entre le modèle et les mesures effectuées en température sur les dispositifs. L'activation thermique de la mobilité est observée, ainsi qu'une diminution de l'énergie d'activation avec l'augmentation de V_{GS} (Figure 1.11.(b)).

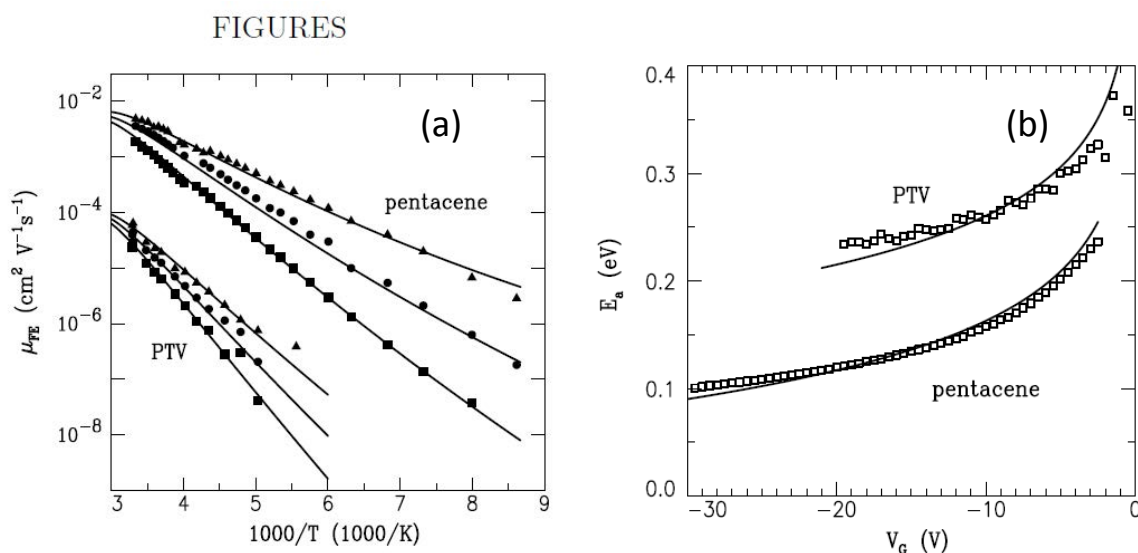


Figure 1.11 : Evolution de la mobilité en fonction de la température (a) et l'énergie d'activation en fonction de V_{GS} (b) dans des couches de pentacène et PTV (travaux de Brown [32]).

Cette diminution de l'énergie d'activation en fonction de V_{GS} est expliquée par le fait qu'en augmentant V_{GS} la densité de charges accumulées devient de plus en plus importante. Ces charges commencent alors à occuper des niveaux à plus haute énergie et l'écart pour atteindre le niveau vide le plus proche devient ainsi plus faible. Le même raisonnement explique la dépendance de la mobilité avec V_{GS} , toujours en augmentant V_{GS} les éventuels niveaux pièges présents se remplissent jusqu'à saturation, les pièges n'ayant plus d'effet, la mobilité devient plus importante.

V. Conclusion

Ce chapitre décrit, dans une première partie, certaines notions fondamentales nécessaires pour la compréhension des phénomènes pouvant intervenir dans les transistors organiques. L'accent a été mis sur l'origine des structures de bandes des semi-conducteurs organiques HOMO et LUMO équivalents respectivement aux bandes de valence et de conduction dans les semi-conducteurs inorganiques. En seconde partie, les mécanismes d'injection ont été abordés avec une brève description des courants engendrés. Finalement, les modèles et points importants de la théorie de transport, établis pour les semi-conducteurs organiques, ont été donnés. Ces modèles, que nous utiliserons, nous sont indispensables dans la compréhension des phénomènes de conduction pouvant opérer dans nos dispositifs afin de les caractériser au mieux. Cependant, beaucoup de phénomène reportés restent ambigus et il reste difficile de prévoir à l'avance le comportement des différents dispositifs dans certaines conditions.

Références

- [1] H. Brinkmann, Part II. Molecular Compounds *In: Semiconducting polymers : chemistry, physics and engineering*, Weinheim ; Wiley-VCH, 2000.
- [2] M.Tamilvanan and S-Ho. Jin, Part I Materials and Processing *In: Organic Electronics: Materials, Processing, Devices and Applications*, CRC Press, 2010.
- [3] M.Pope, C.E.Swenberg, *Electronic Processes in Organic Crystals and Polymers*, 2nd ed, Oxford University Press, 1999.
- [4] D. J. Berets and D. S. Smith, "Electrical properties of linear polyacetylene," *Trans. Faraday Soc.*, vol. 64, p. 823, Jan. 1968.
- [5] C. Chiang, C. Fincher, Y. Park, A. Heeger, H. Shirakawa, E. Louis, S. Gau, and A. MacDiarmid, "Electrical Conductivity in Doped Polyacetylene," *Phys. Rev. Lett.*, vol. 39, no. 17, pp. 1098–1101, Oct. 1977.
- [6] W. P. Su, J. R. Schrieffer, and A. J. Heeger, "Solitons in Polyacetylene," *Phys. Rev. Lett.*, vol. 42, no. 25, pp. 1698–1701, Jun. 1979.
- [7] B. Bolto, R. McNeill, and D. Weiss, "Electronic Conduction in Polymers. III. Electronic Properties of Polypyrrole," *Australian Journal of Chemistry*, 1963. .
- [8] D. L. Morel, A. K. Ghosh, T. Feng, E. L. Stogryn, P. E. Purwin, R. F. Shaw, and C. Fishman, "High-efficiency organic solar cells," *Appl. Phys. Lett.*, vol. 32, no. 8, p. 495, 1978.
- [9] H. Koezuka, A. Tsumura, and T. Ando, "Field-effect transistor with polythiophene thin film," *Synth. Met.*, vol. 18, no. 1–3, pp. 699–704, Feb. 1987.
- [10] G. Horowitz, D. Fichou, X. Peng, Z. Xu, and F. Garnier, "A field-effect transistor based on conjugated alpha-sexithienyl," *Solid State Commun.*, vol. 72, no. 4, pp. 381–384, Oct. 1989.
- [11] F.Garnier, G.Horowitz, D.Fichou, "United States Patent 5,347,144", 1994.
- [12] H. Sirringhaus, P. J. Brown, R. H. Friend, M. M. Nielsen, K. Bechgaard, B. M. W. Langeveld-Voss, a. J. H. Spiering, R. a J. Janssen, and E. W. Meijer, "Microstructure-mobility correlation in self-organised, conjugated polymer field-effect transistors," *Synth. Met.*, vol. 111, pp. 129–132, 2000.
- [13] P. Trouillas, B. Ratier, a. Moliton, K. Pichler, and R. H. Friend, "Field-effect studies of C60 thin films before and after implantation with potassium," *Synth. Met.*, vol. 81, no. 2–3, pp. 259–263, 1996.

- [14] Y. Kanbur, M. Irimia-Vladu, E. D. Głowacki, G. Voss, M. Baumgartner, G. Schwabegger, L. Leonat, M. Ullah, H. Sarica, S. Erten-Ela, R. Schwödiauer, H. Sitter, Z. Küükyavuz, S. Bauer, and N. S. SaricifCHI, "Vacuum-processed polyethylene as a dielectric for low operating voltage organic field effect transistors," *Org. Electron. physics, Mater. Appl.*, vol. 13, no. 5, pp. 919–924, 2012.
- [15] M.A. Baldo et al, *Organic Electronics*, Austria, Springer, 2010.
- [16] D.Beljonne, Part I Theory of Conjugated Polymers In: *Conjugated Polymers: Theory, Synthesis, Properties, and Characterization*, CRC Press, 2006.
- [17] G.Herzberg, *Molecular Spectra and Molecular Structure Vol I*, Springer, 1950.
- [18] A.Moliton, *Electronique et optoélectronique organiques*, France, Springer, 2011.
- [19] <http://www.orgworld.de>.
- [20] R. Coelho and B. Aladenize, *Les diélectriques: propriétés diélectriques des matériaux isolants*. 1993.
- [21] C.Kittel, *Physique de l'état solide*, 7ème ed, Dunod, 1998 .
- [22] N. F. Mott, "Conduction in non-crystalline materials," *Philos. Mag.*, Sep. 2006.
- [23] A. L. Pollak and E. M.Ortuno, The effect of Coulomb interactions on electronic states and transport in disordered insulators In: *Electron-Electron Interactions in Disordered Systems*, 10ème ed, North-Holland, 1985
- [24] A. Miller and E. Abrahams, "Impurity conduction at low concentrations," *Phys. Rev.*, vol. 120, no. 3, pp. 745–755, 1960.
- [25] N. Karl, K.-H. Kraft, J. Marktanner, M. Münch, F. Schatz, R. Stehle, and H.-M. Uhde, "Fast electronic transport in organic molecular solids" *J. Vac. Sci. Technol. A Vacuum, Surfaces, Film.*, vol. 17, no. 4, p. 2318, Jul. 1999.
- [26] G. Horowitz, R. Hajlaoui, and P. Delannoy, "Temperature Dependence of the Field-Effect Mobility of Sexithiophene. Determination of the Density of Traps," *J. Phys. III*, vol. 5, no. 4, pp. 355–371, 1995.
- [27] P. G. Le Comber and W. E. Spear, "Electronic Transport in Amorphous Silicon Films," *Phys. Rev. Lett.*, vol. 25, no. 8, pp. 509–511, Aug. 1970.
- [28] G. Horowitz and M. E. Hajlaoui, "Grain size dependent mobility in polycrystalline organic field-effect transistors," *Synth. Met.*, vol. 122, no. 1, pp. 185–189, 2001.
- [29] G. Horowitz, "Organic Field-Effect Transistors," *Adv. Mater.*, vol. 10, no. 5, pp. 365–377, Mar. 1998.

- [30] G. Horowitz, M. E. Hajlaoui, R. Hajlaoui, K. Finally, "*Temperature and gate voltage dependence of hole mobility in polycrystalline oligothiophene thin film transistor*", *J.App.Phys.*, vol. 87, no. 9, pp. 4456–4463, 2000.
- [31] M. C. J. M. Vissenberg and M. Matters, "Theory of the field-effect mobility in amorphous organic transistors," p. 13, 1998.
- [32] A. R. Brown, C. P. Jarrett, D. M. de Leeuw, and M. Matters, "Field-effect transistors made from solution-processed organic semiconductors," *Synth. Met.*, vol. 88, no. 1, pp. 37–55, Apr. 1997.
- [33] Pr.A.El Bouadili, cours d'atomistique et liaisons chimiques, Sultan Moulay Slimane, 2010/2011.

Chapitre 2 : L'OTFT

Ce chapitre traite essentiellement du transistor organique, il donne un aperçu des avancées réalisées dans les performances de ce composant et spécialement dans le cas des transistors de type N.

Ici nous détaillons aussi l'effet de chaque partie du transistor (qualité de la couche active, nature de l'isolant, interface, géométrie) sur ces performances.

Nous terminons ce chapitre par une introduction aux phénomènes d'instabilités engendrées par le stress électrique, les quelques origines connues de ces instabilités et les différents modèles utilisés pour les évaluer.

I. principe du transistor à effet de champ

I.1 Le transistor à effet de champ

Le transistor à effet de champ est un composant électrique servant à moduler l'intensité d'un courant circulant entre deux électrodes (source et drain), grâce à la polarisation d'une troisième électrode (grille) isolée électriquement de la zone où circule ce courant. Il existe plusieurs types de transistors à effet de champ. Nous nous intéresserons, dans ce travail, au MISFET (Metal-Insulator-Semiconductor Field Effect Transistor) dont la grille est séparée de la zone de circulation du courant par un isolant [1]. Ce dispositif est plus connu sous le nom de MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) car utilisé essentiellement dans l'électronique silicium où l'isolant est l'oxyde naturel du silicium à savoir, l'oxyde de silicium (SiO_2).

L'OTFT (Organic Thin Film Transistor), qui nous intéresse dans le cadre de ce travail, présente un fonctionnement assez similaire à celui du MISFET. Pour une plus grande clarté, nous allons décrire, dans un premier temps, la structure du MISFET et son principe de fonctionnement. Par la suite, nous procéderons aux adaptations spécifiques au transistor organique.

Généralement, on part d'un substrat de silicium faiblement dopé de type P ou N. Deux caissons conducteurs (source et drain), distants d'une longueur L appelée longueur du canal, sont générés dans ce substrat par un fort dopage local de type opposé à celui du substrat. Une couche isolante (SiO_2 dans le cas du MOSFET ou un isolant quelconque dans le cas du MISFET) est ensuite réalisée et suivie du dépôt d'une couche conductrice qui constituera la troisième électrode (grille). Un quatrième contact est déposé sur la face arrière du substrat pour fixer son potentiel. La structure finale est représentée en figure 2.1.

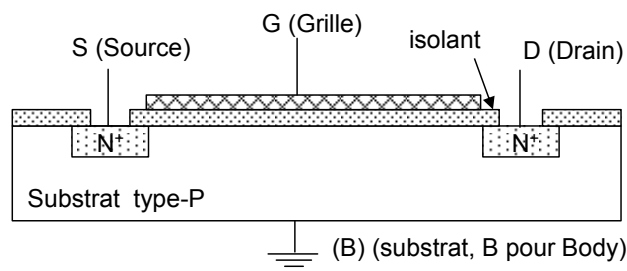


Figure 2.1: Schéma en coupe latérale d'un MISFET à canal N.

La structure MIS est à la base du fonctionnement du MISFET. A l'état non polarisé, le transistor représenté en figure 2.1 est isolant. Les diagrammes de bandes d'énergie d'une structure MIS telle que celle de la figure 2.1 sont représentés sur la figure 2.2 selon les différents régimes.

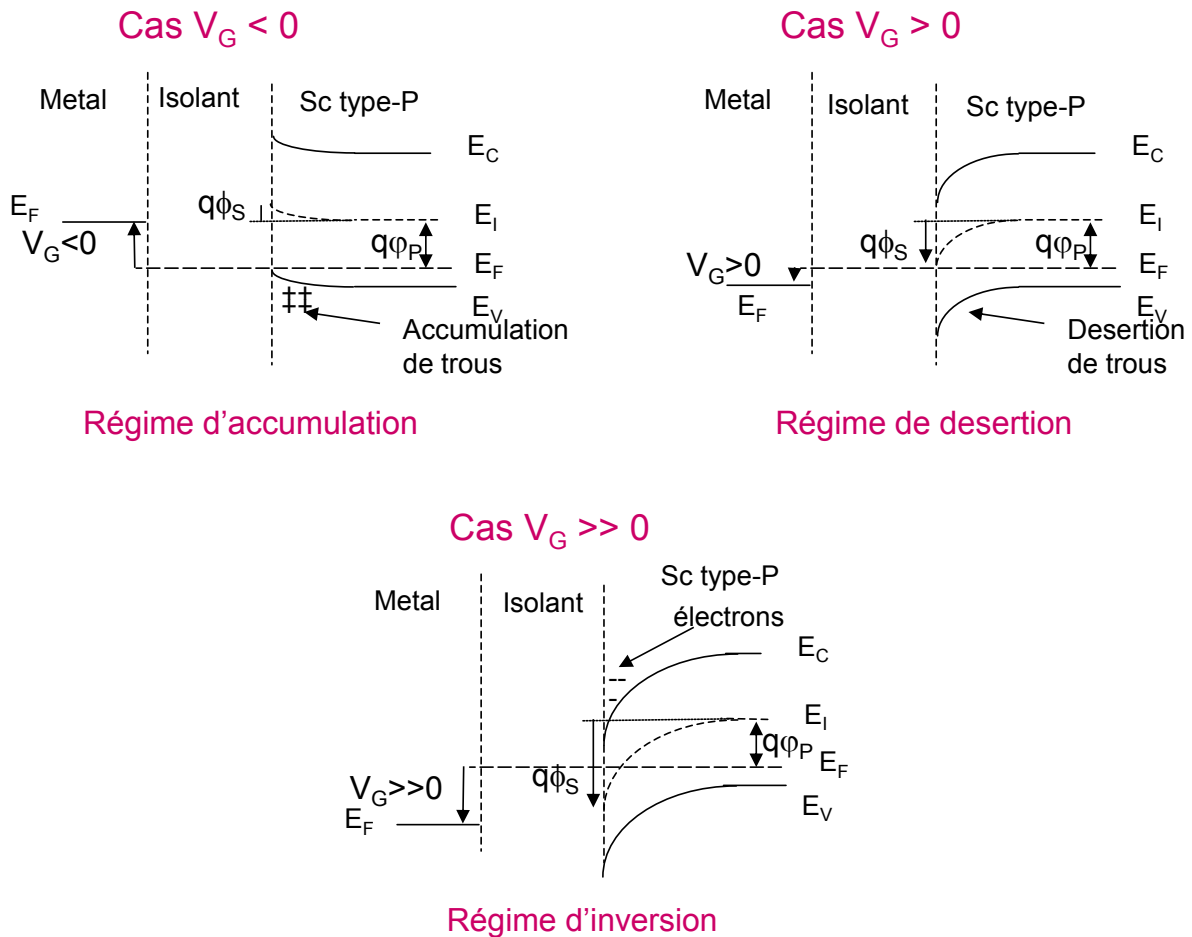


Figure 2.2: Diagramme de bandes d'une structure MIS dont le semiconducteur est de type P.

En régime d'inversion, la fine couche près de l'interface dans laquelle les électrons deviennent majoritaires est ainsi de type N. Elle se forme sous la grille sur l'ensemble de la longueur L entre la source et le drain. Elle constitue un canal par lequel peuvent passer les électrons entre les régions de source et de drain. Le courant d'électrons qui ne pouvait pas circuler dans les régimes d'accumulation et de désertion, peut circuler en régime d'inversion. La tension de grille module ainsi le courant entre la source et le drain. Le MISFET fonctionne ainsi en régime de forte inversion.

Une variante des MISFET est constituée par les transistors dits Transistor en Couche Mince ou TFT (pour Thin Film Transistor). Dans ces TFT, le substrat est remplacé par une couche fine de semiconducteur déposée sur un substrat isolant (verre par exemple). Leur fonctionnement est semblable à celui des MISFETs. La différence consiste, d'une part, en un fonctionnement en régime d'accumulation et non d'inversion et, d'autre part, du fait que la face arrière de cette couche semiconductrice n'est pas polarisée et est donc flottante. Les TFTs à base de couche semiconductrice de silicium sont d'un usage courant actuellement. Ils constituent l'ensemble des circuits d'adressage actif des pixels d'écrans plats actuels.

L'OTFT (Organic TFT) est un TFT dont la couche active, zone entre la source et le drain où le courant drain-source circule, est une couche de semiconducteur organique

I.2 Le transistor en couches minces TFT

La couche active est donc une couche mince semiconductrice. Le courant y circulant doit être modulé par la tension appliquée à la grille qui est électriquement isolée de cette couche. La couche semiconductrice est normalement très résistive et donc le courant y circulant très faible. Le courant doit pouvoir être augmenté en appliquant une tension grille capable d'attirer un grand nombre de porteurs dans la couche active abaissant sa résistivité. Le TFT fonctionne donc en accumulation.

Les équations décrivant le comportement du courant sont déduites de celles du transistor MOSFET.

Dans le régime linéaire où le nombre de porteurs est constant le long de la direction drain-source et où la tension grille-source est pratiquement égale à la tension grille-drain (tension drain-source $V_{DS} < V_{GS} - V_{TH}$), le courant drain-source I_{DS} est donné par la relation suivante :

$$I_{DS} = \frac{W}{L} \mu C_{iso} (V_{GS} - V_{TH}) V_{DS} \quad (1)$$

W et L étant respectivement, la largeur et longueur du canal (région d'accumulation des porteurs sous la grille)

μ : la mobilité à effet de champ des porteurs

C_i : capacité de l'isolant par unité de surface

$$C_i = \epsilon_0 \epsilon_i / e \quad (2)$$

Avec ϵ_i : la constante diélectrique de l'isolant et ϵ_0 la permittivité du vide

e : épaisseur de l'isolant

Cette expression est valable pour les valeurs de tension de grille aboutissant à une accumulation de porteurs, définies par $V_{GS} - V_{TH} > V_{DS}$. V_{TH} est appelée tension de seuil. Elle correspond à la tension grille à partir de laquelle une accumulation de porteurs a lieu.

Dans le régime de saturation, où le nombre de porteurs n'est plus constant entre le drain et la source, la tension grille-drain est beaucoup plus faible que la tension grille-source (tension drain-source non négligeable), le courant drain-source I_{DS} ne dépend plus de la tension drain-source. Il est donné par l'expression suivante :

$$I_{DS} = \frac{W}{L} \mu C_{iso} (V_{GS} - V_{TH})^2 \quad (3)$$

La figure 2.3 représente la caractéristique courant drain-source I_{DS} en fonction de la tension grille à V_{DS} constant pour un transistor à accumulation d'électrons. Elle est appelée caractéristique de transfert. Aux tensions de grille négatives ou faibles, le courant est très faible. Aux tensions V_{GS} élevées, le courant augmente avec cette tension grille. L'augmentation du courant est donnée par l'expression (1) aux faibles V_{DS} et par l'expression (3) aux forts V_{DS} . L'exploitation graphique de ces équations aboutit à la détermination de la tension de seuil V_{TH} et de la mobilité des porteurs dans le régime linéaire ou dans le régime de saturation.

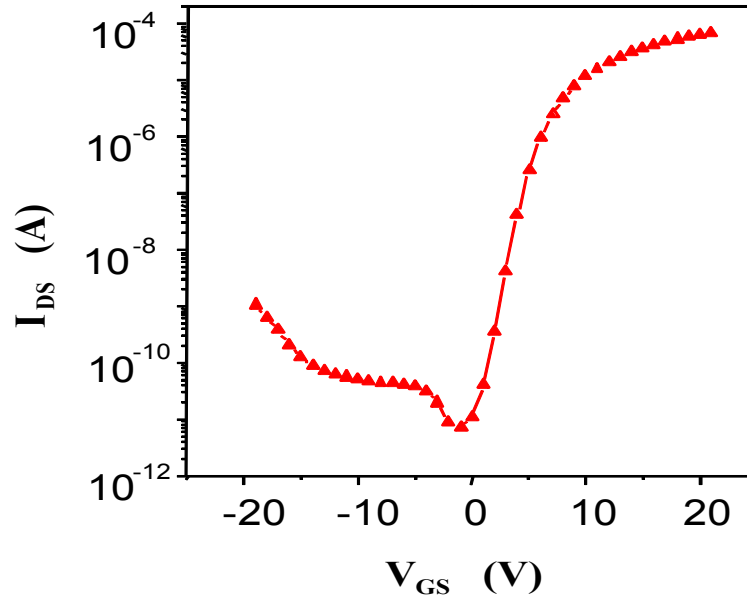


Figure 2.3: Exemple de caractéristique de transfert d'un TFT

La figure 2.4 représente la caractéristique courant drain-source I_{DS} en fonction de la tension drain-source V_{DS} à différentes tensions de grille croissantes. Elles sont appelées caractéristiques de sortie. A faible V_{DS} , le courant I_{DS} augmente proportionnellement à V_{DS} suivant l'équation du régime linéaire (1). A fort V_{DS} le courant I_{DS} est constant. Il augmente avec V_G suivant l'équation du régime de saturation (3).

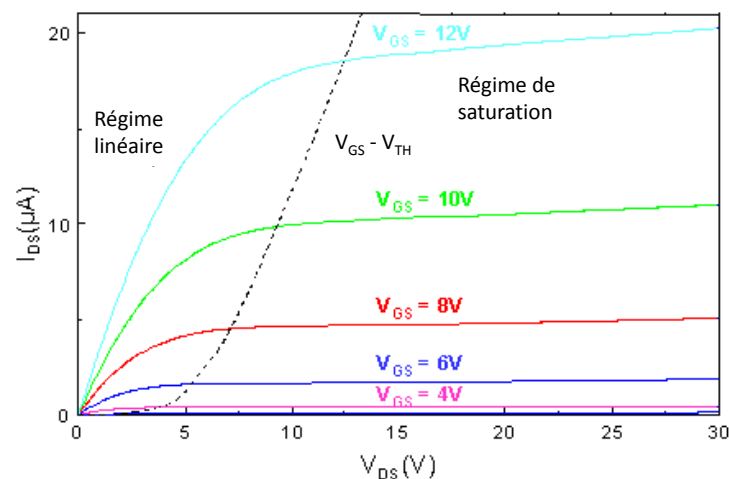


Figure 2. 4: Exemple de caractéristiques de sortie d'un TFT

Le problème de la détermination de la tension de seuil des TFT se pose, car les valeurs des 3 méthodes décrites ci-dessus à partir des caractéristiques de transfert ou de sortie sont généralement différentes. Ceci est principalement dû à la définition qualitative de la tension

de seuil des TFTs. C'est la tension applicable à la grille à partir de laquelle le courant drain-source circule (canal d'accumulation créé). Au contraire dans les transistors MOSFET, la tension de seuil est définie quantitativement comme la tension grille pour laquelle la concentration des porteurs dans le canal en régime d'inversion est égale à la concentration des porteurs majoritaires dans le volume du substrat ($V_{TH} > 2\Phi_{Fi}$ où Φ_{Fi} est la différence entre le niveau de Fermi et le niveau de Fermi intrinsèque du semiconducteur). Les équations du courant des MOSFETs dans les régimes linéaire et de saturation ont été établies avec cette définition. Leur utilisation directe pour les TFTs est sujette évidemment à approximation. Il est donc important de faire attention aux valeurs de tension de seuil données et à la méthode utilisée pour les obtenir. Ceci est d'autant important que les couches actives des TFTs ne sont généralement pas monocristallines et contiennent donc un certain nombre de défauts. La création du canal, sous l'effet de la tension de grille, est ralentie par ces défauts. La gamme de tension de grille pour laquelle un courant circule sans que l'accumulation soit complète est assez étendue. Les TFTs peuvent donc être utilisés dans cette gamme pour des tensions de grille inférieures à la tension de seuil extraite à partir des équations précédentes.

Enfin, les TFTs sont généralement fabriqués par des procédés dits basse température. L'isolant de grille est lui-même fabriqué à basse température et de ce fait peut ne pas être parfaitement isolant. L'appréciation du courant de grille traversant cet isolant est une étape importante dans la qualification d'un procédé.

1.3 Le transistor en couche mince organique OTFT

Le transistor organique est un TFT dont la couche active, où a lieu la conduction entre le drain et la source, est constituée d'un matériau semiconducteur organique. Il est nommé OTFT (Organic Thin Film Transistor). Comme pour les TFTs, l'OTFT fonctionne en régime d'accumulation et non en régime d'inversion comme le MISFET. A l'état bloquant, en inverse le courant est bloqué par la forte résistivité des matériaux SCO.

Considérons le cas d'un OTFT de type N, objet de ce travail de thèse, où la couche active est un matériau semiconducteur organique transporteur d'électrons. Une structure habituelle de ce transistor, dite bottom-gate bottom-contacts, est représentée dans la figure 2.5.

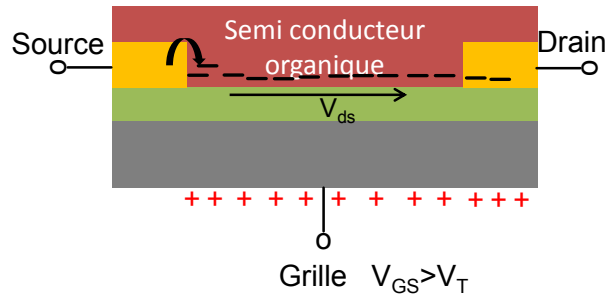


Figure 2.5: Structure d'un OTFT

En l'absence de tension sur la grille, la différence entre le niveau de Fermi du métal de source et le niveau LUMO de l'OSC empêche le transport d'électrons de la source vers le drain (Figure 2.6.a). Un alignement de ces niveaux peut se produire si on applique une tension positive sur la grille abaissant le niveau LUMO de l'OSC permettant le passage possible d'électrons de la source vers le métal (Figure 2.6.b). Si on applique une tension V_{DS} positive entre les métaux de contact drain et source, des électrons peuvent effectivement passer de la source vers le drain (Figure 2.6.c). A très faible tension positive V_{DS} , le niveau LUMO reste pratiquement horizontal et l'OSC se comporte comme une simple résistance. Ceci correspond au régime linéaire du TFT vu auparavant. A forte valeur de V_{DS} , le niveau LUMO n'est plus horizontal c'est la saturation comme dans le cas du TFT.

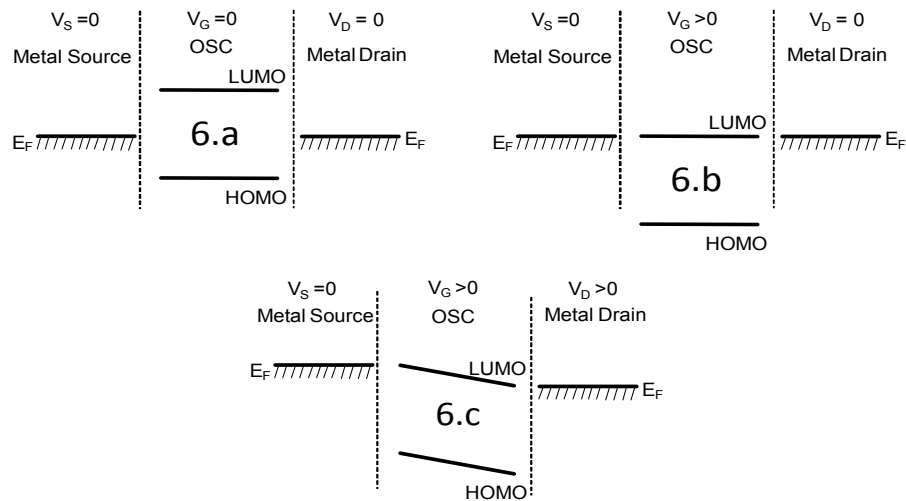


Figure 2.6: Schéma de bandes d'énergie en l'absence de tensions appliquées (figure2.6.a), en présence d'une tension positive suffisante sur la grille (figure2.6.b) et en présence d'une tension grille positive suffisante et d'une tension positive drain source V_{DS} pour un OTFT de type N.

Le choix préalable du couple métal des contacts source et drain - SCO est donc fondamental dans le fonctionnement du transistor.

II. Les SCO fréquemment utilisés

La toute première étude décrivant l'effet de champ dans un matériau organique conjugué a fait l'objet de deux publications pionnières : l'une de l'équipe de Zanoni en 1964 [2] et la deuxième en 1970 par Barbe et son équipe [3]. Les deux études étaient menées sur des couches de phtalocyanine (Pc). La date du premier transistor organique réalisé reste ambiguë et incertaine. En effet, hormis l'équipe de Koezuka[4] en 1987 avec le polythiophène, des transistors organiques à base de colorant tels que la mérocyanine ont été réalisés en 1984 [5]. L'Institut de l'Information Scientifique (ISI) recensait en 1999, 80 publications traitant des OTFTs, elle passe à plus de 304 en 2003 pour atteindre 393 en 2004[6]. Toutes ces publications concernaient les transistors en couches minces OTFTs à canal de type P, les performances des composants s'améliorent de plus en plus, passant de $\mu_{FE}=10^{-5}\text{cm}^2/\text{V.s}$ de mobilité des trous dans la mérocyanine [5] à $\mu_{FE}=3\text{cm}^2/\text{V.s}$ en 2002 [7]. La mobilité du pentacène en 2006 arrive à $5.5\text{cm}^2/\text{V.s}$ [8] jusqu'à atteindre $40\text{cm}^2/\text{V.s}$ dans une couche monocristalline [9].

Cet essor impressionnant est dû, d'une part, à l'optimisation du design des transistors organiques et, d'autre part, à l'utilisation d'isolants de grille de type organiques ou inorganiques traités par les SAM (Self Assembled Monolayers) qui se traduit en français par « mono-couches auto assemblées » [5]. L'idée d'utiliser un isolant organique a pour but d'améliorer l'interface entre les deux matériaux (couche active/isolant) et réduire la densité d'états pièges pouvant être présents au niveau de l'interface. L'élaboration de nouvelles techniques de dépôt de la couche active est un point crucial. L'évidence est que l'ordre de cristallinité du matériau actif reste primordial quant aux performances du transistor, un important recouvrement intermoléculaire π - π^* unidirectionnel, dans le sens du courant, permettra un bon transport de charges sans collisions ni piégeage dans les états profonds dus aux défauts de structure du matériau. Pour cette raison, les techniques de dépôt, pouvant induire cette qualité cristalline, sont privilégiées.

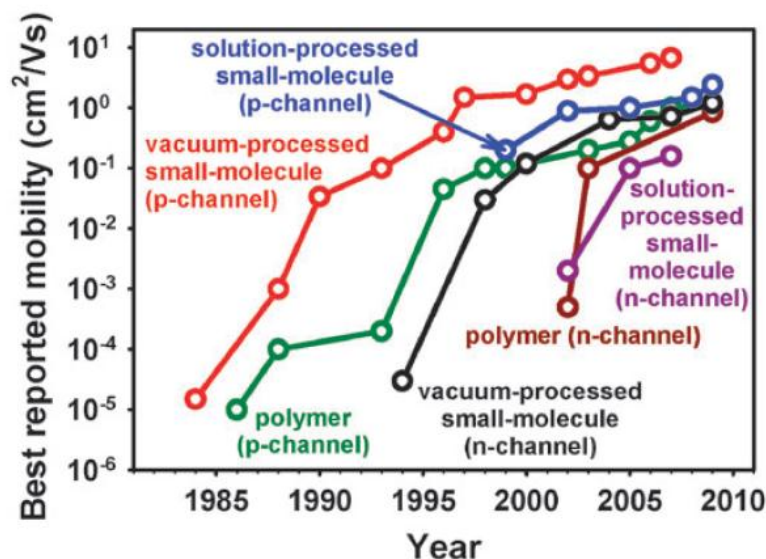


Figure 2.7: Courbe représentative de l'évolution dans le temps des mobilités (à l'air) d'OTFTs de différents types [84]

En ce qui concerne les transistors organiques de type n l'évolution est bien moins rapide. Ce retard est principalement dû à :

- 1) L'instabilité des anions radicaux dans le matériau due à l'oxygène et à l'eau. Les niveaux LUMO de ces matériaux sont peu profonds. Ils sont très réactifs à l'air qui les oxyde et leur arrache des électrons. Cette forte réactivité a pour conséquence, de très faibles mobilités d'électrons et l'instabilité du matériau.
- 2) L'importance des barrières énergétiques, entre le niveau de Fermi du métal injecteur et le niveau LUMO du matériau organique, rend l'injection plus difficile et réduit la densité d'électrons pouvant participer au transport.

D'après ces deux points, il est évident que l'optimisation des transistors organiques de type n ne peut se faire qu'en élaborant des matériaux à LUMO profond plus stables et formant de faibles barrières d'injection pour une meilleure efficacité.

L'une des premières molécules utilisées pour le type N est le fullerène C_{60} en 1996 par l'équipe de Trouillas et Friend [10] qui ont obtenu une mobilité d'effet de champ de $7.10^{-7} \text{ cm}^2/\text{V.s}$. En dopant la couche de fullerène au potassium, la mobilité a atteint $1,1.10^{-6} \text{ cm}^2/\text{V.s}$. Depuis, plusieurs nouvelles molécules ont été synthétisées, la collaboration entre physiciens et

chimistes a permis une nette évolution dans les performances des composants. Ces nouvelles molécules sont synthétisées de manière à optimiser le transport électronique. En effet, une géométrie plane de la molécule augmente le recouvrement π - π^* ce qui favorise la délocalisation des électrons le long du corps principal. De plus, le greffage de groupements électroattracteurs de type fluorés (F), carboxyles(O) ou cyanures (CN) amène une augmentation de l'affinité électronique du matériau et donc un LUMO plus profond. L'abaissement du niveau LUMO du matériau, non seulement élargit la gamme de métaux injecteurs utilisables mais améliore la stabilité du matériau dont la réactivité avec le milieu externe devient faible. Le tableau ci-dessous résume l'état de l'art de l'évolution des mobilités à effet de champ des OTFTs de type n depuis 1996.

Molécule	$\mu_{FE}(\text{cm}^2/\text{V.s})$	Référence	Année
C60	7.10^{-7}	[10]	1996
C60	0.002-0.08	[11]	1996
PCHDA	10^{-5} - 10^{-4}	[12]	1997
C60	0.18	[13]	1997
F-cuPc	10^{-2}	[14]	2000
NCHDA	$(2-4).10^{-4}$	[15]	2001
PDI-CN2 Ou PDI-FCN2	0.64	[16]	2004
C60 Croissance épitaxie	0.5-6	[17]	2005
Thiazole Oligomère	1.83	[18]	2005
F16CuPc	6.10^{-3}	[19]	2006
N2200 NDI20D-T2 Copolymère	0.2-0.85	[20]	2009
N1400 (LUMO -4.3ev)	0.04-0.11	[21]	2012
	0.064	[22]	2010
N1200 (LUMO -4.3ev) PDI8-CN2	0.05	[23]	2011
N3000	2.5 à l'air	[16]	2012
C60	3.5	[86]	2014

Tableau 2.1: Tableau résumant l'évolution des performances des OTFTs dans le temps en fonction des types de molécules

La spécificité de l'organique est le large choix des matériaux pouvant être utilisés comme couche active pour les transistors organiques. Cette étude bibliographique permet de cibler le type de molécules pouvant amener à des transistors de type n avec des caractéristiques intéressantes, d'une part. D'autre part, elle permet de fixer les objectifs à atteindre en terme de performances des transistors afin d'arriver à une électronique organique qui est le but final de cette thèse.

III. Performances des OTFTs

Bien que la mobilité soit une bonne référence pour juger des performances des OTFTs en particulier pour leur incorporation dans des circuits logiques, elle ne peut pas être le seul paramètre caractérisant la viabilité d'un composant. Une faible tension de seuil V_{TH} permettant de travailler à de faibles tensions, un rapport I_{on}/I_{off} élevé permettant de juger de la qualité de la modulation, une faible pente sous le seuil permettant un basculement rapide sont d'autres paramètres importants. Mais, la stabilité du composant en fonctionnement et à l'état de repos et la reproductibilité des performances sont des atouts majeurs de la fiabilité d'une électronique. Dans cette partie, nous détaillons l'effet de chaque élément du transistor sur ces paramètres caractéristiques.

III.1. Qualité de la couche active

Que ce soit dans le cas de canal de type n ou de type p, la qualité cristalline de la couche active reste très importante. De la moins ordonnée à la plus cristallisée, les couches sont déposées :

- En solution par (spin-coating, drop-casting, impression)
- Par évaporation thermique (à différentes températures)
- Cristallisées par croissance (couche de qualité mono-cristalline)

III.1.1. Couches microcristallines

Dans le cas de couches déposées en solution, l'exemple type est le P3HT poly(3-hexylthiophene) regioregular Figure 2.8. Ce matériau possède la propriété d'auto-organisation de ses molécules selon des directions préférentielles.

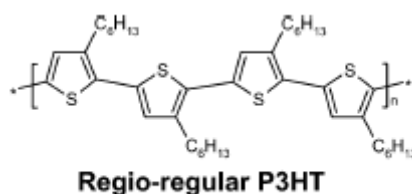


Figure 2.8: Structure chimique du P3HT

Quand les cycles thiophènes s'assemblent selon la représentation de la figure 8 (Head-Tail ou Tête-queue en français), on dit que le P3HT est regioregular et le taux de molécules orientées

selon cette configuration est le taux de regioregularité (RR). Plus le taux RR est élevé plus le recouvrement π - π^* est important et donc le transport est favorisé, comme il a été démontré par les travaux de Sirringhaus [25] où la mobilité en saturation des transistors réalisés était proportionnelle au taux de RR de la couche de P3HT. La propriété d'auto-organisation du P3HT conduit à la formation de lamelles planes dans le sens de la conjugaison π - π^* . Selon le mode de formation de la couche de P3HT, les lamelles s'organisent différemment sur le substrat.

D'autre part, le spin-coating de la solution affecte l'empilement des cristallites de P3HT. En effet, la vitesse de rotation du spin-coating détermine la direction des plans lamellaires indépendamment des propriétés de la solution P3HT (taux de RR, masse moléculaire). Selon le taux de RR et la masse moléculaire, les plans lamellaires s'orientent différemment. Pour un taux de RR > 91% et à faible masse moléculaire, les plans s'orientent perpendiculairement au substrat Fig 9(a), alors que pour un taux de RR > 81% et à faible masse moléculaire, les lamelles s'orientent parallèlement au substrat Fig 2.9(b). L'origine de ce phénomène ne s'explique pas, l'équipe a néanmoins mis en évidence le caractère anisotrope de la mobilité du P3HT car, pour des lamelles perpendiculaires, la mobilité ($\mu = 0.1 \text{ cm}^2/\text{V.s}$) était bien plus importante que pour des lamelles parallèles ($\mu = 2 \cdot 10^{-4} \text{ cm}^2/\text{V.s}$)

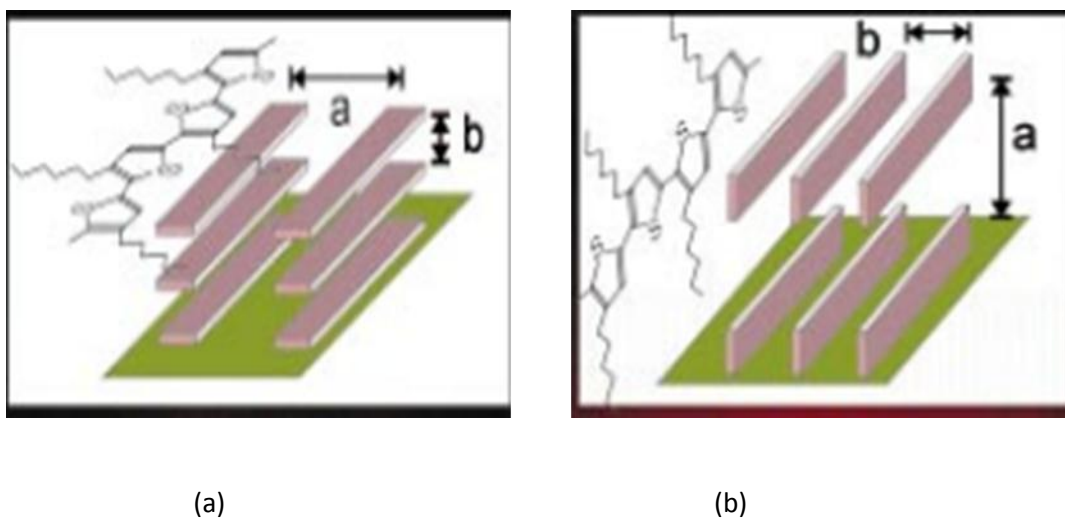


Figure 2. 9: Image illustrative de formation des lamelles de P3HT (a) parallèles au substrat, (b) perpendiculaires au substrat [25]

Le lien direct entre les propriétés chimiques, l'organisation des molécules et les caractéristiques électriques des transistors est difficilement analysable. Même si dans ces

travaux, Sirringhaus et al [25] ont conclu qu'il n'y avait aucune corrélation entre la mobilité à effet de champ des transistors et la masse moléculaire, Zen et son équipe [26] en 2004 ont établi ce lien et ont remarqué que la mobilité était proportionnelle à la masse moléculaire de la solution. Ce résultat a été expliqué par la limitation du transport dans les joints de grains, pour des molécules à faible masse. Par ailleurs Bao et son équipe [27] s'étaient intéressés à l'effet des chaînes latérales dans les dérivés polythiophènes pour lesquels ils ont conclu que la molécule à chaînes latérales alkyles et à plus forte masse moléculaire présentait la meilleure mobilité $10^{-3} \text{ cm}^2/\text{V.s}$ mais des rapports $I_{\text{ON}}/I_{\text{OFF}}=15-60$.

Ces études ont permis d'établir une corrélation entre les propriétés structurales des couches microcristalline de P3HT et les caractéristiques des transistors, ainsi que le lien direct entre les propriétés chimiques qui conduisent à ces structures spécifiques et les caractéristiques électriques.

Cependant, les ratios $I_{\text{on}}/I_{\text{off}}$, obtenus avec les OTFTs en solution, restent faibles et inférieurs de manière générale à 10^3 . Ceci est dû à des courants inverses importants, auxquels s'ajoute l'instabilité des transistors. Ces courants inverses sont dus à la présence d'ions et impuretés dans les couches déposées et ce même après recuit. Finalement, la plupart des matériaux utilisés pour les dépôts en solution possèdent des propriétés d'auto organisation ce qui limite le choix des matériaux potentiels pour la couche active.

III.1.2. Couches polycristallines

Des travaux menés sur la croissance de couches par évaporation thermique ont mis en évidence la nature polycristalline de toute couche déposée selon cette méthode [28,29]. Il a été constaté que, pour arriver à cette structure, les molécules se déposent de manière à ce que leur axe moléculaire soit perpendiculaire au substrat. Localement, le parallélisme entre ces molécules est parfait, ceci est appelé grain (partie cristallisée). Les parties à parallélisme moins important sont les joints de grains (amorphes). D.J.Gundlach et son équipe, en étudiant l'effet de la température du substrat lors du dépôt de pentacène, ont établi la corrélation entre la morphologie de couches de pentacène et les transistors réalisés [28]. En effet La mobilité des transistors réalisés avec des films déposés à hautes températures entre 50°C et 120°C était meilleure ($\mu > 0.7 \text{ cm}^2/\text{V.s}$) en comparaison avec les valeurs obtenues avec des couches déposées à basse température, inférieure à 50°C ($\mu < 0.3 \text{ cm}^2/\text{V.s}$). Cette même équipe a rapporté qu'au-delà d'une température critique, l'ordre structural se dégradait. Les mesures de

diffraction aux rayons X ont démontré que des films déposés à 135°C étaient amorphes comparés à des films déposés à 60°C (Figure 2.10), mais pour les deux films, les molécules sont perpendiculaires au substrat.

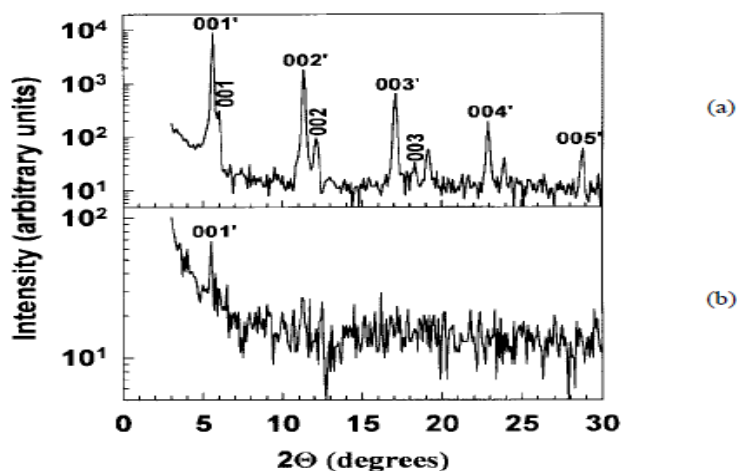


Figure 2.10: Spectre de DRX sur deux films de pentacène déposés à (a) $T_{\text{sub}}=60^{\circ}\text{C}$ et (b) $T_{\text{sub}}=135^{\circ}\text{C}$. Travaux de Gundlach [28]

Pour les molécules de sexithiophene, G.Horowitz et Hajlaoui [29] ont établi une véritable corrélation entre la taille des grains des films déposés à différentes températures de substrat et la mobilité des transistors correspondants où la meilleure mobilité obtenue était celle de films déposés à 175°C $\mu=0.28\text{cm}^2/\text{V.s}$.

Le fullerène C60 est l'un des premiers matériaux utilisés pour des transistors de type n. Dans leurs travaux K. Rikitake [13] et son équipe ont mis en évidence la relation entre la morphologie des couches minces de C60 et les performances des transistors. Les films de C60 déposés à 3 différentes températures de substrat (0°C, 50°C et 100°C) ne possèdent pas la même morphologie. Les mesures de diffraction X ont montré que les films déposés à 0°C présentaient une nature totalement amorphe alors que celles déposées à 100°C présentaient une meilleure qualité cristalline. Ce résultat a été retrouvé dans les performances des transistors, les résultats sont résumés dans le tableau 2.2 suivant :

Température de dépôt (°C)	Mobilité à effet de champ correspondante (cm ² /V.s)
0	$4,5.10^{-11}$
50	$2,3.10^{-5}$
100	0.18

Tableau 2.2: Evolution de la μ en fonction de T_{sub} pour des couches de C₆₀ [13]

A l'issue de cette étude, il a été conclu par l'équipe que la qualité cristalline des films s'améliorait avec l'augmentation de la température de dépôt et l'épaisseur des films. Des mesures en température leur ont permis de constater que plus la cristallinité des films était importante plus l'énergie d'activation diminuait. L'équipe a expliqué ce phénomène par la diminution des parties amorphes et des impuretés dans les films plus ordonnés.

Des travaux menés par K.Vasseur et son équipe [30] sur des couches de PDI-C13 (pérylènediimide) déposées en phase vapeur ont permis d'arriver à la même conclusion pour ces molécules où la mobilité augmentait de 0.02cm²/V.s à $T_{\text{sub}}=50^{\circ}\text{C}$ à 0.06cm²/V.s pour $T_{\text{sub}}=95^{\circ}\text{C}$. Dans ces mêmes travaux, l'étude a été aussi menée en fonction de la vitesse de dépôt des couches et il a été constaté qu'à faible vitesse de dépôt la taille des grains était plus importante. La méthode de dépôt utilisée permettait de contrôler la pression de l'enceinte lors du dépôt. Pour de faibles pressions, ce sont les fortes vitesses de dépôt qui donnent des couches à tailles de grains importantes. En diminuant la pression, l'équipe est parvenue à améliorer la qualité des couches déposées à grande vitesse 6.7A°/s. Contrairement à l'équipe de Rikitake [13], ils ont constaté une dégradation de la qualité de la couche avec l'augmentation de son épaisseur.

Contrairement aux couches déposées en solution, le dépôt par évaporation thermique permet un meilleur contrôle de la qualité des couches. L'effet des conditions de dépôt (vide, vitesse, température du substrat) a été observé et confirmé par les performances des transistors réalisés avec de bonnes reproductibilités. L'effet de ces conditions de dépôt sera étudié dans ces travaux afin d'améliorer la qualité des couches déposées et corrélérer leur qualité avec les caractéristiques des transistors.

III.1.3. Couches monocristallines

Les transistors réalisés à base de monocristaux présentent les meilleures performances dans tout type de transistor organique. Les mobilités obtenues sont au moins 10 fois plus

importantes que les meilleures mobilités reportées pour les transistors en couches minces organiques déposées par évaporation ou en solution, avec une reproductibilité et une stabilité électrique remarquables. Les monocristaux les plus utilisés sont les dérivés acène, comme le tétracène utilisé par De Boer et son équipe [31] qui sont arrivés à une mobilité de trous $\mu=0.4\text{cm}^2/\text{V.s}$. Le monocristal de tétracène, préalablement formé, est collé sur un wafer de silicium thermiquement oxydé. L'adhésion du monocristal à l'oxyde de silicium est assurée par un traitement en surface du SiO_2 au plasma O_2 . L'équipe a noté que la mobilité à effet de champ des transistors était indépendante de la tension de grille V_{GS} .

Dans la même année, l'équipe de V. Podzorov [32] obtient une mobilité de trous $\mu=8\text{cm}^2/\text{V.s}$ avec des monocristaux de rubrène. Les pentes sous le seuil très faibles $S=0.85\text{V/dec}$ sont indicatrices de la faible densité de défauts présents dans la couche active et à l'interface. L'équipe retrouve le même résultat que De Boer et al [31] à savoir une mobilité indépendante de V_{GS} pour des $V_{\text{GS}} < 0\text{V}$.

La stabilité électrique des transistors à base de SC massif est nettement supérieure à celle des OTFTs. Dans leurs travaux, Kalb et al [33] ont reporté des travaux sur monocristaux de rubrène et de pentacène, ainsi que sur des couches minces de pentacène. Tous les transistors réalisés avaient le CYTOP comme isolant de grille, les performances des différents transistors sont résumées dans le tableau suivant :

Transistor	$\mu_{\text{FE}}(\text{cm}^2/\text{V.s})$
SC-rubrène	5.7
SC-pentacène	1.4
Pentacène évaporé	0.26

Tableau 2.3: Mobilité correspondant au différents OTFTs réalisés par [33]

Les transistors massifs ne présentaient pratiquement aucun effet d'hystérésis contrairement aux transistors à base de pentacène-déposé en couches minces. Après des mesures de stress électriques de 2h à $V_{\text{GS}} = -70\text{V}$ et $V_{\text{DS}} = 0\text{V}$, le décalage de V_{TH} pour les TFTs à base de pentacène était de 5.7V .

Aucun décalage des caractéristiques de transfert n'a été observé sur les OTFTs à base d monocristal de rubrène. Cette stabilité a été attribuée à la qualité cristalline de la couche active qui présentait une faible densité de défauts, mais aussi au CYTOP, caractérisé par une

surface hydrophobe, qui réduit grandement la présence d'eau et donc diminue l'effet du stress électrique.

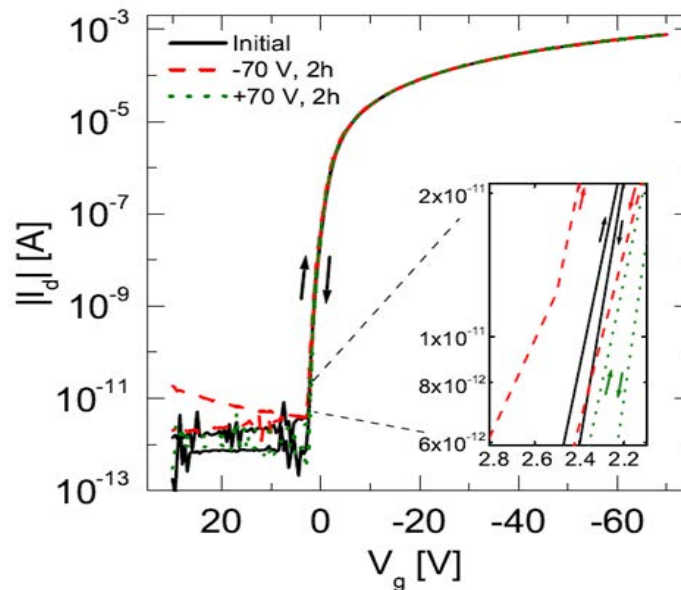


Figure 2.11: Caractéristiques de transfert illustrant la stabilité des transistors à après 2h de stress à $V_{GS} = -70V$ et $V_{GS} = 70V$ [33].

Les performances des TFTs à base de monocristaux est remarquable, mais les monocristaux organiques réalisés ne permettent pas une électronique souple, d'autant qu'il est impossible d'envisager une production sur de larges surface des composants. Ces transistors à base de monocristaux montrent que le caractère organique des matériaux utilisés ne limite pas leurs performances, mais au contraire l'optimisation des transistors passe avant tout par l'optimisation de la qualité de la couche active.

III.2. Effet de l'isolant

L'isolant de grille est une partie très importante du composant, ce matériau permettra d'isoler électriquement la grille (conductrice) du canal des porteurs créés. De ce fait, sous l'application d'une tension V_{GS} le canal se crée et les porteurs restent confinés dans la zone d'interface (isolant/semiconducteur) puis drainés latéralement par la tension V_{ds} sans passer verticalement vers la grille. La propriété recherchée, dans ce cas, est donc une bonne isolation électrique. Habituellement, dans l'électronique silicium, l'isolant de grille largement utilisé est l'oxyde de silicium (SiO_2) $\epsilon_r = 3.5-3.9$, $E_c = 6MV/cm$ (pour 100nm). Ce fort champ de

claquage du SiO_2 fait de ce matériau un très bon diélectrique pouvant supporter de fortes tensions.

La seconde est la compatibilité de ce matériau avec le silicium utilisé en couche active. Quel que soit le design choisi pour le TFT, le canal se crée à l'interface, cette zone est la partie la plus critique du composant. Le Si et le SiO_2 possèdent des propriétés structurales similaires, l'interface dans ce cas présente très peu de défauts et donc une densité de pièges faible. Les performances du transistor dépendront de cette densité de pièges (se référer à la stabilité des transistors à la fin du chapitre 2). De manière simpliste, le choix d'un isolant de grille se base sur : sa capacité d'isolation électrique (se référer aux équations de fonctionnement du transistor du chapitre 3) et l'interface qu'il peut engendrer avec la couche active (partie énergie de surface à suivre dans ce chapitre).

III.2.1. Isolants inorganiques

Dans ce qui suit, les isolants inorganiques les plus fréquemment utilisés seront abordés. Ces matériaux sont : l'oxyde de silicium SiO_2 et l'oxyde d'aluminium AlO_x . Initialement l'utilisation du SiO_2 [4,34,10,35] comme diélectrique de grille était répandue, car ce matériau possède des propriétés isolantes excellentes. Par ailleurs, le AlO_x , avec sa forte permittivité diélectrique (high k) et ses propriétés isolantes tout aussi intéressantes que le SiO_2 , est largement utilisé. Déposé à faible épaisseur, il permet de baisser les tensions de fonctionnement des dispositifs (faible V_{TH}) et ce avec une bonne isolation électrique et un champ de claquage de 3-5MV/cm.

Le tableau 2.4, ci-dessous, résume les résultats de travaux utilisant ces deux matériaux :

Référence	Diélectrique	e (nm)	Matériau/type	$\mu(\text{cm}^2/\text{V.s})$	Ratio	Année
[35]	SiO ₂	-	C ₆₀ /n	2.10^{-3}	-	1996
[15]	SiO ₂	300	6T/p	0.022	-	2001
	SiO ₂ /SiN _x	100/200	NCHDA/n	$2-4.10^{-4}$	-	
[36]	Al ₂ O _{3+x}	270	Pentacène/p	0.14	10^6	2003
		350		-	-	
		450		-	10^4	
[37]	SiO ₂	130	Co-olgomère/p [*]	$1,6.10^{-3}$	7.10^5	2005
[18]	SiO ₂	200	5,5-Bithiazole/n	0.21	5.10^5	2005
[38]	SiO ₂	-	F16CuPc/n	0.08	10^5	2006
[19]	SiO ₂	60	F16CuPc/n	0.001	4.10^2	2006
[39]	SiO ₂	300	Dithienothiophene/p	10^{-5}	10^3	2007
[40]	SiO ₂	300	F8T2/p	0.001-0.003	10^5	2007
[41]	SiO ₂ /HMDS	200	PTAA/p	$10^{-3}-10^{-2}$	-	2007
[42]	AlO _x /ODPA	-	F17-DOPF /n	0.04	10^4	2008
[43]	SiO ₂ /HMDS	300	P3HT/p	$1,3.10^{-3}$	-	2008
			Pentacène/p	0.1	-	
[44]	AlO _x	2-4	P3HT/p	0.006	$>10^2$	2009
			F17-DOPF /n	0.02	$>10^3$	
[45]	SiO ₂ /PMMA	200/10	Pentacène/p	0.16	10^5	2011
			C ₆₀ /n	0.14	10^4	
[46]	SiO ₂	200	PDI-CN2/n	0.028	10^4-10^5	2012
	SiO ₂ /HMDS			0.031		
[47]	AlO _x	20	Pentacène/n	0.09	10^6	2012
[48]	SiO ₂ /Al ₂ O ₃	100/8	C10-DNTT/p	8	10^9	2013

Tableau 2.4: Résumé de l'évolution, des performances des OTFTs ayant une couche inorganique comme isolant, [*] Fluorénon-Thiophène co-oligomère.

Jusqu'aux années 1998, la plupart des OTFTs réalisés étaient élaborés sur des wafers en silicium dopé sur lequel un oxyde SiO_2 était thermiquement formé. Cette configuration présente un inconvénient. Lors de la caractérisation d'un transistor, tous les transistors sur le substrat subissent cette tension appliquée, si la masse est aussi commune. Un autre inconvénient est que le courant de fuite I_{GS} de grille est proportionnel aux surfaces en vis-à-vis entre la grille et la source. Dans le cas d'une grille commune, toute la surface de la source participe à la création d'un courant I_{GS} .

Par ailleurs, cette grille ne peut être utilisée dans l'électronique souple. Enfin, les expériences menées ont révélé une mauvaise qualité de l'état d'interface que forment ces matériaux inorganiques avec la couche du SCO [49].

A présent, il n'y a aucun doute sur l'influence de la surface du diélectrique sur la qualité de la couche active :

- 1) L'isolant affecte la morphologie de la couche active et son orientation, spécialement pour une structure bottom-gate, où le semiconducteur est déposé sur la couche isolante.
- 2) La rugosité du diélectrique influence les performances du transistor surtout lorsque les couches actives des OTFTs ont des épaisseurs très faibles, inférieures à la cinquantaine de nanomètres.

Dans leurs travaux, Lee et son équipe [36] ont utilisé l'oxyde d'aluminium (AlO_x) déposé par pulvérisation RF magnétron à T_{amb} et ont comparé 3 différentes épaisseurs d'isolant. Ils ont remarqué que plus l'épaisseur de la couche $\text{Al}_2\text{O}_{3,5}$ augmentait plus sa rugosité augmentait; ce qui leur a permis de corrélérer les performances des transistors réalisés, avec la morphologie en surface de l'isolant utilisé. En effet, la plus grande mobilité qu'ils ont calculée correspondait à la plus fine couche d'isolant $e=270\text{nm}$ (la moins rugueuse), $\mu_{\text{FE}}=0.14\text{cm}^2/\text{V.s}$ pour des OTFTs à base de pentacène. D'autres travaux mettent en évidence l'influence de la rugosité du diélectrique sur les performances des OTFTs [90].

- 3) La polarité de l'isolant joue un rôle très important. Plus l'énergie de surface de l'isolant est importante, plus les interactions de la molécule semiconductrice à l'interface sont fortes. Or, l'oxyde de silicium étant très hydrophile (angle de contact=50°), il se forme une très fine couche d'eau à sa surface (quelques Å). La molécule d'eau étant polaire, la présence de ces dipôles augmente l'énergie de surface de l'oxyde.

- Energie de surface

Les épaisseurs des SCO mises en jeu dans la fabrication de transistors organiques en couches minces évaporées sont de l'ordre de 2nm à 40nm, et le canal qui se forme à l'interface ne présente que quelques nanomètres d'épaisseur [50]. Il va de soi que l'état de la surface, sur laquelle le SCO se dépose, joue un rôle non négligeable quant aux performances des transistors et donc sur la mobilité d'effet de champ. En fonction de la structure du transistor réalisé, la couche de SCO est déposée sur l'isolant ou le métal injecteur ou bien les deux (figure 2.13). Cette énergie de surface combinée à la nature de la molécule déposée déterminera le sens de croissance des segments moléculaires. Au niveau de la surface de chaque matériau, il existe une force due à la discontinuité des molécules en volume, cette force est appelée énergie de surface ou tension de surface, elle est dirigée vers l'extérieur. Plus la surface est hydrophobe plus l'énergie de surface est faible. En 1997, Gundlach et son équipe [28] ont remarqué que des couches de pentacène évaporées sur une surface de SiO₂ n'avaient pas la même taille de grains que des films évaporés sur LiF. L'équipe n'a pas manqué de faire le lien entre la surface de l'isolant et la croissance des films de pentacène. En effet de plus gros grains ont tendance à se former lorsque le pentacène croît sur un substrat ordonné.

Dans une étude menée par Knipp et ses collègues[51] sur des films de pentacène déposés sur deux diélectriques (SiO₂ thermique et SiN_x déposé par PECVD), les mobilités des OTFTs présentaient pratiquement les mêmes mobilités $\mu=0.2-0.5\text{cm}^2/\text{V.s}$ indépendamment de l'isolant. Par la suite la surface du SiO₂ a été traitée à l'OTS, la mobilité avait alors doublé à $1\text{cm}^2/\text{V.s}$. Alors que la surface du SiN_x a été modifiée de manière à ce qu'elle soit plus rugueuse et la mobilité à effet de champ a chuté à $10^{-3}\text{cm}^2/\text{V.s}$.

En 2004, une équipe des laboratoires Philips [52] a réussi à établir un lien direct entre l'angle de contact des différentes surfaces de diélectriques et la mobilité des transistors à base de

P3HT. Les surfaces testées correspondaient à du SiO_2 thermique traité par OTS, HMDS et DMOAP. Plus l'angle de contact était important, plus la mobilité s'en trouvait accrue. Sachant qu'un angle de contact élevé correspond à une faible énergie de surface, une diminution de l'énergie de surface entraîne une augmentation de la mobilité des transistors, (figure 2.12).

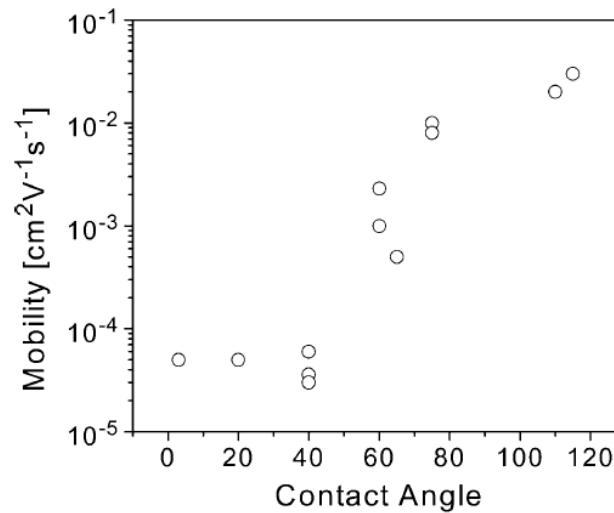


Figure 2.12: Corrélation entre l'angle de contact et la mobilité, un gain de 10^3 a été observé [52].

Par ailleurs, Yildirim et al en 2008 [43] ont réalisé des transistors à base de P3HT en utilisant différents isolants de grille organiques, la caractérisation des couches par AFM a démontré que la taille des grains de P3HT varie selon les différentes surfaces sur laquelle il a été déposé. Les énergies de surface de ces différents matériaux varient de $\gamma_s=32.1 \text{ mJ/m}^2$ pour la résine EL37A à $\gamma_s=43.1 \text{ mJ/m}^2$ pour la colle NOA 74. Aucune corrélation n'a pu être cependant établie entre la mobilité des transistors et l'énergie de surface; l'absence d'étude morphologique des films a été avancée pour justifier le manque d'explication. D'autre part, l'équipe de Shankar [53] n'a pu non plus expliquer cette incohérence, car pour pratiquement la même énergie de surface, la mobilité dans des transistors à base de pentacène différait de $0.2 \text{ cm}^2/\text{V.s}$ à $1.5 \text{ cm}^2/\text{V.s}$.

De manière générale, il est indéniable que la modification de la surface de certains diélectriques améliore nettement leurs performances [19,53]. Néanmoins, des incompréhensions persistent, comme la réduction des tailles de grains de pentacène sur SiO_2

traité avec de l'OTS mais avec une meilleure mobilité ou le rôle de la composante polaire dans l'énergie totale de la surface. Des explications ont été énoncées. Elles stipulent que la compatibilité entre les compositions chimiques du SCO et de la couche SAM influence la croissance du SCO. L'équipe de Oh [19] s'est intéressée à l'énergie de surface d'un diélectrique organique (dérivé polyimide) dont l'énergie de surface est 51.1dyn/cm, en greffant des chaînes alkyles plus longues au polymère (C₁₈) afin de le rendre plus hydrophobe. L'énergie de surface du polymère greffé a chuté à 39.1dyn/cm, valeur est plus proche de l'énergie que présente la couche active, la molécule F₁₆CuPc. La mobilité à effet de champ était 6 fois plus importante que celle trouvée avec l'oxyde non traité avec un rapport I_{ON}/I_{OFF} 10 fois plus élevé. Dans certains cas, les transistors réalisés sur oxyde de silicium traité en surface possèdent des performances comparables ou supérieures à ceux réalisés à partir d'isolants organiques [42].

L'ambition d'une électronique basse température tout organique impose l'utilisation d'isolants de type organiques, d'autant qu'un isolant organique offre un plus large choix de structure du transistor.

III.2.2. Les isolants organiques

L'utilisation d'isolants organiques permet de réduire la température du procédé de fabrication du transistor et donc de réaliser des composants sur substrats souples.

Dans une structure Grille haute, l'utilisation d'un isolant organique facilite la réalisation du transistor. En effet, une structure pour laquelle l'isolant est déposé sur la couche semi conductrice peut éliminer plusieurs effets indésirables cités ci-dessus. Cependant, les isolants organiques utilisés sont en forme de solution et donc dissouts dans un solvant, il faudra veiller à ce que le solvant du diélectrique ne dégrade pas la couche active.

Dans le cas d'une structure Grille basse, l'isolant organique présente moins d'inconvénients car la rugosité des polymères est très faible comparée aux matériaux inorganiques.

L'effet d'un isolant organique sur les caractéristiques du transistor a été étudié pour la première fois par Peng et son équipe en 1990 [54]. Les polymères utilisés étaient : PMMA, PS, PVC, PVA et CYEPL(cyanoethylpullulan). Avec le PVA et le CYEPL, l'équipe a calculé des mobilités plus importantes que celles trouvées pour le SiO₂ mais surtout l'équipe est l'une des premières à mettre en évidence une corrélation entre la constante diélectrique de l'isolant

et la mobilité de transistor car la mobilité passait de $\mu_{FE}=2,1.10^{-4} \text{cm}^2/\text{V.s}$ pour le SiO_2 ($\epsilon_r=3.9$) , à $9,3.10^{-4} \text{cm}^2/\text{V.s}$ pour le PVA ($\epsilon_r=7.8$), jusqu'à $3,4.10^{-2} \text{cm}^2/\text{V.s}$ avec le CYEPL ($\epsilon_r=18.5$). L'étude a été menée pour le sexithiophène 6T.

Le tableau suivant résume quelques résultats pour des travaux menés utilisant des isolants organiques :

Référenc e	Diélectrique	e (nm)	Matériau/type	Structur e	μ ($\text{cm}^2/\text{V.s}$)	I_{on}/I_{off}	ϵ_r	Année
[55]	Polyimide	-	P3HT/p	GB	0.01-0.03	-	-	1997
[56]	photorésine	300	Pentacène/p P3HT/p PTV	GH, CB GB, CB	10^{-2} 3.10^{-3} 10^{-3}	10^3 - -		2000
[57]	PVP	440	Pentacène/p P3HT/p		0.1	10^5	4.2	2002
[58]	P(VDF- TrFE)	1800	P3HT/p	GH GB	0.12 8.10^{-3}	10^5	4	2006
[59]	LD-PE	250	C60/n	GB	4	10^4		2012
[60]	PVS- TPGDA TPGDA*	1000	DNTT/p	GB	1.2 0.05	10^6 10^3		2014
[61]	PMMA	500	PDI-RCN2/n PDI- RCN2/F8BT	GH	0.2 0.25	10^2 10^4		2014

Tableau 2.5: Tableau résumant les performances d'OTFTs, ayant comme isolant un matériau organique

* Tripropylene glycol diacrylate

Les résultats, résumés dans le Tableau 5, donnent un aperçu de l'état d'avancement des performances des transistors. Aucune corrélation ne peut être établie car la nature de l'isolant à elle seule ne détermine pas la performance du transistor. Les polymères réticulés (PVP réticulé, SU-8...) sont recommandés comparés aux PS, PMMA et autre polymères pouvant contenir du solvant et des polarités parasites. Dans le présent travail, nous utilisons une résine époxyde et donc réticulable SU-8 comme isolant de grille pour les transistors, une partie

comprenant la comparaison entre cet isolant organique et l'oxyde de silicium inorganique est donnée au chapitre IV.

III.2.3. Effet de la géométrie

Le transistor organique peut avoir plusieurs structures. Les interactions, à l'interface entre les différentes couches, formant le transistor, déterminent la faisabilité ou non d'une structure souhaitée. Chaque structure présente des inconvénients et des avantages, ces configurations sont présentées en Figure 2.13.

Deux types de configurations sont distingués. La géométrie coplanaire est la configuration où les contacts source et drain se trouvent du même côté que l'interface semi-conducteur/isolant. La configuration décalée est la configuration où les contacts source et drain se trouvent sur l'autre côté du semi-conducteur, opposés à l'interface semi-conducteur/isolant.

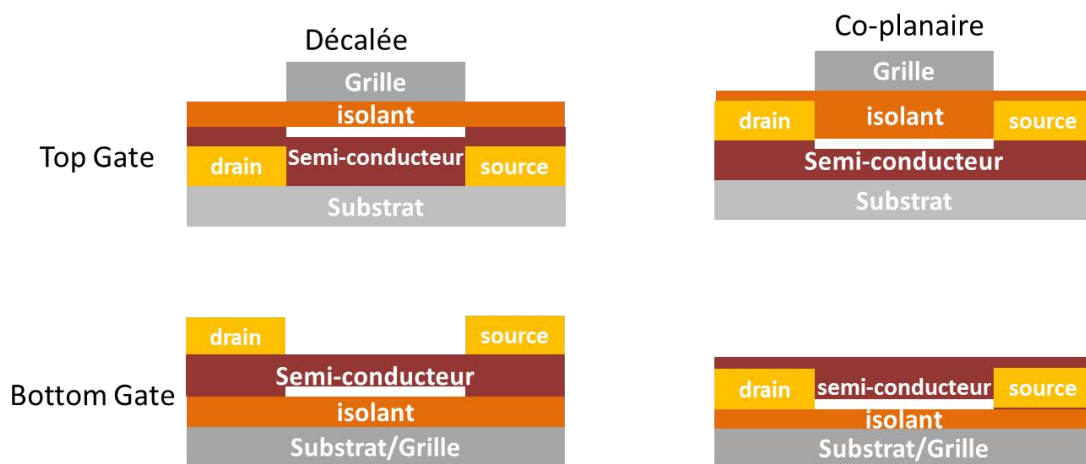


Figure 2.13: Représentation en 2D des différentes géométries du transistor organique

Structure	Avantages	Inconvénient
GBCB	<ul style="list-style-type: none"> - Permet de préserver la couche active en la déposant en dernier - Possibilité d'utiliser un isolant haute température - Bonne résolution des transistors $L \leq 1\mu\text{m}$ 	<ul style="list-style-type: none"> - Croissance de la couche organique sur l'injecteur métallique - Rupture de continuité du SCO lors de sa croissance à l'interface (métal/SCO) - Forte résistance de contact
GHCB	<ul style="list-style-type: none"> - Encapsulation de la couche active - Structure décalée 	<ul style="list-style-type: none"> - Possibilité de détérioration du SCO par l'isolant (température, solvant) - Alignement manuel de la grille ; résolution grossière des transistors $L > 30\mu\text{m}$
GBCH	<ul style="list-style-type: none"> - Structure décalée 	<ul style="list-style-type: none"> - Grille commune ou alignement manuel à faible résolution
GHCH	<ul style="list-style-type: none"> - Encapsulation de la couche active 	<ul style="list-style-type: none"> - Structure coplanaire - Problème de rugosité à l'interface dans le cas de petites molécules - Résolution grossière des transistors - Possibilité de détérioration du SCO par l'isolant (température, solvant)

Tableau 2.6: Récapitulatif des avantages et inconvénients des différentes géométries d'OTFTs

Dans ses travaux, H.Sirringhaus [62] a mis en évidence l'importance de la géométrie dans les performances des transistors. Deux configurations GB ont été testées CH (décalée) et CB (coplanaire). L'hystérésis mesurée dans la géométrie coplanaire est bien plus importante, la nature de l'isolant ne peut expliquer cette différence car c'est le même isolant SiO_2 qui a été utilisé. L'équipe a approfondi son étude en réalisant des mesures de stress électrique sur les deux configurations. La dégradation observée dans le cas des structures coplanaires reste plus importante que celle des structures décalées (Figure 2.14), les mesures de SKPM (Scanning Kelvin Probe Microscopy) réalisées ont démontré la nette dégradation des contacts source et drain durant le stress électrique.

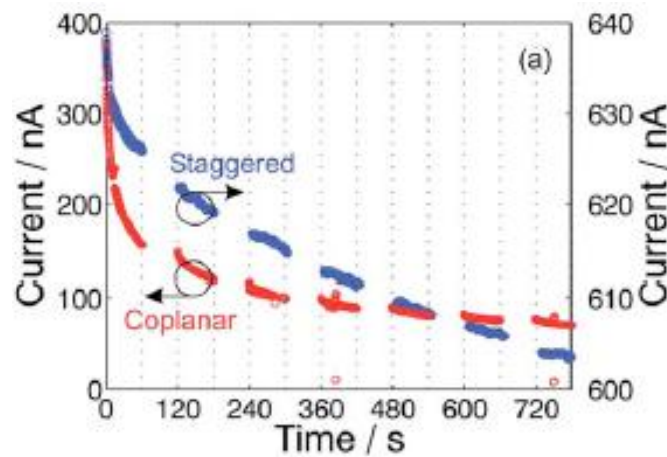


Figure 2.14: Représentation de la diminution du courant I_{DS} avec le temps de stress [62]

L'équipe a expliqué cette dégradation par la formation d'une charge d'espace au voisinage du contact métallique qui entraverait l'injection de charges à ce niveau. La structure décalée ne présente pas le même phénomène car la dégradation du contact n'affecte pas directement le canal électrique. Dans une étude de simulation, l'équipe de G.Horowitz [63] a montré que dans le cas d'une structure décalée, la répartition des charges injectées est plus uniforme que dans le cas d'une structure coplanaire où l'injection est abrupte.

Il est généralement avancé que pour la configuration décalée, la CH présente toujours des résistances de contact moins importantes que la CB, Pesavento [64] propose un modèle pour expliquer ces observations. Sur la Figure 2.15, l'équipe illustre les différentes interactions possibles au niveau de l'interface semi-conducteur/métal. Un métal à faible travail de sortie tend à former un contact de type [a] (Figure 2.15) car ce dernier réagit avec la couche organique comme le Calcium, alors qu'un métal plus noble, tel que l'or, tend à former un contact de type [c] (Figure 2.15) et diffuse à travers la couche semi-conductrice. Les clusters ainsi formés permettent de favoriser l'injection au niveau du canal et diminuent la résistance de contact.

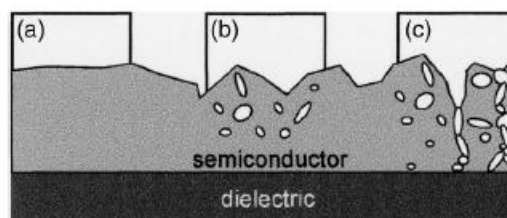


Figure 2.15: Schéma illustrant le contact semi-conducteur/métal [64].

La résistance de contact est un paramètre très important à prendre en considération car ce dernier affecte grandement les caractéristiques des transistors, sachant que ces caractéristiques permettent d'évaluer les performances des transistors, il est nécessaire qu'elles ne soient pas erronées.

III.3. Effet des contacts source et drain

Le choix du métal injecteur dépend de la couche organique utilisée. En effet, afin de favoriser l'injection de trous dans un matériau transporteurs de trous tels que le pentacène et le DNTT, un métal ayant un niveau de fermi profond est utilisé comme l'or. Ce choix permet de réduire la barrière d'injection entre le niveau de fermi du métal et le niveau HOMO du matériau. Au contraire, pour un matériau favorisant le transport des électrons tel que le C60, F16CuPc..., le matériau choisit doit avoir un niveau de fermi peu profond (Al, Ca...) afin de coïncider avec le niveau LUMO de la couche organique et permettre d'y injecter des électrons. Il est évident que la mobilité à effet de champ dépend de l'état d'interface entre le semi-conducteur et l'isolant, mais elle dépend tout autant de l'injection au niveau des contacts métalliques. Par ailleurs, dans le cas d'une structure CB, la surface du métal affecte sensiblement la morphologie de la couche semi-conductrice lors de sa croissance. Dans leurs travaux, Kahn et son équipe [65] ont observé la croissance de films de NPD et pentacène sur des contacts d'or (métallique) et sur des films de PEDOT:PSS (polymères). La densité de courant injecté était à chaque fois plus importante dans le cas du PEDOT:PSS en Contact Bas et ce même si les travaux de sortie des deux injecteurs sont très proches (5eV) Figure 2.16.

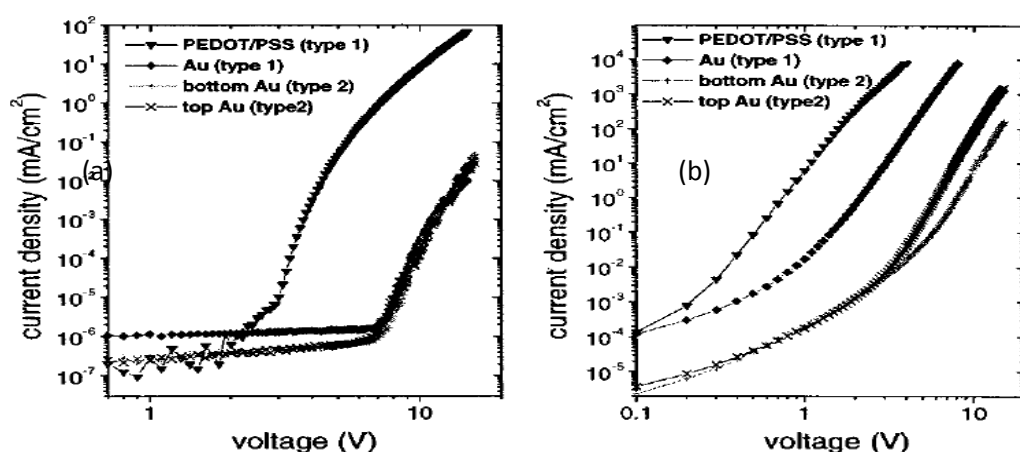


Figure 2.16: Caractéristiques I(V) de différents contacts avec (a) : α -NPD et (b) : pentacène [65]

Dans un travail antérieur, cette même équipe [66] avait mesuré les différentes barrières d'injection par UPS : Au-NPD à 1.4ev et Au-pentacene à 0.85ev, par contre les barrières d'injection dans le cas du PEDOT sont plus faibles : PEDOT-NPD à 0.4ev et PEDOT-pentacene à 0.25ev. L'explication donnée suppose la présence d'un dipôle à l'interface des deux matériaux. En effet, lors du dépôt d'une couche mince métallique, il se forme au niveau de sa surface une densité d'électrons. Cette densité électronique provient de la continuité du nuage électronique dans le métal, ce nuage rend la surface chargée négativement alors que le volume devient chargé positivement [67]. La présence de ce dipôle décale le niveau du vide du métal et rend la barrière d'injection avec le SCO plus importante (Figure 2.17). Dans le cas des conducteurs organiques (PEDOT), cette densité électronique n'a jamais été observée et l'absence de cette densité électronique fait que la barrière d'injection soit plus faible.

D'autre part, la mise en contact des deux types de matériaux crée un second dipôle à l'interface, ce dernier est négligeable devant l'effet du dipôle à la surface du métal, la formation de ce dipôle peut être due à plusieurs effets :

- Transfert de charges à l'interface
- Redistribution des nuages électroniques à la surface du métal
- Réactions chimiques à l'interface entre les deux matériaux
- Réarrangement des charges électroniques en surface

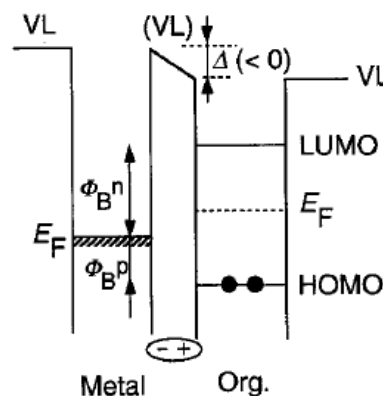


Figure 2.17: décalage du niveau du vide dû à la présence d'un dipôle négatif

par Hisao Ishii (1999) [67].

Ce dipôle, présent à la surface, affecte l'énergie de surface du métal (comme évoqué précédemment dans ce chapitre énergie de surface), et déterminera la manière selon laquelle

les couches SCO s'orientent. Les images AFM que présente l'équipe de Kahn, prises sur les deux matériaux (DNTT, pentacene) déposés sur deux différents substrats, montrent une orientation préférentielle dans la croissance des couches dans le cas d'un substrat en PEDOT:PSS Figure 2.18.

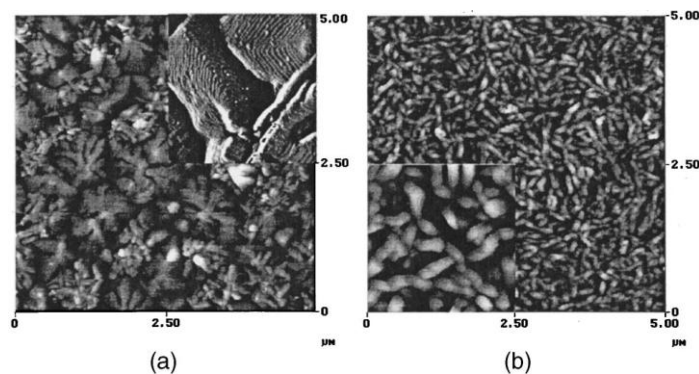


Figure 2.18: (a) Croissance de pentacène sur PEDOT et (b) croissance sur Au [65]

Afin de contrer l'effet de ce dipôle à la surface du métal, des couches SAM sont utilisées, elles permettent de contrebalancer le dipôle présent à la surface en s'auto-organisant selon le substrat. Les SAM utilisées forment des monocouches très ordonnées et sont polaires, deux types de SAM sont généralement utilisées en fonction du signe du dipôle qu'elle possède. Les alkanethiols réduisent le travail de sortie des métaux, de ce fait elles sont adaptées à une injection de type électrons. Les alkanethiols perfluorés quant à elles augmentent le travail de sortie du métal et sont utilisées pour une injection de type trous [67, 68, 69].

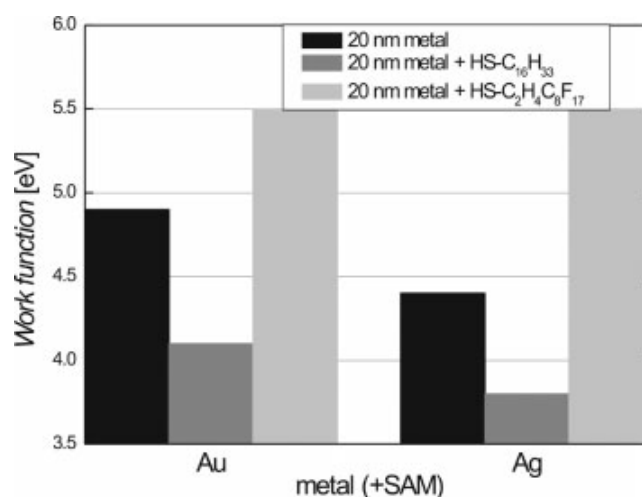


Figure 2.19: Réduction ou augmentation du travail de sortie de l'or et l'argent après un traitement selon les différentes SAM [68]

Dans l'objectif de réduire la résistance de contact dans les OTFTs, T.Maeda et son équipe, [70,68] ont traité les contacts en or avec une solution d'acide sulfurique et eau oxygénée (SPM). Avant traitement la barrière était $\Phi_{\text{Au-pentacene}}=0.3\text{ev}$, après traitement elle a été réduite à $\Phi_{\text{Au-pentacene}}=0.1\text{ev}$. Après traitement des électrodes, la résistance de contact était 60 fois plus faible. La mobilité est passée de $0.15\text{cm}^2/\text{V.s}$ à $0.7\text{cm}^2/\text{V.s}$. L'équipe a remarqué qu'avant le traitement SPM, la mobilité augmentait avec les longueurs de canaux $L>30\mu\text{m}$. Après le traitement aucune évolution de la mobilité en fonction de la longueur du canal n'a été observée. L'explication à cela était la diminution de la résistance de contact et son effet pour les échantillons traités au SPM.

Il est incontestable qu'une forte barrière énergétique entre l'électrode et le SCO induit une forte résistance de contact. D'après plusieurs travaux, cette technique (SAM ou traitement de surface par solution alternatives) a montré son efficacité pour réduire les résistances de contacts et ainsi augmenter la mobilité des porteurs des composants réalisés [71]. Cependant, la hauteur de la barrière n'est pas la seule cause de la résistance de contact et le lien direct entre la hauteur de la barrière d'énergie et la résistance de contact est difficile à établir dans certains cas. En effet, dans les travaux de E.Orgiu et ses collègues [72], lors de la réalisation de transistor P3HT, l'équipe a utilisé des électrodes en or et les a traité avec 3 phenylthiols à nombre de cycles phényles différents. Les résultats des transistors sont résumés dans le tableau suivant :

Echantillon	$\Phi_m(\text{ev})$	Angle contact ($^\circ$)	$R_c(\text{k}\Omega)$	$\mu(\text{cm}^2/\text{V.s})\times 10^{-3}$
Au non traité	5.12	65.4	70	0.95
Phénylthiol (PT)	5.05	84.5	23	1.2
Biphenylthiol (BPT)	4.90	78.7	75	8.2
Triphenylthiol (TPT)	4.87	82.1	98	8

Tableau 2.7: Tableau résumant les résultats des OTFTs après traitement des électrodes [72]

L'équipe a remarqué l'augmentation de la résistance de contact avec l'augmentation du nombre de cycles phényles des thiols, alors que la barrière d'injection diminue avec l'augmentation du nombre de ces cycles. Le premier constat est que la résistance de contact ne diminue pas avec la diminution de la barrière d'injection au niveau des électrodes. L'étude morphologique des différentes couches ne montre aucune différence entre ces dernières, l'équipe propose deux hypothèses :

- 1) La faible barrière énergétique induit une forte injection, les charges ne s'écoulent pas dans le matériau et restent localisées
- 2) La présence d'une composante résistive qui augmente avec l'augmentation des cycles phénomènes

Cette étude découple les deux paramètres barrière d'injection et résistance de contact.

IV. Stabilité des composants « Gate Bias Stress »

Le principal objectif de toute recherche dans le domaine des transistors organiques est d'obtenir la meilleure mobilité d'effet de champ possible. Cependant la fiabilité du transistor est un point bien plus important. La stabilité électrique du transistor peut être évaluée sous des environnements différents, en effet, elle peut consister en la reproductibilité des caractéristiques des dispositifs après un temps relativement long et dans un environnement spécifique. Elle peut consister aussi en l'évolution de la caractéristique du dispositif une fois soumis à l'application en continu d'une tension grille V_{GS} (positive ou négative), c'est le Gate Bias Stress. Contrairement à l'instabilité sous environnement, l'instabilité due au stress électrique est réversible et permet de comprendre les phénomènes de piégeage et leurs origines dans les transistors. Cette compréhension passe par le suivi de l'évolution des caractéristiques des transistors (V_{TH} , μ , I_{on} ...) durant le temps de stress en utilisant des modèles et théories développées dans le cadre des transistors en couches minces de matériaux désordonnés.

Les principaux effets observés lors de l'application de d'un stress électrique sont :

- Décalage de la tension seuil V_{TH}
- Diminution du courant I_{DS}
- Diminution de la mobilité à effet de champ
- Augmentation de la pente sous le seuil
- Effet d'hystérésis accentué

Concrètement, dans une matrice à affichage actif où l'émission de lumière par chaque pixel est proportionnelle à la quantité de courant I_{DS} délivré par le transistor de commande, le moindre changement dans ce courant I_{DS} dans le temps affectera la luminosité des pixels et

donc la qualité d'affichage de la matrice s'en trouvera réduite. Il est important de situer la cause de ces effets afin de les réduire ou de les éliminer.

Sirringhaus a proposé deux types de causes principales à ces effets du stress électrique :

1) Facteur intrinsèque : La couche active organique

Ces facteurs consistent en l'oxydation, l'humidité ou les impuretés chimiques présentes dans la couche ou bien le désordre structural de la couche (méthode de dépôt).

2) Facteur extrinsèques : L'isolant de grille (volume et interface), l'interface électrode/SCO, impuretés ou charges parasites (substrat, molécules d'eau, solvant)

Tous ces facteurs induisent des états (profonds ou peu profonds) pouvant piéger les charges présentes dans le canal et ainsi réduire leur contribution au courant I_{DS} .

D'après l'équation du courant du transistor en régime linéaire :

$$I_{DSlin} = \frac{W}{L} \mu C_{iso} (V_{GS} - V_{TH}) V_{DS} \quad (4)$$

A V_{GS} constant, ce sont les paramètres μ et V_{TH} qui varient pendant le stress électrique. La dégradation de μ et le décalage de V_{TH} induisent clairement une diminution du courant I_{DS} . Il est alors difficile de découpler les effets pouvant conduire à la dégradation de ces deux paramètres.

IV.1. Origine des états pièges dans les oligomères semi-conducteurs

Le décalage de V_{TH} est évidemment dû à un piégeage des charges par des pièges préexistants ou générés par le stress électrique. Ces pièges sont localisés dans : la couches active, le volume de l'isolant ou à l'interface entre les deux couches. Une fois piégées, ces charges ne participent plus à la conduction dans le canal d'où la diminution du courant. Cependant, les charges étant piégées et localisées dans l'espace, elles font écran au canal et créent un champ électrostatique local. Afin de contrer ce champ local, il faut appliquer une tension de grille

V_{GS} encore plus importante afin de créer le canal, ainsi pour un I_{DS} constant il faut augmenter de plus en plus la tension appliquée à la grille V_{GS} .

IV.1.1. Défauts de structure

La présence de défauts (désordre, distorsions, impuretés) dans la couche active implique la présence d'états pièges dans la bande interdite. Améliorer la qualité cristalline de ces couches revient à réduire la densité d'états pièges et donc à réduire l'effet du vieillissement des composants. Le piégeage de charges dans la couche active se manifeste par une importante diminution de la mobilité d'effet de champ [50].

En comparant les études de stress électriques menées sur des monocristaux organiques et celles réalisées sur des couches évaporées ou déposées en solution par spin-coating, une excellente stabilité des monocristaux est constatée.

En effet, lorsque la dégradation du courant après 6h de stress à $V_{GS}=-80V$ est de 5-7% pour des monocristaux de rubrène [73], ou 1% sous vide pour des PDIF-CN2 monocristaux dans les mêmes conditions [74]. Elle est de 20-60% au bout de 3h à $V_{GS}=60V$ dans des couches de F8T2 déposées par spincoating [62] où à 40% à $V_{GS}=-50V$ au bout de 16min dans des films de 6T évaporées [24].

Cette dégradation importante du courant I_{DS} , dans le cas des couches désordonnées, est due à la forte densité de pièges présente dans le matériau, indépendamment des effets d'interface et de piégeage dans l'isolant. De plus, aucune diminution de la mobilité n'a été constatée pour les monocristaux contrairement aux couches polycristallines ou amorphes.

D'autre part, la composition chimique des molécules est un paramètre important. En effet, Park et son équipe [75], dans leur travaux sur des molécules indenofluorenedione (IF-dione), ont étudié l'effet des groupements fluors (du MonoF au TriF) sur les caractéristiques des transistors. L'équipe a remarqué que plus le nombre de fluores augmente plus la mobilité augmentait et la stabilité était améliorée du fait de l'abaissement du niveau LUMO. En effet, des mesures de stress électrique (90min à $V_{GS}=50V$) leur ont permis d'observer un plus faible décalage de V_{TH} pour le TriF comparé au MonoF (Figure 2.20), la composition chimique (nombre de fluores) affecte donc grandement la stabilité de la molécule.

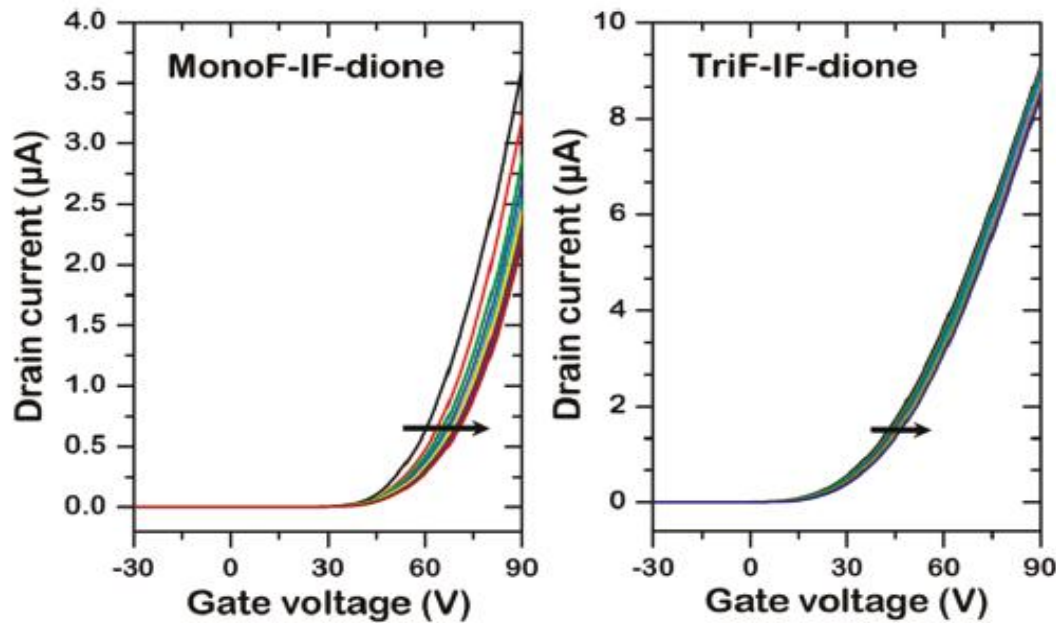


Figure 2.20 : Diminution du décalage de V_{TH} durant le stress électrique, due à l'introduction de fluors dans la structure de la couche active [75]

IV.1.2. Impuretés chimiques

Malgré les techniques de purification qui existent afin de purifier au maximum les matériaux organiques, il est quasiment impossible d'obtenir une pureté parfaite. Selon la méthode de dépôt de la couche active, la quantité d'impuretés chimiques présente dans ces couches diffère. Dans les travaux de Street, l'équipe a pu contrôler les impuretés dans des couches de PQT en exposant les transistors à différents environnements (Acétone, Butanol, Heptane...). Les réactions, ainsi faites, engendrent des impuretés dans le matériau. Il a été vu que l'ozone introduit des niveaux accepteur (dopant type p) alors que les iodes et halogènes introduisent plutôt des niveaux donneurs (dopant n) quel que soit le type de matériau. L'étude de stress, menée par Street et son équipe, sur les transistors a montré une nette dégradation du courant et de la mobilité des couches contenant des impuretés comparées à l'intrinsèque [76].

IV.2. Phénomène de piégeage des charges

IV.2.1. Dans le volume de l'isolant

Le piégeage dans le volume de l'isolant peut opérer à fortes tensions de stress, les porteurs du canal sont injectés et piégés dans l'isolant. Les mécanismes d'injection des porteurs dans

l'isolant ont été décrits pour plusieurs types d'isolants : nitrure de silicium, oxyde de silicium [85] et [77].

D'après [85-76], les mécanismes d'injection dans le nitrure de silicium sont :

- 1- L'injection par effet tunnel de la bande de valence
- 2- Le piégeage par effet Fowler Nordheim
- 3- Le piégeage assisté
- 4- L'effet tunnel à énergie constante à partir de la bande de conduction du matériau
- 5- L'effet tunnel de la bande de conduction vers des états de pièges près du niveau de Fermi
- 6- Les sauts jusqu'au niveau de Fermi

Déterminer par quel mécanisme les porteurs sont piégés n'est pas possible dans l'état car tous ces mécanismes dépendent de la densité de pièges dans l'isolant et du champ électrique appliqué.

Powell suppose que dans le cas du nitrure de silicium, les porteurs sont injectés par effet tunnel près du niveau de Fermi. Par la suite, ces porteurs sautent dans les états profonds de l'isolant pour des temps relativement longs.

Le modèle proposé pour le piégeage a été proposé par Powell, il suit une loi logarithmique :

$$\Delta V_{th} = r_d \text{Log} \left(1 + \frac{t}{t_0} \right) \quad (5)$$

r_d et t_0 sont des paramètres de fit. r_d dépend de la densité de porteurs piégés.

Le mécanisme de piégeage de charges est très peu dépendant de la température, et se produit pour des temps de stress long et pour de fortes valeurs de tension de grille. Y.R.Liu et al. [78] ont observé l'évolution de V_{TH} selon ce modèle, (piégeage dans l'oxyde de silicium) dans des p-TFT à base de P3HT. L'équipe a observé que la vitesse de décalage de V_{TH} était alors indépendante de la température.

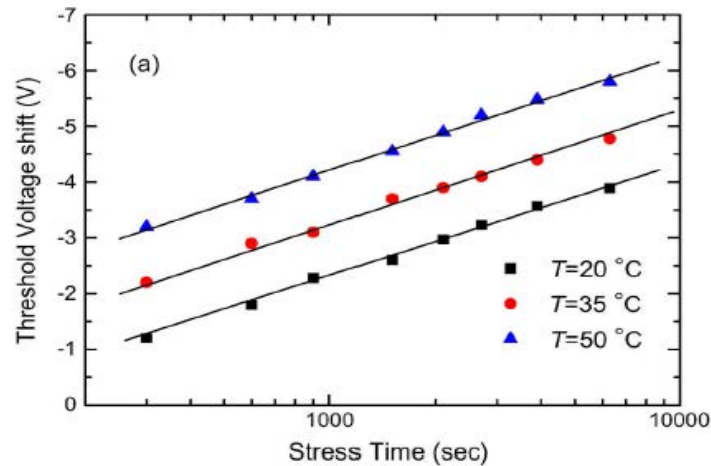


Figure 2. 21: Evolution semi-logarithmique de V_{TH} avec le temps de stress pour des OTFTs à base P3HT [78]

Le piégeage opère par effet tunnel, donc indépendamment de la température, mais l'équipe observe que plus la température augmente plus le décalage V_{TH} est important. Dans ce cas, l'équipe avance qu'aux basses températures les charges sont piégées par des niveaux superficiels « faible énergie », mais qu'à haute température une plus grande fraction de ces pièges est remplie et provoque un décalage de V_{TH} plus important.

IV.2.2. A l'interface semi-conducteur/isolant

Le piégeage à l'interface est un phénomène bien connu et largement étudié dans le domaine des transistors organiques. Les phénomènes généralement rencontrés sont bien ciblés tels que :

- les terminaisons OH à la surface de quelques isolants : SiO_2 , AlOx , PVP non réticulé, PVA... ces fonctions OH polaires réagissent avec l'air et conduisent à la formation d'une fine pellicule d'eau à la surface des isolants [79,80,81 82].
- Les traitements SAM de ces surfaces (SiO_2 , AlOx ...) contiennent des impuretés ioniques qui jouent le rôle de pièges et augmentent l'instabilité des composants [81]
- La présence simple d'une discontinuité entre les deux types de matériaux (semi-conducteur/isolant) provoque une distorsion dans le système et induit des défauts structuraux qui piègent les porteurs.

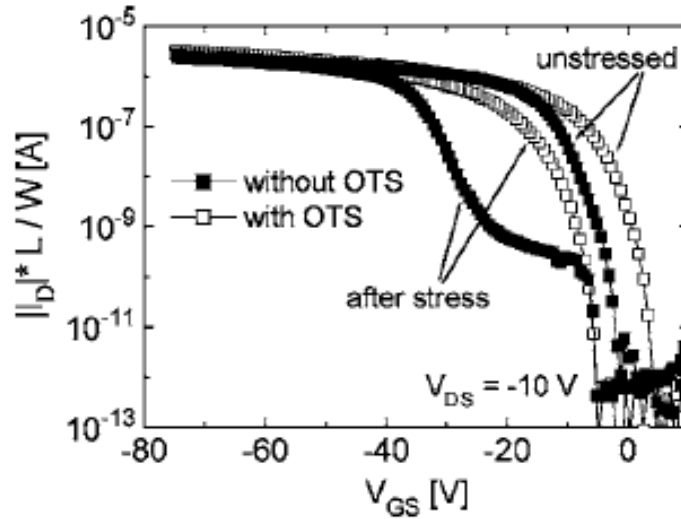


Figure 2.22: Travaux de Goldmann et Gundlach, effet du stress sur des OTFTs à base de pentacène avec SiO₂ traité et non traité [82]

IV.3. Phénomène de création d'états pièges dans la couche active

Dans le cas du silicium amorphe hydrogéné, a-Si-TFT, lors de l'application d'un stress électrique, les liaisons Si-Si faibles rompent et la densité de liaisons pendantes dans le matériau augmente. Afin que le système se stabilise, l'hydrogène contenu dans le matériau diffuse et satisfait ces liaisons pendantes. Cette diffusion suit une fonction exponentielle étirée dans le temps appelée « stretching ». Par conséquent, cette diffusion d'hydrogène entraîne une création de défauts induite par les porteurs et décale le V_{TH} du transistor pendant le stress électrique. De cette diffusion, un modèle pouvant prédire le décalage de V_{TH} dans le transistor a été établi :

En supposant une distribution exponentielle des pièges et une conduction selon le modèle MTR, le coefficient de diffusion de l'hydrogène dans le temps s'écrit :

$$D(t) = D_{00} (\omega t)^{-\alpha} \quad (6)$$

Où :

D_{00} : est le coefficient de diffusion microscopique

ω : est la fréquence d'une possible diffusion de l'hydrogène

$\alpha = 1 - \frac{T}{T_0}$: est un terme qui exprime la dépendance du mécanisme de dispersion en température, avec $\beta = \frac{T}{T_0}$

Si on considère une densité de pièges N_t , on peut définir ΔN_t la nouvelle densité de pièges après diffusion de l'hydrogène :

$$\begin{aligned}\frac{d\Delta N_t}{dt} &= -AD(t)\Delta N_t(t) \\ \frac{d\Delta N_t}{dt} &= -AD_{00}(\omega t)^{\beta-1} \Delta N_t\end{aligned}\tag{7}$$

$\frac{d\Delta N_t}{\Delta N_t} = -AD_{00}(\omega t)^{-\alpha} dt$, la solution de cette équation est sous la forme :

$$\Delta N_t(t) = \Delta N_t(t=0) \exp\left(\frac{-t}{\tau}\right)^\beta\tag{8}$$

Par ailleurs, si on suppose que le décalage n'est dû qu'à cette création de défauts dans la couche active alors : $\Delta V_{TH} = \frac{e\Delta N_t}{C_{iso}}$

On en déduit le décalage :

$$\Delta V_{TH} = V_{TH(t=\infty)} - V_{TH(t=0)} \left(1 - \exp\left(\frac{-t}{\tau}\right)^\beta \right)\tag{9}$$

Ce modèle est essentiellement appliqué pour décrire les instabilités dans les milieux désordonnés, notamment les matériaux organiques [41, 24, 83]. Même si, dans les matériaux organiques, aucune diffusion d'hydrogène n'existe, des études de stress ont montré le même comportement (pentacène, PTAA, DNTT, 6T....).

La distinction entre les deux modèles est que la création de défauts est thermiquement activée [41] alors que le piégeage est lui, indépendant de la température.

V. Conclusion

Dans ce chapitre, nous nous sommes focalisés sur le dispositif qui fait l'objet principal de cette thèse, le transistor à effet de champ. Dans un premier temps, nous donnons le principe de fonctionnement du transistor organique en se basant sur le modèle du MISFET.

En deuxième point, nous avons abordé l'état de l'art des récentes avancées et performances atteintes à ce jour pour les transistors de type N, en passant par la présentation des molécules les plus fréquemment utilisées. L'effet de chaque partie du dispositif sur ses performances est abordé et référencé tel que ; l'effet de la nature de l'isolant de grille, l'effet de la géométrie du transistor, l'effet des contacts source-drain... Cet état de l'art nous aidera dans la conception de nos dispositifs en termes de matériaux et de géométrie en fonction des moyens disponibles.

Une dernière partie est consacrée à la stabilité des transistors et aux modèles appliqués dans le cas de matériaux désordonnés et plus particulièrement pour certains matériaux organiques. Cet état de l'art nous aidera dans la suite de ces travaux pour évaluer la stabilité de nos dispositifs et surtout pour nous aider dans la compréhension des phénomènes mis en jeu.

REFERENCES

- [1] H. Mathieu, *Physique des semiconducteurs et des composants électroniques*, 6^{ème} ed, France, Dunod, 2009.
- [2] G. H. Heilmeyer and L. A. Zandoni, "Surface studies of α -copper phthalocyanine films," *J. Phys. Chem. Solids*, vol. 25, no. 6, pp. 603–611, Jun. 1964.
- [3] D. F. Barbe and C. R. WesGHate, "Surface state parameters of metal-free phthalocyanine single crystals," *J. Phys. Chem. Solids*, vol. 31, no. 12, pp. 2679–2687, Dec. 1970.
- [4] A. Tsumura, H. Koezuka, and T. Ando, "Macromolecular electronic device: Field-effect transistor with a polythiophene thin film," *Appl. Phys. Lett.*, vol. 49, no. 18, p. 1210, 1986.
- [5] K. KUDO, M. YAMASHINA, and T. MORIIZUMI, "Field effect measurement of organic dye films," *Jpn. J. Appl. Phys.*, vol. 23, no. 1.
- [6] H. Sirringhaus, "Device physics of solution-processed organic field-effect transistors," *Adv. Mater.*, vol. 17, no. 20, pp. 2411–2425, 2005.
- [7] H. Klauk, M. Halik, U. Zschieschang, G. Schmid, W. Radlik, and W. Weber, "High-mobility polymer gate dielectric pentacene thin film transistors," *J. Appl. Phys.*, vol. 92, no. 9, p. 5259, Oct. 2002.
- [8] S. Lee, B. Koo, J. Shin, E. Lee, H. Park, and H. Kim, "Effects of hydroxyl groups in polymeric dielectrics on organic transistor performance," *Appl. Phys. Lett.*, vol. 88, no. 16, 2006.
- [9] O. D. Jurchescu, M. Popinciuc, B. J. Van Wees, and T. T. M. Palstra, "Interface-controlled, high-mobility organic transistors," *Adv. Mater.*, vol. 19, no. 5, pp. 688–692, 2007.
- [10] P. Trouillas, B. Ratier, a. Moliton, K. Pichler, and R. H. Friend, "Field-effect studies of C60 thin films before and after implantation with potassium," *Synth. Met.*, vol. 81, no. 2–3, pp. 259–263, 1996.
- [11] R. C. Haddon, a S. Perel, R. C. Morris, T. T. M. Palstra, a F. Hebard, and R. M. Fleming, "C60 thin film transistors," *Appl. Phys. Lett.*, vol. 67, no. 1, pp. 121–123, 1995.
- [12] J. R. Ostrick, A. Dodabalapur, L. Torsi, A. J. Lovinger, E. W. Kwock, T. M. Miller, M. Galvin, M. Berggren, and H. E. Katz, "Conductivity-type anisotropy in molecular solids," *J. Appl. Phys.*, vol. 81, no. 10, p. 6804, 1997.

- [13] K. Rikitake, T. Akiyama, W. Takashima, and K. Kaneto, "Relationships between crystallinity and conductivity in evaporated C60 films," *Synth. Met.*, vol. 86, no. 1–3 pt 3, pp. 2357–2358, 1997.
- [14] B. Crone, a Dodabalapur, Y. Lin, R. Filas, Z. Bao, a LaDuca, R. Sarpeshkar, H. Katz, and W. Li, "Large-scale complementary integrated circuits based on organic transistors," *Nature*, vol. 403, no. 6769, pp. 521–3, 2000.
- [15] L. Torsi, N. Cioffi, and C. Di Franco, "Organic thin film transistors: from active materials to novel applications," *Solid. State. Electron.*, vol. 45, no. 8, pp. 1479–1485, 2001.
- [16] B. a. Jones, M. J. Ahrens, M. H. Yoon, A. Facchetti, T. J. Marks, and M. R. Wasielewski, "High-mobility air-stable n-type semiconductors with processing versatility: Dicyanoperylene-3,4:9,10-bis(dicarboximides)," *Angew. Chemie - Int. Ed.*, vol. 43, no. 46, pp. 6363–6366, 2004.
- [17] T. B. Singh, N. Marjanović, G. J. Matt, S. Gün s, N. S. SaricifCHi, a. Montaigne Ramil, a. Andreev, H. Sitter, R. Schwödiauer, and S. Bauer, "High-mobility n-channel organic field-effect transistors based on epitaxially grown C60 films," *Org. Electron.*, vol. 6, no. 3, pp. 105–110, 2005.
- [18] S. Ando, R. Murakami, J. I. Nishida, H. Tada, Y. Inoue, S. Tokito, and Y. Yamashita, "N-Type Organic Field-Effect Transistors With Very High Electron Mobility Based on Thiazole Oligomers With Trifluoromethylphenyl Groups," *J. Am. Chem. Soc.*, vol. 127, no. 43, pp. 14996–14997, 2005.
- [19] Y. Oh, S. Pyo, M. H. Yi, and S.-K. Kwon, "N-type organic field-effect transistor using polymeric blend gate insulator with controlled surface properties," *Org. Electron.*, vol. 7, no. 2, pp. 77–84, 2006.
- [20] H. Yan, Z. Chen, Y. Zheng, C. Newman, J. R. Quinn, F. Dötz, M. Kastler, and A. Facchetti, "A high-mobility electron-transporting polymer for printed transistors," *Nature*, vol. 457, no. 7230, pp. 679–686, 2009.
- [21] X. Cheng, M. Caironi, Y. Y. Noh, C. Newman, J. Wang, M. J. Lee, K. Banger, R. Di Pietro, A. Facchetti, and H. Sirringhaus, "Downscaling of n-channel organic field-effect transistors with inkjet-printed electrodes," *Org. Electron. physics, Mater. Appl.*, vol. 13, no. 2, pp. 320–328, 2012.
- [22] D. Boudinet, M. Benwadih, S. Altazin, R. Gwoziecki, J. M. Verilhac, R. Coppard, G. Le Blevenec, I. Chartier, and G. Horowitz, "Influence of the semi-conductor layer thickness on electrical performance of staggered n- and p-channel organic thin-film transistors," *Org. Electron. physics, Mater. Appl.*, vol. 11, no. 2, pp. 291–298, 2010.

- [23] K. J. Baeg, D. Khim, J. H. Kim, M. Kang, I. K. You, D. Y. Kim, and Y. Y. Noh, "Improved performance uniformity of inkjet printed n-channel organic field-effect transistors and complementary inverters," *Org. Electron. physics, Mater. Appl.*, vol. 12, no. 4, pp. 634–640, 2011.
- [24] F. V. Di Girolamo, C. Aruta, M. Barra, P. D'angelo, and a. Cassinese, "Organic film thickness influence on the bias stress instability in sexithiophene field effect transistors," *Appl. Phys. A Mater. Sci. Process.*, vol. 96, no. 2, pp. 481–487, 2009.
- [25] H. Sirringhaus, N. Tessler, D. S. Thomas, P. J. Brown, and R. H. Friend, "High-mobility conjugated polymer field-effect transistors," *Adv. Solid State Phys.*, vol. 39, pp. 101–110, 1999.
- [26] A. Zen, J. Pflaum, S. Hirschmann, W. Zhuang, F. Jaiser, U. Asawapirom, J. P. Rabe, U. Scherf, and D. Neher, "Effect of molecular weight and annealing of poly(3-hexylthiophene)s on the performance of organic field-effect transistors," *Adv. Funct. Mater.*, vol. 14, no. 8, pp. 757–764, 2004.
- [27] Z. Bao and A. J. Lovinger, "Soluble Regioregular Polythiophene Derivatives as Semiconducting Materials for Field-Effect Transistors," *Chem. Mater.*, vol. 11, pp. 2607–2612, 1999.
- [28] Y.-Y. Lin, D. J. Gundlach, S. F. Nelson, and T. N. Jackson, "Pentacene-based organic thin-film transistors," *IEEE Electron Device Lett.*, vol. 44, no. 8, pp. 1325–1331, 1997.
- [29] G. Horowitz and M. E. Hajlaoui, "Grain size dependent mobility in polycrystalline organic field-effect transistors," *Synth. Met.*, vol. 122, no. 1, pp. 185–189, 2001.
- [30] C. Rolin, K. Vasseur, S. Schols, M. Jouk, G. Duhoux, R. Müller, J. Genoe, and P. Heremans, "High mobility electron-conducting thin-film transistors by organic vapor phase deposition," *Appl. Phys. Lett.*, vol. 93, no. 3, pp. 30–33, 2008.
- [31] R. W. I. De Boer, M. Jochemsen, T. M. Klapwijk, a. F. Morpurgo, J. Niemax, a. K. Tripathi, and J. Pflaum, "Space charge limited transport and time of flight measurements in tetracene single crystals: A comparative study," *J. Appl. Phys.*, vol. 95, no. 3, pp. 1196–1202, 2004.
- [32] V. Podzorov, S. E. Sysoev, E. Loginova, V. M. Pudalov, and M. E. Gershenson, "Single-crystal organic field effect transistors with the hole mobility $\sim 8 \text{ cm}^2/\text{Vs}$," *Appl. Phys. Lett.*, vol. 83, no. 17, p. 3504, Oct. 2003.
- [33] W. L. Kalb, T. Mathis, S. Haas, A. F. Stassen, and B. Batlogg, "Organic small molecule field-effect transistors with CytopTM gate dielectric: Eliminating gate bias stress effects," *Appl. Phys. Lett.*, vol. 90, no. 9, p. 092104, Feb. 2007.

- [34] F. Garnier, G. Horowitz, and D. Fichou, "Thin-layer field-effect transistors with MIS structure whose insulator and semiconductor are made of organic materials." 13-Sep-1994.
- [35] C. P. Jarrett, K. Pichler, R. Newbould, and R. H. Friend, "Transport studies in C60 and C60/C70 thin films using metal-insulator-semiconductor field-effect transistors," *Synth. Met.*, vol. 77, no. 1–3, pp. 35–38, 1996.
- [36] J. Lee, J. H. Kim, and S. Im, "Pentacene thin-film transistors with Al₂O₃+x gate dielectric films deposited on indium-tin-oxide glass," *Appl. Phys. Lett.*, vol. 83, no. 13, pp. 2689–2691, 2003.
- [37] W. Porzio, S. Destri, U. Giovanella, M. Pasini, T. Motta, D. Natali, M. Sampietro, and M. Campione, "Fluorenone-thiophene derivative for organic field effect transistors: A combined structural, morphological and electrical study," *Thin Solid Films*, vol. 492, no. 1–2, pp. 212–220, 2005.
- [38] M. M. Ling and Z. Bao, "Copper hexafluorophthalocyanine field-effect transistors with enhanced mobility by soft contact lamination," *Org. Electron. physics, Mater. Appl.*, vol. 7, no. 6, pp. 568–575, 2006.
- [39] W. Porzio, S. Destri, U. Giovanella, M. Pasini, L. Marin, M. D. Iosip, and M. Campione, "Solid state properties of oligomers containing dithienothiophene or fluorene residues suitable for field effect transistor devices," *Thin Solid Films*, vol. 515, no. 18, pp. 7318–7323, 2007.
- [40] E. Lim, B. J. Jung, M. Chikamatsu, R. Azumi, K. Yase, L. M. Do, and H. K. Shim, "Synergistic effect of polymer and oligomer blends for solution-processable organic thin-film transistors," *Org. Electron. physics, Mater. Appl.*, vol. 9, no. 6, pp. 952–958, 2008.
- [41] S. G. J. Mathijssen, M. Cölle, H. Gomes, E. C. P. Smits, B. De Boer, I. McCulloch, P. a. Bobbert, and D. M. De Leeuw, "Dynamics of threshold voltage shifts in organic and amorphous silicon field-effect transistors," *Adv. Mater.*, vol. 19, no. 19, pp. 2785–2789, 2007.
- [42] P. H. Wöbkenberg, J. Ball, F. B. Kooistra, J. C. Hummelen, D. M. De Leeuw, D. D. C. Bradley, and T. D. Anthopoulos, "Low-voltage organic transistors based on solution processed semiconductors and self-assembled monolayer gate dielectrics," *Appl. Phys. Lett.*, vol. 93, no. 1, pp. 23–25, 2008.
- [43] F. a. Yildirim, R. R. Schlieve, W. Bauhofer, R. M. Meixner, H. Goebel, and W. Krautschneider, "Gate insulators and interface effects in organic thin-film transistors," *Org. Electron.*, vol. 9, no. 1, pp. 70–76, 2008.

- [44] J. M. Ball, P. H. Wöbkenberg, F. B. Kooistra, J. C. Hummelen, D. M. de Leeuw, D. D. C. Bradley, and T. D. Anthopoulos, "Complementary circuits based on solution processed low-voltage organic field-effect transistors," *Synth. Met.*, vol. 159, no. 21–22, pp. 2368–2370, 2009.
- [45] C. Feng, T. Mei, and X. Hu, "Influence of trapping states at the dielectric–dielectric interface on the stability of organic field-effect transistors with bilayer gate dielectric," *Org. Electron.*, vol. 12, no. 8, pp. 1304–1313, Aug. 2011.
- [46] F. V. Di Girolamo, F. Ciccullo, M. Barra, a. Carella, and a. Cassinese, "Investigation on bias stress effects in n-type PDI8-CN 2 thin-film transistors," *Org. Electron. physics, Mater. Appl.*, vol. 13, no. 11, pp. 2281–2289, 2012.
- [47] K. C. Chinnam, S. Gupta, and H. Gleskova, "Aluminium oxide prepared by UV/ozone exposure for low-voltage organic thin-film transistors," *J. Non. Cryst. Solids*, vol. 358, no. 17, pp. 2512–2515, 2012.
- [48] R. Hofmockel, U. Zschieschang, U. Kraft, R. Rödel, N. H. Hansen, M. Stolte, F. Wüthner, K. Takimiya, K. Kern, J. Pflaum, and H. Klauk, "High-mobility organic thin-film transistors based on a small-molecule semiconductor deposited in vacuum and by solution shearing," *Org. Electron. physics, Mater. Appl.*, vol. 14, no. 12, pp. 3213–3221, 2013.
- [49] F. J. Meyer zu Heringdorf, M. C. Reuter, and R. M. Tromp, "Growth dynamics of pentacene thin films," *Nature*, vol. 412, no. 6846, pp. 517–520, 2001.
- [50] H. Klauk, *Organic Electronics I*, WILEY-VCH, 2006.
- [51] D. Knipp, R. A. Street, A. Völkel, and J. Ho, "Pentacene thin film transistors on inorganic dielectrics: Morphology, structural properties, and electronic transport," *J. Appl. Phys.*, vol. 93, no. 1, p. 347, Dec. 2003.
- [52] J. Veres, S. Ogier, and G. Lloyd, "Gate Insulators in Organic Field-Effect Transistors," *Chem. Mater.*, vol. 16, pp. 4543–4555, 2004.
- [53] K. Shankar and T. N. Jackson, "Morphology and electrical transport in pentacene films on silylated oxide surfaces," *J. Mater. Res.*, vol. 19, no. 07, pp. 2003–2007, 2004.
- [54] X. Peng, G. Horowitz, D. Fichou, and F. Garnier, "All-organic thin-film transistors made of alpha-sexithienyl semiconducting and various polymeric insulating layers," *Appl. Phys. Lett.*, vol. 57, no. 19, p. 2013, Nov. 1990.
- [55] Z. N. Bao, Y. Feng, A. Dodabalapur, V. R. Raju, and A. J. Lovinger, "High-performance plastic transistors fabricated by printing techniques," *Chem. Mater.*, vol. 9, no. 6, p. 1299, 1997.

- [56] G. H. Gelinck, T. C. T. Geuns, and D. M. de Leeuw, "High-performance all-polymer integrated circuits," *Appl Phys Lett*, vol. 77, no. 10, pp. 1487–1489, 2000.
- [57] M. Halik, H. Klauk, U. Zschieschang, T. Kriem, G. Schmid, W. Radlik, and K. Wussow, "Fully patterned all-organic thin film transistors," *Appl. Phys. Lett.*, vol. 81, no. 2, pp. 289–291, 2002.
- [58] R. C. G. Naber, M. Mulder, B. de Boer, P. W. M. Blom, and D. M. de Leeuw, "High charge density and mobility in poly(3-hexylthiophene) using a polarizable gate dielectric," *Org. Electron. physics, Mater. Appl.*, vol. 7, no. 3, pp. 132–136, 2006.
- [59] Y. Kanbur, M. Irimia-Vladu, E. D. Głowacki, G. Voss, M. Baumgartner, G. Schwabegger, L. Leonat, M. Ullah, H. Sarica, S. Erten-Ela, R. Schwödiauer, H. Sitter, Z. Küükyavuz, S. Bauer, and N. S. SaricifCHi, "Vacuum-processed polyethylene as a dielectric for low operating voltage organic field effect transistors," *Org. Electron. physics, Mater. Appl.*, vol. 13, no. 5, pp. 919–924, 2012.
- [60] G. a. Abbas, Z. Ding, H. E. Assender, J. J. Morrison, S. G. Yeates, E. R. PaCHhett, and D. M. Taylor, "A high-yielding evaporation-based process for organic transistors based on the semiconductor DNTT," *Org. Electron. physics, Mater. Appl.*, vol. 15, no. 9, pp. 1998–2006, 2014.
- [61] P. S. K. Amegadze and Y.-Y. Noh, "Development of high-performance n-type organic thin-film transistors using a small-molecule polymer blend," *Thin Solid Films*, vol. 556, pp. 414–418, 2014.
- [62] T. Richards and H. Sirringhaus, "Bias-stress induced contact and channel degradation in staggered and coplanar organic field-effect transistors," *Appl. Phys. Lett.*, vol. 92, no. 2, 2008.
- [63] C. H. Kim, Y. Bonnassieux, and G. Horowitz, "Fundamental benefits of the staggered geometry for organic field-effect transistors," *IEEE Electron Device Lett.*, vol. 32, no. 9, pp. 1302–1304, 2011.
- [64] P. V. Pesavento, R. J. Chesterfield, C. R. Newman, and C. D. Frisble, "Gated four-probe measurements on pentacene thin-film transistors: Contact resistance as a function of gate voltage and temperature," *J. Appl. Phys.*, vol. 96, no. 12, pp. 7312–7324, 2004.
- [65] N. Koch, A. Elschner, J. Schwartz, and A. Kahn, "Organic molecular films on gold versus conducting polymer: Influence of injection barrier height and morphology on current-voltage characteristics," *Appl. Phys. Lett.*, vol. 82, no. 14, pp. 2281–2283, 2003.
- [66] N. Koch, a. Kahn, J. Ghijsen, J. J. Pireaux, J. Schwartz, R. L. Johnson, and a. Elschner, "Conjugated organic molecules on metal versus polymer electrodes: Demonstration of

- a key energy level alignment mechanism,” *Appl. Phys. Lett.*, vol. 82, no. 1, pp. 70–72, 2003.
- [67] H. Ishii, K. Sugiyama, E. Ito, and K. Seki, “Energy level alignment and interfacial electronic structures at organic/metal and organic/organic interfaces,” *Adv. Mater.*, vol. 11, no. 8, pp. 605 – 625, 1999.
- [68] B. De Boer, A. Hadipour, M. M. Mandoc, T. Van Woudenberg, and P. W. M. Blom, “Tuning of metal work functions with self-assembled monolayers,” *Adv. Mater.*, vol. 17, no. 5, pp. 621–625, 2005.
- [69] S. a. DiBenedetto, A. Facchetti, M. a. Ratner, and T. J. Marks, “Molecular self-assembled monolayers and multilayers for organic and unconventional inorganic thin-film transistor applications,” *Adv. Mater.*, vol. 21, no. 14–15, pp. 1407–1433, 2009.
- [70] T. Maeda, H. Kato, and H. Kawakami, “Organic field-effect transistors with reduced contact resistance,” *Appl. Phys. Lett.*, vol. 89, no. 12, pp. 2004–2007, 2006.
- [71] M. Devynck, P. Tardy, G. Wantz, Y. Nicolas, L. Vellutini, C. Labrugère, and L. Hirsch, “Cumulative effects of electrode and dielectric surface modifications on pentacene-based transistors,” *Appl. Phys. Lett.*, vol. 100, no. 5, 2012.
- [72] E. Orgiu, N. Crivillers, J. Rotzler, M. Mayor, and P. Samori, “Tuning the charge injection of P3HT-based organic thin-film transistors through electrode functionalization with oligophenylene SAM,” *J. Mater. Chem.*, vol. 20, no. 48, p. 10798, 2010.
- [73] B. Lee, A. Wan, D. Mastrogiovanni, J. E. Anthony, E. Garfunkel, and V. Podzorov, “Origin of the bias stress instability in single-crystal organic field-effect transistors,” *Phys. Rev. B - Condens. Matter Mater. Phys.*, vol. 82, no. 8, 2010.
- [74] M. Barra, F. V. Di Girolamo, N. a. Minder, I. Gutiérrez Lezama, Z. Chen, a. Facchetti, a. F. Morpurgo, and a. Cassinese, “Very low bias stress in n-type organic single-crystal transistors,” *Appl. Phys. Lett.*, vol. 100, no. 13, 2012.
- [75] Y. Park, J. S. Lee, B. J. Kim, B. Kim, J. Lee, D. H. Kim, S. Oh, H. Cho, and J. Park, “High-Performance Stable n -Type Indenofluorenedione Field-Effect Transistors,” *Chem. Mater.*, vol. 23, pp. 4038–4044, 2011.
- [76] R. a. Street, M. L. Chabinyc, and F. Endicott, “Chemical impurity effects on transport in polymer transistors,” *Phys. Rev. B - Condens. Matter Mater. Phys.*, vol. 76, no. 4, pp. 1–9, 2007.
- [77] H. Koelmans and H. C. De Graaff, “Drift phenomena in CdSe thin film FET’s,” *Solid. State. Electron.*, vol. 10, no. 10, pp. 997–1005, 1967.

- [78] Y. R. Liu, R. Liao, P. T. Lai, S. Member, and R. H. Yao, "Bias-Stress-Induced Instability of Polymer Thin-Film Transistor Based on Poly (3-Hexylthiophene)," *IEEE Trans. DEVICE Mater. RELIABILITY*, vol. 12, pp. 58–62, 2012.
- [79] T. N. Ng, J. H. Daniel, S. Sambandan, A.-C. Arias, M. L. Chabinyc, and R. a Street, "Gate bias stress effects due to polymer gate dielectrics in organic thin-film transistors," *J. Appl. Phys.*, vol. 103, no. 4, p. 044506, 2008.
- [80] D. K. Hwang, K. Lee, J. H. Kim, S. Im, J. H. Park, and E. Kim, "Comparative studies on the stability of polymer versus SiO₂ gate dielectrics for pentacene thin-film transistors," *Appl. Phys. Lett.*, vol. 89, no. 9, pp. 87–90, 2006.
- [81] A. Sharma, "Modeling of bias-induced changes of organic field-effect transistor characteristics.", 2011..
- [82] C. Goldmann, D. J. Gundlach, and B. Batlogg, "Evidence of water-related discrete trap state formation in pentacene single-crystal field-effect transistors," *Appl. Phys. Lett.*, vol. 88, no. 6, pp. 30–33, 2006.
- [83] U. Zschieschang, R. T. Weitz, K. Kern, and H. Klauk, "Bias stress effect in low-voltage organic thin-film transistors," *Appl. Phys. A Mater. Sci. Process.*, vol. 95, no. 1, pp. 139–145, 2009.
- [84] H. Klauk, "Organic thin-film transistors.," *Chem. Soc. Rev.*, vol. 39, no. 7, pp. 2643–2666, 2010.
- [85] M.J.Powell, "Charge trapping in amorphous silicon-silicon nitride thin-film transistors", *App.Phys.Lett.*, vol.43, pp.597-599, 1983.
- [86] W.Wang, J.Han, J.Ying, L.Xiang, W.Xie, "Low - voltage p-channel, n-channel and ambipolar organic thin-film transistors based on an ultrathin inorganic/polymer hybrid gate dielectric layer", *Organic Electronics*, vol. 15, pp. 2568–2574, 2014

Chapitre 3 : Réalisation technologique des transistors organiques

Ce chapitre traite et détaille le processus de réalisation technologique des transistors organiques en couches minces.

Dans l'optique de fabrication de transistor tout organique, un isolant organique est utilisé. La réalisation, l'optimisation et les paramètres électriques de cet isolant y sont détaillés.

Les techniques de caractérisations électriques des transistors et les méthodes utilisées pour l'extraction de leurs paramètres électriques, mobilité d'effet de champ, tension de seuil et pente sous le seuil y sont décrites.

I. Réalisation des transistors Grille basse Contact Bas

La structure réalisée est de type Grille basse Contact Bas (Figure.3.1). Notre choix s'est porté sur cette géométrie, car elle est relativement facile à mettre en œuvre. Dans cette structure, la couche active est déposée dans la dernière étape de fabrication du transistor et ne subit donc aucune contrainte provenant du procédé de fabrication. Cependant, comme nous l'avons décrit dans le chapitre 2, la structure Grille basse Contact Bas n'est pas la plus favorable pour obtenir les meilleures performances des dispositifs (résistance d'accès, croissance de la couche sur le métal injecteur).

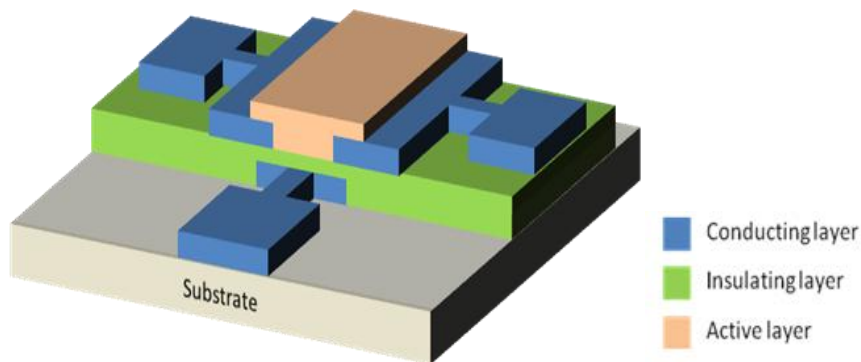


Figure 3.1 : schéma 3D de la structure des OTFT grille basse Contact Bas

I.1 Dépôt de la grille

Le procédé commence par la fabrication du contact de grille. Sur un substrat en verre préalablement nettoyé, une couche d'aluminium d'épaisseur $e=150\text{nm}$ est déposée en pleine plaque par évaporation thermique sous vide secondaire (le principe de la technique est donné en annexe). Après un procédé de photolithographie via un 1^{er} masque, on définit la grille du transistor Fig.3.2.

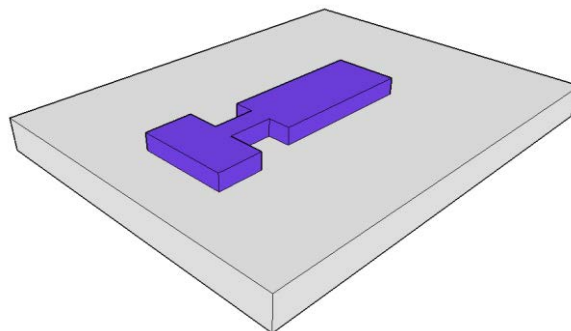


Figure 3.2 : Définition du contact grille en Al

I.2. Isolant de grille

Le choix de l'isolant de grille pour les transistors organiques varie beaucoup d'un laboratoire à l'autre. Généralement, c'est l'oxyde de silicium (SiO_2 , inorganique, fonctionnalisé ou pas) qui est utilisé. Dans ce travail, la perspective est la réalisation d'un OTFT tout organique. Pour cela, nous avons privilégié l'utilisation d'un isolant organique, en l'occurrence une photorésine réticulée SU8 2000.5 de Microchem. La SU-8 est déposée à la tournette par étalement (spin coating). L'utilisation d'une résine réticulée permet d'obtenir un matériau relativement dense et donc ayant de bonnes propriétés isolantes. Les propriétés de la couche de résine SU8 2000.5 utilisée comme isolant de grille et les conditions de sa fabrication seront décrits en détail dans la suite de ce chapitre.

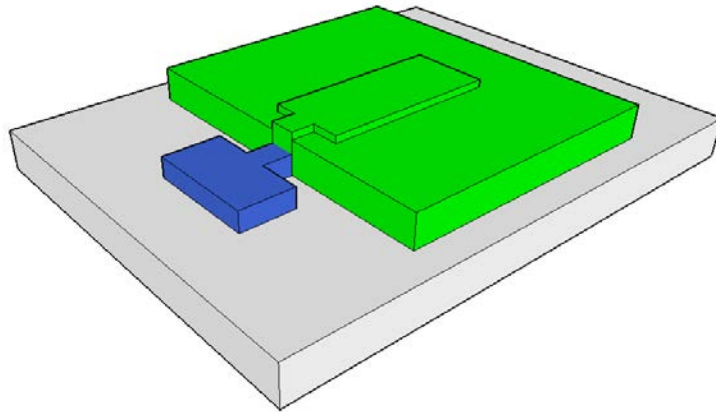


Figure 3.3 : Dépôt de l'isolant de grille.

I.3 Contact S/D :

La troisième étape de la réalisation du transistor consiste en un dépôt d'une couche d'or d'épaisseur 100nm afin de réaliser les contact source et drain. Le dépôt d'or est réalisé par une technique d'évaporation thermique au canon à électrons (technique détaillée en annexe). Une étape de photolithographie, permet d'aligner les contacts source/drain sur la grille afin que les dispositifs soient opérationnels.

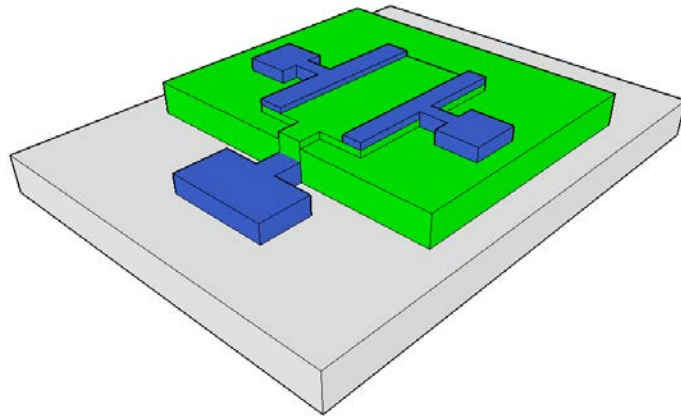


Figure 3.4 : Alignement des contacts source/drain en or

Une dernière étape de gravure est réalisée, elle consiste en une gravure sèche de la SU-8 présente sur les contacts déportés en aluminium. La gravure est réalisée sous un plasma d'oxygène à un flux de 50sccm sous une puissance de 100W, le tout maintenu sous une pression de 10mTorr. Dans ces conditions, la vitesse de gravure de la SU-8 est d'environ 100nm/min, 3min et 30s suffisent afin de la graver entièrement et libérer la prise de contact sur la grille.

I.4 Dépôt de la couche active :

Le choix d'une structure Grille basse Contact Bas permet de préserver la couche active en la déposant en dernier. La couche active est évaporée, sous vide secondaire, en utilisant des masques physiques. La cinétique de dépôt est contrôlée par une balance à quartz, ainsi l'épaisseur finale de la couche est contrôlée. Il est aussi possible de faire varier la température du substrat lors du dépôt de la couche active.

Lors de l'évaporation sous vide, un gaz de la molécule se forme et se condense près du substrat. Deux paramètres essentiels sont à prendre en considération lors de la croissance : la température du substrat, qui correspond à l'énergie du substrat, et la vitesse de dépôt, qui correspond au flux de molécules évaporées. Ces 2 paramètres peuvent être ajustés dans le réacteur utilisé.

Dans le cas d'un gaz monoatomique, à son arrivée, un atome possède une énergie cinétique E_c . A l'approche du substrat, il peut, soit subir une force d'attraction et donc se déposer sur le substrat, soit être réfléchi dans l'enceinte et ne pas se déposer. Dans le cas où l'atome se dépose sur le substrat, on dit qu'il est adsorbé et devient un adatome. Une fois l'interaction

avec le substrat réussie, l'adatome communique son énergie cinétique au réseau formant le substrat. Cet adatome peut diffuser et ne pas rester sur le premier point d'arrivée du substrat. Sa mobilité (ou diffusion) dépend essentiellement de l'énergie du substrat. L'adatome diffuse jusqu'à ce qu'il rencontre un site de germination où le processus de nucléation commence suivi d'un processus de croissance [2].

Dans le cas d'une croissance sous forme de grains, la taille des grains dépend des deux paramètres : énergie du substrat et flux de molécules arrivant au substrat.

A flux de molécule constant et donc pour une vitesse de dépôt fixe, l'augmentation de l'énergie du substrat induit une diffusion plus importante. Les adatomes diffusent sur une longue distance jusqu'à trouver une position favorable pour former des grains. Ces grains ont ainsi une taille importante.

A énergie de substrat fixe et donc pour une température fixe, un flux de molécules faible induit des grains de taille importante. Pour un flux de molécules important, les grains n'ont pas le temps de grossir et on obtient un nombre important de grains de faible taille.

La mobilité à effet de champ des transistors augmentant avec la taille des grains [3], il est important d'optimiser la vitesse de dépôt et la température du substrat pour aboutir à des grains de grande taille.

En conséquence, l'étude de l'influence de ces paramètres sur la structure des couches déposées et sur la mobilité des porteurs dans les transistors, fera l'objet d'une attention particulière lors de l'optimisation de nos transistors basés sur différentes molécules.

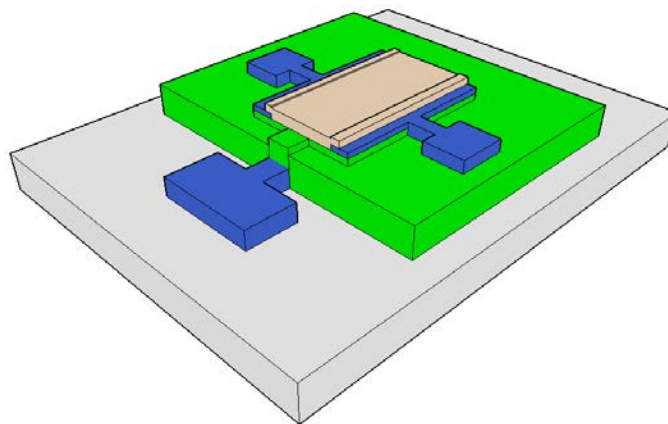


Figure 3.5 : Dépôt de la couche active et structure finale du transistor

II. Dépôt, post-traitement et propriétés de la couche de SU8 utilisée comme isolant de grille

Du fait de la nouveauté de l'utilisation de la photo-résine SU8 comme isolant de grille, l'étude des conditions de préparation d'une couche isolante et de ses propriétés d'isolation électrique est décrite ici.

II.1. Dépôt et post-traitement d'une couche de SU8

Le dépôt de résine SU-8 2002 utilisée habituellement en photolithographie par spin-coating génère des couches de quelques micromètres d'épaisseur. Pour une constante diélectrique nominale de 3.2, donnée par le fabricant. Ces épaisseurs induisent des valeurs de capacité incompatibles avec une utilisation en isolant de grille. En effet, la tension de seuil des transistors étant inversement proportionnelle à la capacité de l'isolant de grille, une capacité trop faible aboutira à une tension de seuil trop grande.

Pour les besoins de cette utilisation en isolant de grille, nous avons utilisé la SU8 2000.5 qui a permis d'aboutir à une épaisseur minimale de l'ordre de 300nm. Cette SU-8, stockée à basse température, est spin coatée à 24°C dans les conditions suivantes :

- Vitesse de rotation : 4000rpm
- Accélération : 2500rpm/s
- Durée d'enduction : 60s

La SU-8 est ensuite recuite par un « soft-bake » à 95°C pendant 60s; ceci pour accélérer l'évaporation des solvants présents dans la SU-8. La SU-8 se présente sous forme de petites molécules. Lors de l'insolation sous un rayonnement UV, les terminaisons oxydées sont activées et prêtes à former des ponts entre elles, c'est la réticulation. L'insolation de la SU-8 dure 14s. Elle est suivie par un second recuit à 95°C pendant 60s. Ces conditions de dépôt aboutissent à une épaisseur de couche finale de 320nm.

La dernière étape consiste à réaliser le recuit final sur la couche. Ce recuit permet de finaliser la réticulation de la SU-8 et donc de la rendre plus dense. Un polymère plus dense conduira certainement à une meilleure isolation électrique limitant ainsi les courants de fuites vers la grille. Aussi, une attention particulière a été accordée à l'optimisation des conditions de réalisation de ce recuit, en étudiant les effets de la température et du temps de recuit.

II.2. Optimisation des conditions de préparation de la couche de SU8 pour une utilisation comme isolant de grille

L'étude des propriétés électriques d'un isolant pouvant servir comme isolant de grille d'un transistor est généralement menée à travers la réalisation et la caractérisation de structures de type Métal-Isolant-Semiconducteur (MIS) et Métal-Isolant-Métal (MIM). La caractérisation d'une structure MIS donne des informations sur la nature isolante du diélectrique et sur l'interface qu'il forme avec le semiconducteur. Les propriétés isolantes du diélectrique peuvent être évaluées par des mesures courant-tension (I-V). La mesure capacitive permet de déduire la permittivité relative de l'isolant (ϵ_r) et la tension de bandes plates V_{FB} (tension nécessaire à appliquer afin de rétablir la situation de bandes plates). La modulation des charges avec la tension appliquée permet aussi d'estimer la densité de défauts à l'interface isolant/semiconducteur.

La réalisation d'une structure verticale métal - semiconducteur organique – isolant SU8 – métal s'est avérée très peu reproductible avec un courant de fuite important. La caractérisation d'une structure aluminium/Isolant SU8 /plaquette de silicium monocristallin de type N s'est avérée plus reproductible et des caractéristiques capacité - tension (C-V) en haute fréquence habituelles ont été tracées (Figure 3.6). La tension de bande plate relevée est de -20V.

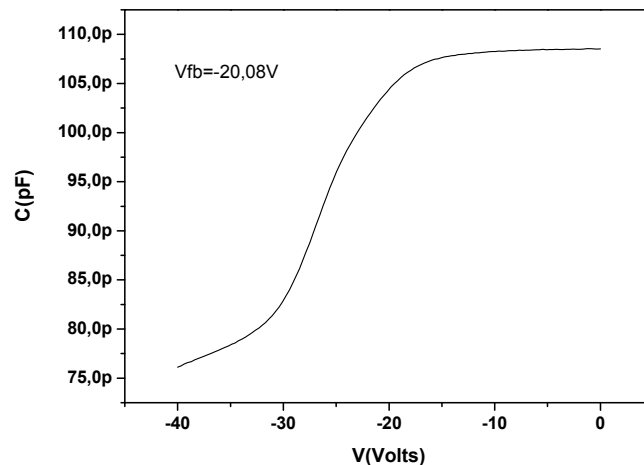


Figure 3.6 : caractéristique C(V) d'une capacité Métal-SU8-Si monocristallin mesurée à 1 MHz.

Même si cette caractéristique habituelle rassure sur la qualité de la SU8 utilisée comme isolant de grille, son intérêt est réduit par le fait d'une interface SU8-Si monocristallin ne correspondant pas à l'interface réelle SU8-semiconducteur organique rencontrée dans les transistors.

Nous nous sommes alors intéressés à la structure Métal-Isolant-Métal (MIM). La caractérisation électrique de cette structure permet de déterminer les paramètres de l'isolant utilisé. Les caractérisations (I-V) nous permettront d'évaluer la tension de claquage de la SU-8. Les mesures capacitives nous permettront de déduire la constante diélectrique de la SU-8, qui sera utilisée dans le calcul de la mobilité à effet de champ des OTFTs.

Pour la réalisation des capacités MIM, nous utilisons des substrats de silicium fortement dopé n^{++} , ce matériau est dégénéré et se comporte comme un métal. La surface extrêmement plane d'un wafer de silicium sans rugosité de surface permet d'éviter les effets de claquage prématuré dû à des pointes de champ électrique élevé provenant d'une rugosité de substrat. Un nettoyage RCA (Radio Corporation of America) est réalisé sur le substrat afin d'éliminer toutes impuretés de type minérale ou organique à la surface du substrat. La couche de SU-8 est par la suite déposée à la tournette sur le substrat, dans les mêmes conditions citées plus haut (II.1). Les conditions de recuit, température et temps, sont étudiées.

Une couche de 150nm d'aluminium est déposée sur la SU-8 par évaporation thermique. Une étape de photolithographie permet de définir le contact supérieur de la capacité de surface $S=1\text{mm}^2$.

II.2.1. Effet de la température de recuit

La SU-8 étant déposée dans les conditions citées au point II.1, 4 températures de recuit final sont testées : 60°C, 120°C, 160°C, 200°C. Le temps de recuit est fixé à 15min. L'épaisseur finale après recuit de la SU-8 est la même (320nm). Tous les dispositifs sont réalisés et caractérisés dans les mêmes conditions, dans l'obscurité et à température ambiante. Sur la figure3.7 nous présentons les caractéristiques I(V) des MIM réalisées :

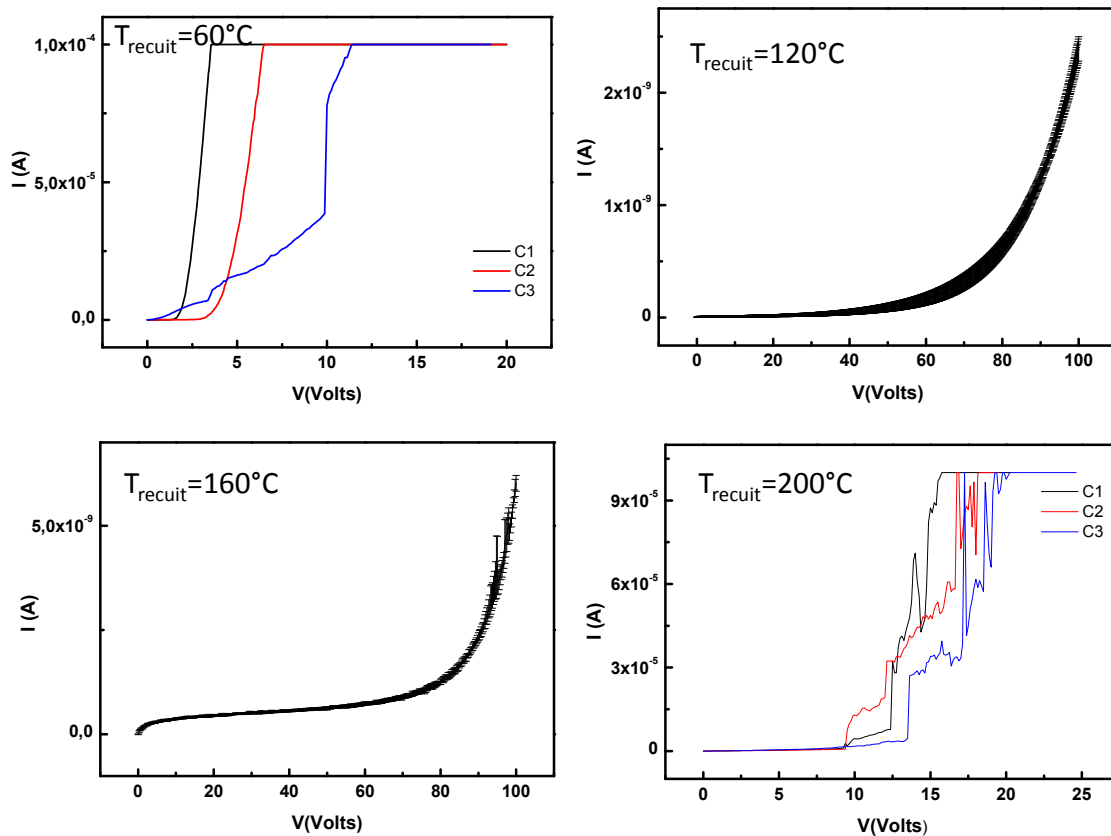


Figure 3.7 : Caractéristiques I(V) des capacités MIM à différentes températures de recuit

Il semble que les propriétés isolantes de la SU-8 soient sensibles à la température de recuit final. En effet, pour les faibles températures $T_{\text{recuit}}=60^{\circ}\text{C}$, la SU-8 n'est pratiquement pas isolante (champ de claquage $E_{\text{claq}} < 0.3\text{MV/cm}$). Nous observons le même résultat pour $T_{\text{recuit}}=200^{\circ}\text{C}$ ($E_{\text{claq}}=0.37\text{MV/cm}$).

Par ailleurs, pour des températures moyennes $T_{\text{recuit}}=120^{\circ}\text{C}$ et $T_{\text{recuit}}=160^{\circ}\text{C}$, la qualité isolante de la SU-8 semble bien meilleure. Le courant de fuite à 100V est de 2.3nA pour 120°C et de 6nA pour 160°C ($E_{\text{claq}} > 3.1\text{MV/cm}$).

Nous pensons alors qu'un recuit à 60°C est insuffisant afin de polymériser la SU-8. Par ailleurs, aux fortes températures de recuit $T_{\text{recuit}}=200^{\circ}\text{C}$, la SU-8 semble dégradée.

Il semble que la température optimale se situe entre 120°C et 160°C , même si nous notons une meilleure tenue au champ appliqué pour $T_{\text{recuit}}=160^{\circ}\text{C}$, nous fixons la température du recuit final à 120°C afin de garder un procédé basse température.

Pour cette étude, nous avons fixé le temps de recuit pour chaque température à 15min de manière arbitraire. Dans la suite de l'étude, nous nous sommes intéressés au temps de recuit en fixant la température de recuit à 120°C.

II.2.2 Effet du temps de recuit :

Afin d'étudier l'effet du temps de recuit sur les propriétés isolante de la SU-8, nous avons réalisé des structures MIM dans les mêmes conditions, avec la même épaisseur de SU-8.

Le recuit final est réalisé à $T_{\text{recuit}}=120^{\circ}\text{C}$. Deux temps de recuit différents ont été testés : 15min et 95min.

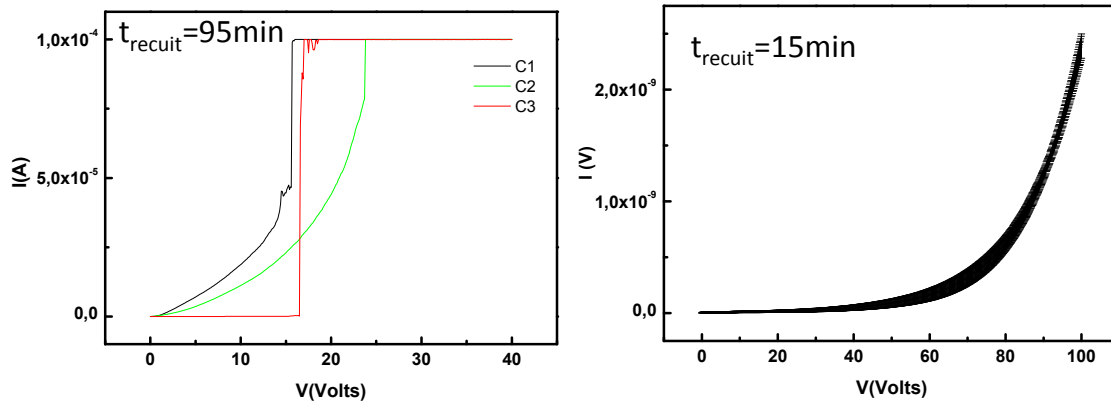


Figure 3.8: Caractéristiques I(V) des capacités MIM à différents temps de recuit

Ici aussi on observe que la SU-8 est sensible au temps de recuit (Figure3.8), pour les recuits longs $t_{\text{recuit}}=95\text{min}$. Il semble que la SU-8 se dégrade avec un champ de claquage autour de ($E_{\text{claq}}=0.6\text{MV/cm}$). Un temps de recuit de 15min semble idéal afin de réticuler la SU8 sans la dégrader. Dans le tableau 3.1, nous résumons les champs de claquages de la SU-8 recuite dans les différentes conditions :

$T_{\text{recuit}} \backslash t_{\text{recuit}}$	15min	95min
60°C	<0.3MV/cm	-
120°C	>3MV/cm	0.6MV/cm
160°C	>3MV/cm	-
200°C	0.37MV/cm	-

Tableau3.1 : Champ de claquage des capacités recuites selon les différentes conditions

En résumé de cette étude, une couche de SU-8 de 320 nm d'épaisseur, déposée dans les conditions précédentes et recuite à 120°C pendant 15 minutes, semble aboutir à des paramètres convenables pour une utilisation comme isolant de grille des OTFTs.

II.2.3 Caractérisation de la SU-8

Des caractérisations complémentaires d'une couche de 320 nm de SU-8 ainsi déposée et recuite sont ensuite effectuées pour déterminer sa morphologie de surface, calculer sa constante diélectrique et déterminer son vieillissement dans différents environnements de stockage.

II.2.3.1 Morphologie de surface de la SU-8 :

Le comportement des OTFTs en structure Grille basse – Contact Bass, où la couche semiconductrice de faible épaisseur est déposée en dernier sur l'isolant de grille, est sensible à la rugosité de surface de cet isolant. Nous avons, en effet, reporté l'effet de la rugosité de l'isolant sur les performances des transistors dans le chapitre 2. Il est donc important de caractériser la rugosité de la surface de la couche de 320 nm de SU-8 déposée et recuite dans les conditions précédentes.

Nous procédons à une caractérisation AFM en mode Tapping sur une surface de SU-8 déposée sur substrat en verre sans aucun traitement (Figure 3.9(a)) et après un recuit dans les conditions précédemment optimisées (Figure 3.9(b)).

La rugosité moyenne RMS est calculée sur une surface de 10 $\mu\text{m} \times 10 \mu\text{m}$. A partir de ces figures, la rugosité est négligeable après dépôt ($\text{rms}=0.03\text{nm}$) puis elle augmente légèrement après recuit ($\text{rms}=0.15\text{nm}$). Malgré cette légère augmentation après recuit, ces valeurs de rugosités restent extrêmement faibles et largement acceptables. A titre d'exemple, la rugosité RMS d'un autre type d'isolant organique, varie entre 0.4nm et 1.5nm [1].

Une telle rugosité est un bon présage de bonne tenue des transistors Grille basse-Contact Bass qui seront fabriqués par la suite.

(a)

(b)

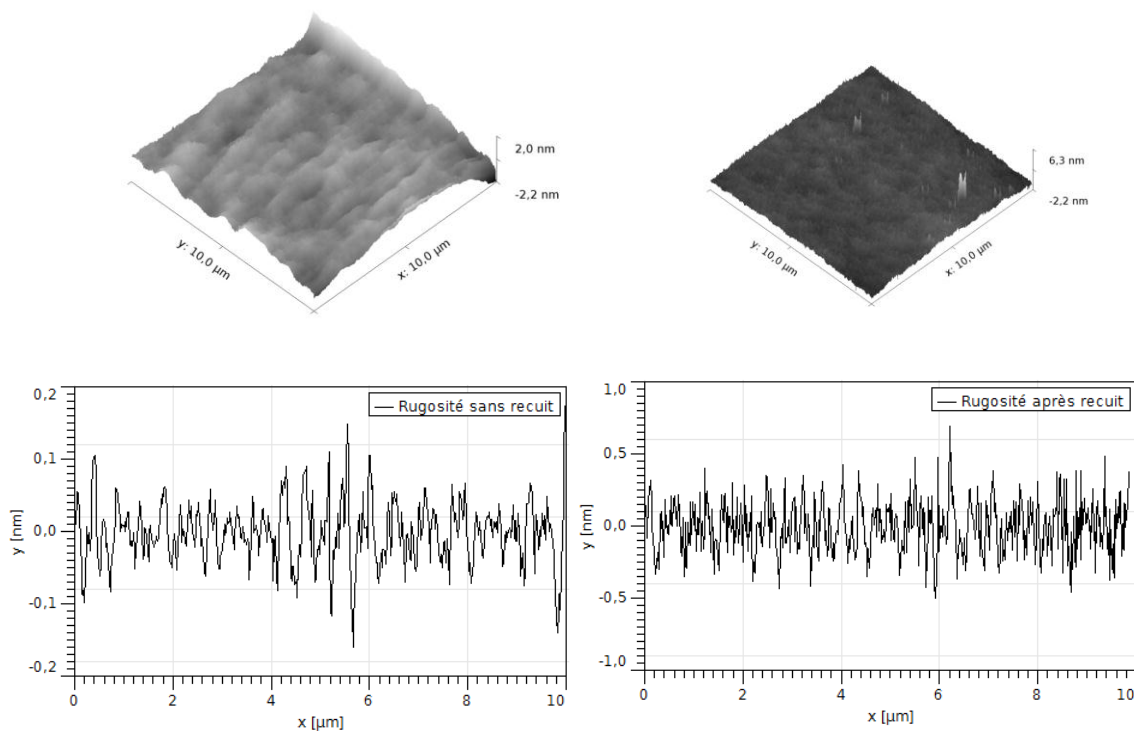


Figure 3.9 : Image AFM en surface d'une couche SU-8 sans aucun traitement (a), après un recuit à 120°C pendant 15min (b)

II.2.3.2 Constante diélectrique de la couche de SU8 à partir de mesure capacitive sur des structures MIM

La constante diélectrique ϵ_r de l'isolant de grille est un important paramètre fixant les épaisseurs nécessaires de cet isolant pour une tension de seuil des transistors convenable. Il est nécessaire de la calculer à partir des mesures réalisées sur la couche réelle d'isolant qui sera utilisée dans les transistors. Le fabricant donne une valeur nominale de 3,2. Des mesures de capacité-tension $C(V)$ à 100 kHz et capacité-fréquence $C(F)$ ont été faites sur les structures MIM élaborées (Figure3.10), utilisant la couche de SU-8 de 320 nm déposée et recuite dans les conditions précédentes.

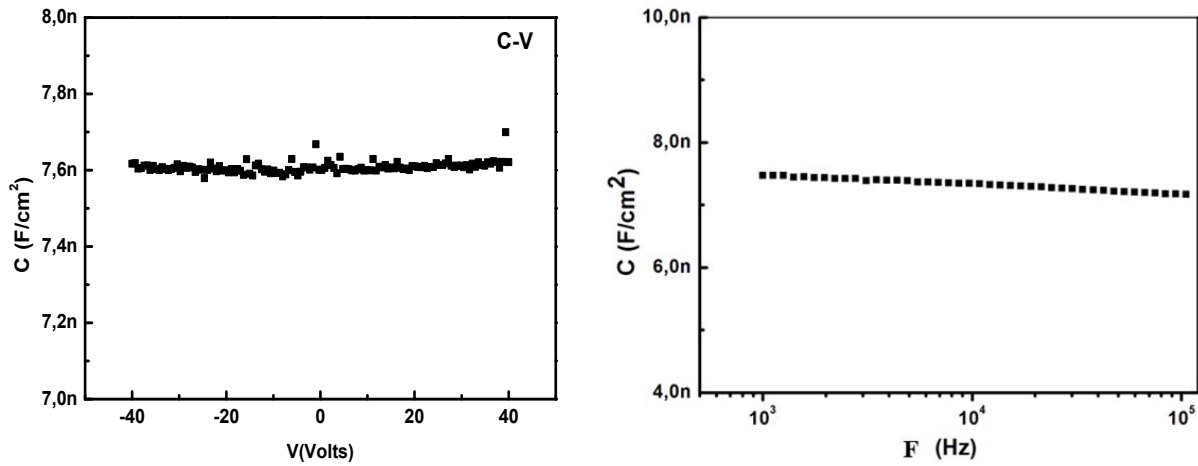


Figure 3.10 : Caractérisation C(V) à 100 kHz et C(F) d'une structure Si très dopé – SU8 - Al

La capacité surfacique de la structure est de l'ordre de 7.6nF/cm^2 , par ailleurs :

$$C_{iso} = \frac{\epsilon_0 \epsilon_r}{e} \quad (1)$$

e étant l'épaisseur de la SU-8 dans ce cas $e=320\text{nm}$ et ϵ_0 est la permittivité relative du vide

$\epsilon_0=8.85 \cdot 10^{-14} \text{ F/cm}$. On déduit $\epsilon_r(\text{SU-8})=2.75$

La constante diélectrique d'une couche de 320 nm de SU8 déposée et recuite dans les conditions précédemment optimisées est ainsi égale à 2,75. Cette valeur sera utilisée dans la suite pour le calcul des paramètres des OTFTs.

II.2.4. Comportement de la SU8 sous différents environnements de stockage

Les matériaux organiques étant sensibles à l'oxygène et l'humidité présents dans l'air, nous nous sommes intéressés à l'effet de l'environnement de stockage de la SU-8 sur ses propriétés isolantes. En effet, dans le procédé d'élaboration de nos transistors, l'enduction de la SU-8 n'est que la seconde étape. Il est alors important de connaître l'évolution (propriétés isolantes) de la SU-8 durant l'intervalle de temps séparant les étapes technologiques du procédé.

Afin d'évaluer l'effet de l'environnement de stockage, des structures MIM de SU-8 sont réalisées. La SU-8 est recuite à 120°C pendant 15min et son épaisseur finale est 320nm. Une fois la structure réalisée, le substrat est découpé en 3 parties. Chaque partie est stockée dans

un environnement différent ; vide ($p < 10^{-5}$ mbars), air ambiant et azote (oxygène et humidité < 40 ppm).

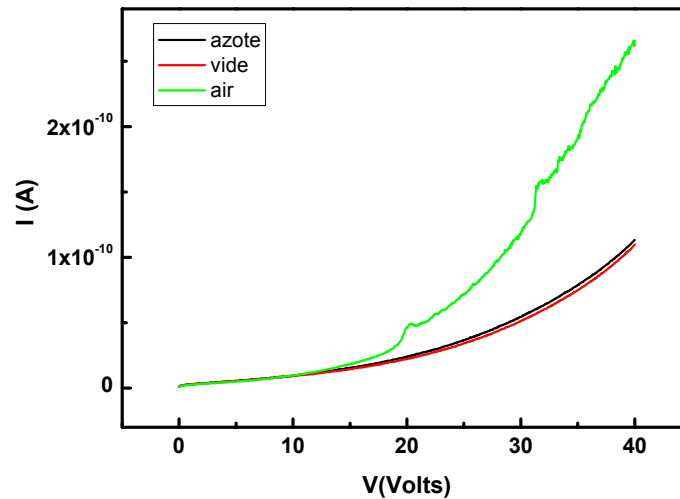


Figure3.11 : Caractéristique I-V des structures MIM après 24h de stockage

La figure3.11 présente les caractéristiques $I(V)$ des MIM après 24h de stockage sous différentes ambiances. Les caractéristiques des MIM stockées sous vide et azote sont identiques avec un faible courant (autour de 100pA à 40V). Cependant l'échantillon stocké à l'air libre semble dégradé avec un courant pratiquement 3 fois plus élevé que celui des échantillons stockés sous environnement inerte.

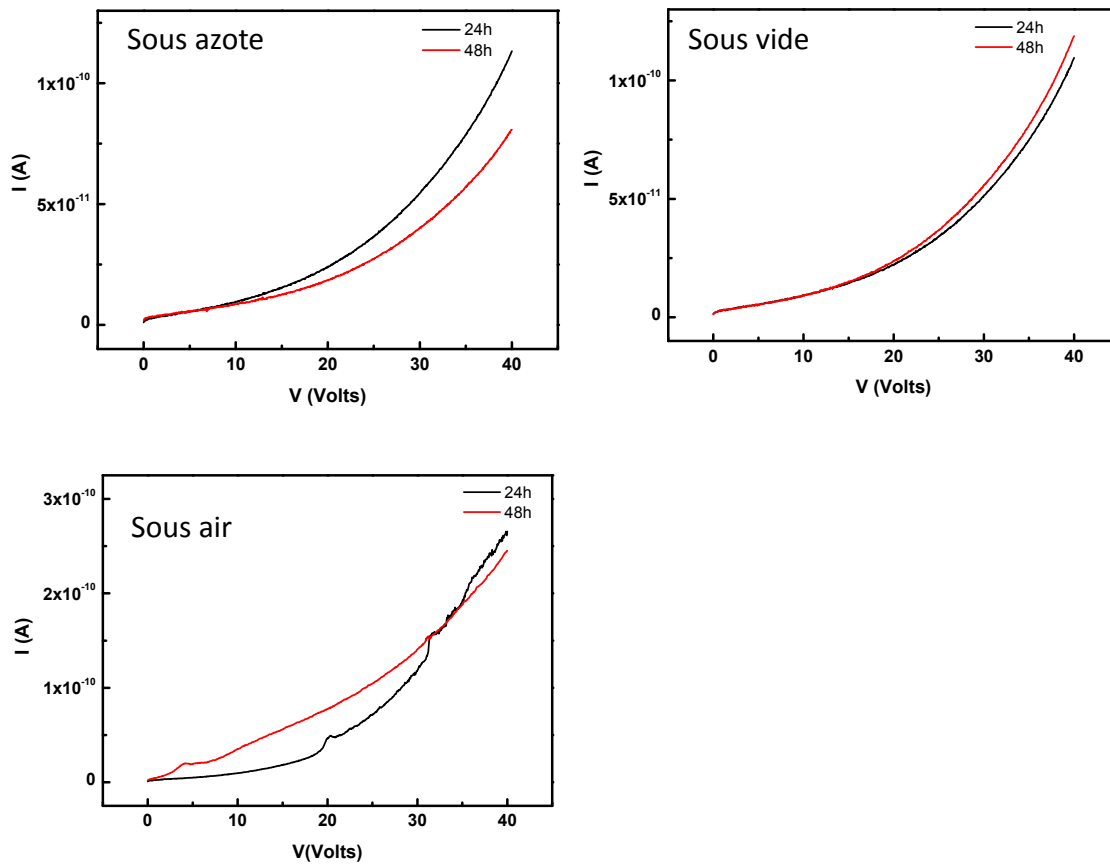


Figure3.12 : Caractéristique I-V des structures MIM après 48h de stockage

L'évolution des caractéristiques $I(V)$ des MIM, 48h après stockage dans les différentes ambiances est donnée sur la figure 3.12. On remarque que pour une même tension appliquée, le courant de l'échantillon stocké sous air continue à augmenter. Alors que le courant des échantillons stockés sous vide n'augmente pratiquement pas ou même diminue sous azote. Cette diminution sous azote pourrait provenir d'une réaction entre l'azote et la SU-8 augmentant son caractère isolant.

Connaître l'origine de la dégradation de la SU-8 à l'air libre nécessite une étude plus approfondie. Nous pouvons avancer que cette dégradation est probablement due à une oxydation de la structure de la SU-8 une fois exposée à l'air durant une longue période.

Par précaution, lors du procédé technologique, nous veillons à ce que les échantillons soient stockés sous azote après le dépôt de la SU-8.

III. Caractérisations électriques des transistors

Après avoir fabriqué les transistors utilisant la SU8 comme isolant de grille, ils sont caractérisés électriquement. Après un rappel rapide du principe de fonctionnement du transistor à effet de champ à accumulation de type N tel qu'étudié ici, nous donnerons ici les méthodes et techniques permettant de les caractériser.

III.1 Principe de fonctionnement des transistors à accumulation

Le fonctionnement des transistors à effet de champ de type N, étudiés ici, est basé sur l'accumulation d'électrons dans le semiconducteur à l'interface avec l'isolant sous l'effet d'une tension positive appliquée sur le contact de grille. Cette accumulation crée un canal de conduction entre les contacts de source et de drain permettant la circulation du courant sous l'effet d'une tension appliquée entre le drain et la source. Caractériser et évaluer ces transistors passe alors par l'étude de ce canal, à savoir, sa capacité à se créer sous une faible tension (tension de seuil V_{TH}), sa rapidité à se renforcer sous l'effet d'une faible variation de cette tension grille appliquée (pente sous le seuil S) et la facilité de déplacement des porteurs dans ce canal (mobilité à effet champ des porteurs μ).

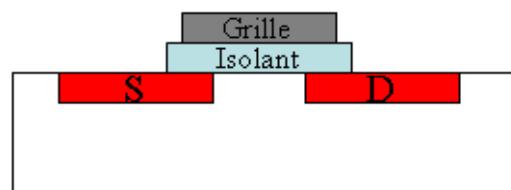


Figure 3.16 : Schéma 2D simplifié d'un MISFET.

III. 1.1 Caractéristique de transfert

La caractéristique de transfert correspond à la mesure du courant drain-source I_{DS} en fonction de la tension de grille V_{GS} pour une tension de drain V_{DS} constante. La figure 3.17 présente un exemple de caractéristique de transfert $I_{DS} = f(V_{GS})$ d'un transistor à effet de champ de type N.

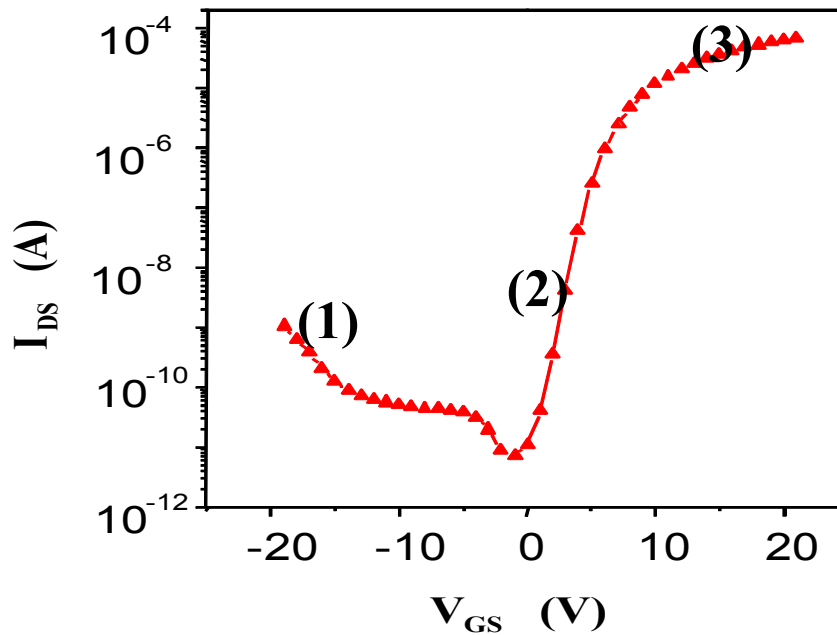


Figure 3.17 : Caractéristique de transfert, en échelle semi-logarithmique d'un transistor à effet de champ de type N.

Cette courbe illustre les 3 zones de fonctionnement du transistor :

- **Zone 1** : Le transistor est bloqué. Le courant doit être nul. Cependant il n'est jamais strictement nul. Sa faible valeur ($I_{DS} = I_{OFF}$) est principalement due à la conductivité électrique de la couche active qui doit être nécessairement très résistive pour que ce courant soit le plus faible possible. Une augmentation de ce courant aux fortes tensions de grille inverses (négatives dans le cas du transistor de type N représenté ici) est parfois observé. Elle est due à l'activation des porteurs par le champ électrique inverse.
- **Zone 2** : Le canal commence à se former. Le courant de drain devrait augmenter alors rapidement avec la tension de grille. Cette région est appelée aussi région sous le seuil.
- **Zone 3** : Après ce seuil, le canal est bien formé. Le transistor est dit passant et le courant ne devrait pas augmenter. ($I_{DS} = I_{ON}$).

III.1.2 Caractéristiques de sortie

Les caractéristiques de sortie correspondent à la mesure du courant I_{DS} en fonction de la tension de drain V_{DS} pour des tensions de grille V_{GS} constantes.

La figure 3.18 présente les caractéristiques de sortie $I_{DS} = f(V_{DS})$ d'un transistor à effet de champ pour différents V_{GS} . Elle illustre :

- un régime linéaire pour des faibles tensions V_{DS} ,
- un régime de saturation pour une tension V_{DS} au-delà de $(V_{GS}-V_{TH})$,
- une modulation du courant drain avec la tension de grille.

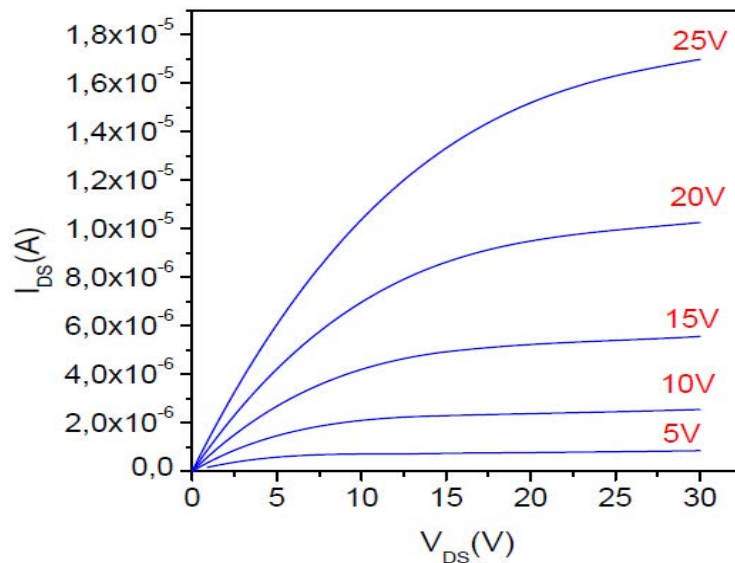


Figure 3.18 : Caractéristiques de sortie d'un transistor à effet de champ de type N.

III.2 Extraction des paramètres caractéristiques

III.2.1 Tension de seuil

La tension de seuil (V_{TH}) est la tension de grille pour laquelle le courant I_{DS} commence à être important. Cette définition est par nécessité vague. La tension de seuil est définie rigoureusement pour les MOSFETs à inversion utilisant une couche active parfaitement monocristalline sans défauts. Elle correspond à la tension de grille pour laquelle la concentration de porteurs dans le canal égale celle des porteurs de l'autre type dans le volume du semiconducteur. Dans ces transistors, la transition correspondant à la région 2 de la caractéristique de transfert est extrêmement abrupte et la tension de seuil est bien définie. Pour ces transistors, la tension de seuil est l'abscisse à l'origine d'une extrapolation linéaire de la courbe $I_{DS} = f(V_{GS})$. La figure 3.19 présente l'illustration d'extraction de la tension de seuil d'un transistor à effet de champ.

Pour les transistors utilisant une couche active non monocristalline et/ou comportant des défauts électriquement actifs, la transition sous le seuil n'est pas aussi abrupte. La définition de la tension de seuil n'est plus aussi rigoureuse. Cependant, par commodité et à titre de comparaison, la tension de seuil continue à être extraite de l'extrapolation linéaire de la caractéristique de transfert.

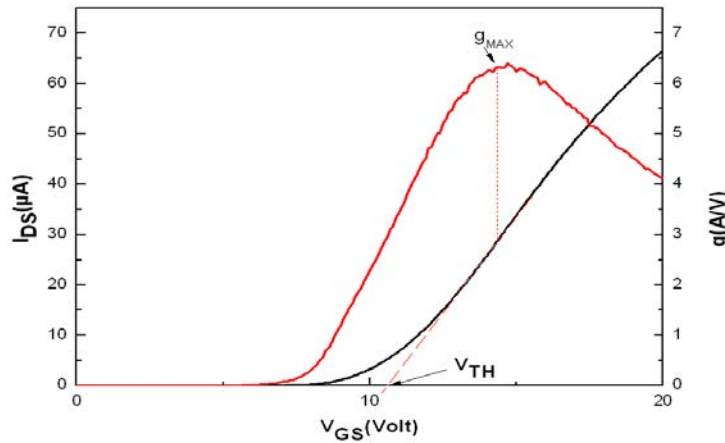


Figure 3.19: Extraction de la tension de seuil par extrapolation de la zone linéaire dans une caractéristique de transfert en échelle linéaire et transconductance.

III.2.2 Transconductance

La transconductance représente la possibilité de contrôler le transistor à l'aide de la tension de grille. Elle est directement liée à la polarisation du transistor et elle est définie à V_{DS} constante (figure 3.19) par l'équation suivante :

$$g_m = \left[\frac{\partial I_{DS}}{\partial V_{GS}} \right]_{V_{DS} = Cte} \quad (6)$$

III.2.3 Mobilité à effet de champ

La mobilité à effet de champ définit la facilité des porteurs à se déplacer dans la couche active des transistors. Le calcul de cette mobilité, exprimée en $\text{cm}^2/\text{V.s}$, est réalisé par analogie aux transistors MISFET en utilisant la relation suivante :

$$\mu_{FE} = g_m \frac{L}{W} \frac{1}{C_i} \frac{1}{V_{DS}} \quad (7)$$

L et W sont la longueur (distance entre drain et source) et la largeur du canal.

C_i est la capacité de l'isolant de grille par unité de surface.

III.2.4 Pente sous le seuil

La pente sous le seuil est la variation de tension grille nécessaire pour augmenter le courant de drain d'une décade. Elle est représentée par l'inverse de la pente de la caractéristique de transfert tracée en échelle semi-logarithmique dans la région sous le seuil. Elle donne une idée sur la rapidité de formation du canal sous l'effet de la tension de grille. Une faible valeur de cette pente sous le seuil signifie une transition abrupte de l'état bloqué à l'état passant du transistor. Elle s'exprime en V/décade et traduit la facilité du canal à se former.

$$S = \left(\frac{\partial V_{GS}}{\partial (\log(I_{DS}))} \right)_{V_{DS}=Cte} \quad (8)$$

III.2.5 Rapport I_{ON} / I_{OFF}

Ce rapport traduit la différence entre l'état bloqué et l'état passant, I_{OFF} correspond au minimum de courant sur la caractéristique de transfert (en régime linéaire) et I_{ON} représente le courant maximum à l'état passant.

IV. Géométrie des OTFTs fabriqués

Toute étude d'un procédé de fabrication de transistors comporte nécessairement la disponibilité d'un certain nombre de transistors identiques pour tester l'uniformité spatiale des dispositifs sur le substrat et de transistors de tailles différentes pour tester l'effet de la longueur et /ou de la largeur du canal sur les performances des transistors.

Les substrats utilisés sont des plaques de verre carrées de 5cm x 5cm. Le dessin des masques de fabrication comprend 4 cellules réparties sur la surface de 25cm² (Figure 3.20), les cellules sont identiques et contiennent plusieurs transistors de tailles différentes. Les rapports, largeur du canal des transistors W sur sa longueur L, sont: 250µm/5µm, 250µm/10µm, 250µm/20µm, 500µm/5µm, 500µm/10µm, 500µm/20µm, 1000µm/5µm, 1000µm/10µm, 1000µm/20µm. Nous disposons ainsi de :

- 4 transistors de même taille, même L et même W, répartis sur les 4 cellules
- 3 transistors de même largeur W et de longueurs L = 5, 10, 20 µm par cellule, soit 12 dans les 4 cellules
- 3 transistors de même longueur L et de largeurs 250, 500, 1000 µm par cellule, soit 12 dans les 4 cellules.

Cette diversité de tailles et de position spatiale permettra d'effectuer une étude plus approfondie à l'échelle d'un laboratoire.

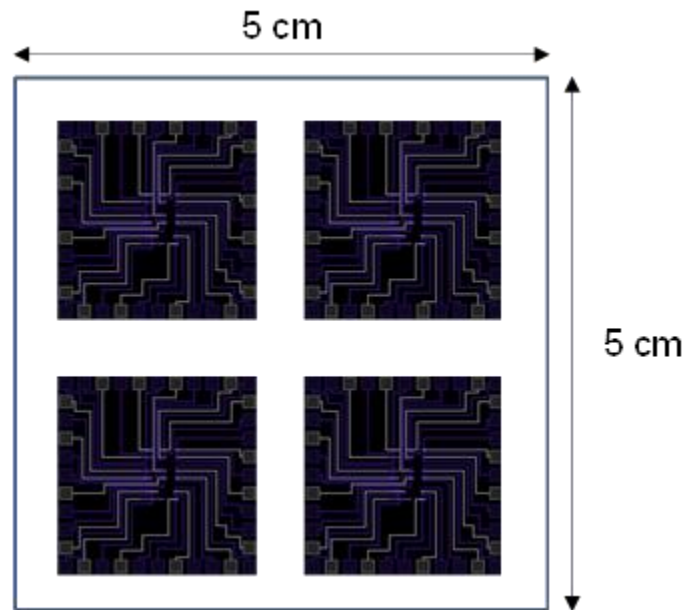


Figure 3.20 : Schéma illustrant l'emplacement des 4 cellules sur le substrat de 5cmx5cm.

Chaque cellule contient des transistors de différentes tailles.

A la fin de ces travaux un nouveau masque a été utilisé, ce masque a l'avantage de contenir 10 longueurs de canal différentes pour un W constant, ce qui nous a permis de faire des mesures TLM (Transmission Line Method) pour extraire la résistance de contact. Le schéma de ce masque est donné en figure 3.21. Les dimensions caractérisées et présentées dans ce travail sont : $W=4000\mu\text{m}$, $L=1, 2, 3, 4, 5, 10, 20, 30, 40, 50\mu\text{m}$.

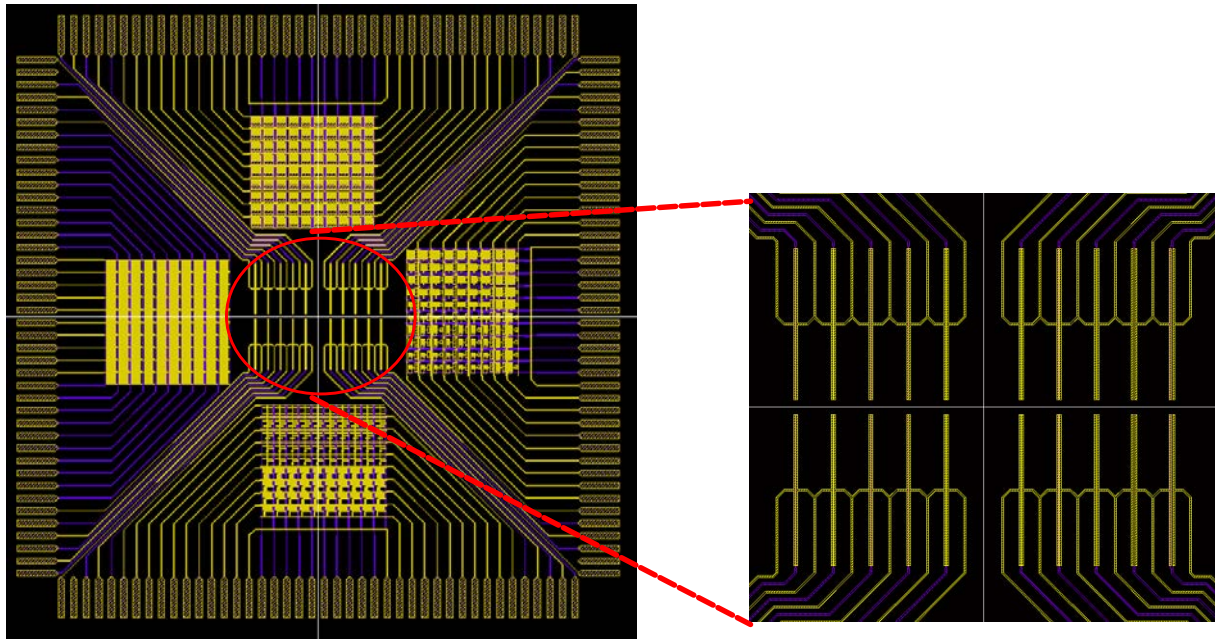


Figure3.21 : Schéma illustrant l'emplacement des transistors ayant 10 dimensions de L différentes pour un même W, sur substrat de 5cmx5cm

V. Conclusion

Dans ce chapitre, nous avons détaillé les différentes étapes technologiques permettant de fabriquer les transistors organiques, avec une structure Grille basse Contact Bas. Une étude d'optimisation de l'isolant de grille a été présentée. L'optimisation de l'isolant a nécessité la fabrication de dispositifs à base de structure MIM. L'effet de la température du recuit final sur les propriétés isolantes de la SU-8 a été mis en évidence avec une température de recuit optimale à 120°C ainsi que le temps de recuit optimisé à 15min. A l'issue de cette étude, nous avons mis en place un protocole bien précis concernant le dépôt de l'isolant. Une caractérisation de la surface de la SU-8 est aussi présentée.

Par ailleurs, l'effet de l'environnement sur les propriétés isolantes de la SU-8 a été évalué. Tous les environnements possibles ont été testés ; air, vide et azote. Une dégradation de la qualité d'isolation de la SU-8 une fois stockée à l'air a été observée, contrairement aux couches stockées sous environnement inerte.

Enfin, les méthodes de caractérisations électriques des transistors à effet de champ permettant d'évaluer leurs performances ont été présentées.

Références

- [1] K. Shin, C. Yang, S. Y. Yang, H. Jeon, and C. E. Park, “Effects of polymer gate dielectrics roughness on pentacene field-effect transistors,” *Appl. Phys. Lett.*, vol. 88, no. 7, pp. 1–3, 2006.
- [2] T.Michely, T.Krug, *Islands, Mounds and Atoms*, Springer Heidelberg, 2004.
- [3] G.Horowitz, M.E.Hajlaoui, “Grain size dependent mobility in polycrystalline organic field-effect transistors” , *Synth.Me.t*, vol.122,pp.185-189, 2001.

Chapitre 4 : Les transistors organiques de type N

Ce chapitre est totalement dédié aux transistors organiques de type N réalisés à base de 3 différentes molécules. Il est scindé en 3 parties, chaque partie est consacrée aux résultats d'OTFTs réalisés à base de chacune de ces molécules.

L'étude de chaque molécule suit, plus ou moins, le même cheminement scientifique, où nous commençons par donner les performances des transistors élaborés et la fiabilité du procédé de fabrication. L'effet des conditions de dépôt de la couche active sur les performances des OTFTs est aussi traité, ainsi que des mesures à différentes températures permettant de fixer le type de phénomène de transport dominant dans ces matériaux.

L'évaluation de la stabilité dans le temps et électrique sous l'application d'une tension en continue est donnée pour chaque couche active.

Introduction

Pour la fabrication de transistors de type N performants et stables, trois nouvelles molécules synthétisées par C.Poriel et J.Rault-Berthelot de l'ISCR (équipe matière condensée et systèmes électronégatifs). La stratégie d'élaboration de ces molécules se basait sur trois points essentiels.

Le premier point consiste à mettre au point des molécules de type oligomère (petite molécule) et non polymère, permettant ainsi de les déposer par sublimation.

Le second point repose sur la géométrie des molécules. En effet, une géométrie plane de la molécule conduit à une délocalisation des orbitales π . La planéité de la molécule permet, dans certains cas, de réduire les distances intermoléculaires à l'état solide et ainsi de favoriser la conduction des porteurs [8]. Pour cela, les 3 molécules utilisées sont de la famille des oligophénylène composés de cycles phényles pontés (3 à 5). Ces ponts rigidifiés assurent une géométrie plane au système π -conjugué des différentes molécules. Cette géométrie devrait amener à de bonnes propriétés conductrices des couches [8].

Le dernier point concerne la réactivité de la molécule avec le milieu environnant. Un des moyens de réduire ces possibles réactions, et ainsi assurer la stabilité de la molécule, est d'abaisser le niveau LUMO de cette dernière. L'abaissement de ce niveau permet aussi de favoriser l'injection au niveau du métal source et drain en réduisant la barrière énergétique entre les niveaux conducteurs des deux matériaux. L'abaissement du niveau LUMO est assuré par l'introduction de groupements électro-attracteurs au corps central des molécules.

Les trois molécules ainsi synthétisées sont : le LPP(CN)₂, IF(CN)₂ *syn meta*, IF(CN)₂ *anti para*. La première molécule est de type PentaPhénylène (5 cycles phenils) et les deux dernières sont de type indenofluorène (3 cycles pontés) selon deux différentes configurations (*syn meta* et *anti para*). Pour l'abaissement des LUMOs, les mêmes groupements électroattracteurs, de type dicyanovinylène (CN), ont été introduits aux 3 molécules.

Dans ce chapitre, nous présentons les résultats relatifs aux transistors organiques de type N réalisés à base de ces trois molécules. Les différents transistors sont d'abord caractérisés afin d'évaluer leur performances. En fonction de ces performances, une étude de l'effet des

paramètres de dépôt de la couche active sur ces performances est menée afin de permettre une éventuelle amélioration. Finalement, une étude de stabilité électrique est menée pour chaque type d'OTFT permettant d'évaluer leur comportement sous l'application en continue d'une tension électrique.

Présentation des molécules utilisées comme couche active

Trois différentes molécules ont été principalement utilisées comme couche active pour les transistors organiques. Ces molécules sont synthétisées et chimiquement caractérisées par l'équipe MaCSE de ISCR Rennes.

La première molécule utilisée est le Dicyano Ladder Pentaphenylène LPP(CN₂)₂. Cette molécule possède 5 cycles phényles connectés par 4 ponts rigides. Des chaînes alkyles de type R = n-C₈H₁₇ ont été ramifiées sur la tête des deux ponts externes afin d'améliorer la solubilité de cette molécule, pour un éventuel dépôt en solution. Sur les deux ponts internes, des groupements électro attracteurs de type dicyanovinylène sont ajoutés afin de réduire son niveau LUMO. Les mesures de voltamétrie cyclique ont permis d'évaluer son niveau HOMO à -5.79eV et sa LUMO à -4.01eV. La synthèse ainsi que les caractérisations chimiques de cette molécule sont détaillées dans un travail de thèse doctorale [21].

La seconde molécule utilisée est le Dicyano indénofluorène en configuration meta IF(CN₂)₂ meta. Cette molécule se présente sous forme de 3 cycles phényles connectés par 2 ponts rigidifiés. Sur ces deux ponts, des groupements dicyanovinylènes ont été ajoutés, toujours dans le but d'abaisser le niveau LUMO. La configuration meta est caractérisée, entre autres, par la présence des deux groupements dicyanovinylène sur un même côté du corps de la molécule. Les mesures de voltamétrie cyclique ont permis d'évaluer la HOMO de la molécule à -5.91eV et sa LUMO à -3.81eV. La synthèse et la caractérisation chimique de cette molécule ont fait l'objet d'un travail de stage [22].

La troisième et dernière molécule utilisée est le Dicyano indénofluorène en configuration para IF(CN₂)₂ para. Cette molécule possède le même corps indénofluorène que la molécule IF(CN₂)₂ meta. La différence entre les deux molécules réside dans l'emplacement des groupements dicyanovinylène, qui dans cette configuration para sont disposés de part et d'autre du corps principal. De plus, cette molécule contient des chaînes alkyles de type

R=n-C₅H₁₁, ramifiés sur les côtés latéraux du corps principal. Les mesures de voltamétrie cyclique de cette molécule ont révélé un niveau LUMO assez profond à -4.11ev. L'utilisation de petites molécules qui se présentent sous forme de poudre, permet de les déposer sous vide par évaporation thermique. Le contrôle des conditions de dépôt, devrait permettre d'obtenir des films localement organisés.

**PARTIE I : LES TRANSISTORS
ORGANIQUES DE TYPE N à base de
LPP (CN₂)₂**

Les transistors sont réalisés selon le procédé décrit dans le chapitre 3. L'étape finale consiste à déposer la couche active. La première molécule utilisée est le LPP(CN₂)₂. Nous rappelons la structure chimique de la molécule LPP(CN₂)₂ sur la Figure 4.1



Figure4.1 : Structure chimique de la molécule LPP(CN₂)₂

Cette molécule présente l'intérêt d'une géométrie plane pouvant favoriser l'organisation moléculaire. Aussi, nous rappelons que la molécule LPP(CN₂)₂ possède un niveau LUMO profond (-4.01eV) diminuant ainsi les interactions de la molécule avec l'environnement ambiant. La molécule est déposée par évaporation thermique dans un bâti d'évaporation à l'intérieur d'une boîte à gants à flux continu d'azote. Les conditions de dépôt sont les suivantes :

Pression de dépôt (p)	8.10 ⁻⁷ mbars
Température du dépôt (T _{sub})	30°C
Vitesse du dépôt (d _r)	0.4Å/s
Epaisseur du film (e)	10nm

Tableau 4.1 : Conditions de dépôt de la molécule LPP(CN₂)₂

I.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication :

Une fois la couche active déposée, les transistors sont aussitôt caractérisés sous azote à l'aide d'un analyseur de caractéristiques Agilent 2636A, à température ambiante. Comme il a été présenté dans le chapitre 3, le dessin des masques de photolithographie permet de disposer de 4 transistors de même taille sur un substrat de 5cm x 5cm, de 12 transistors de même longueur L avec différents W et 12 transistors de même largeur W avec différentes longueurs L.

La figure 4.2 présente un exemple de caractéristiques de sortie et de transfert d'un transistor de dimension W/L=1000µm/20µm pour une tension drain-source V_{DS} égale à +10V.

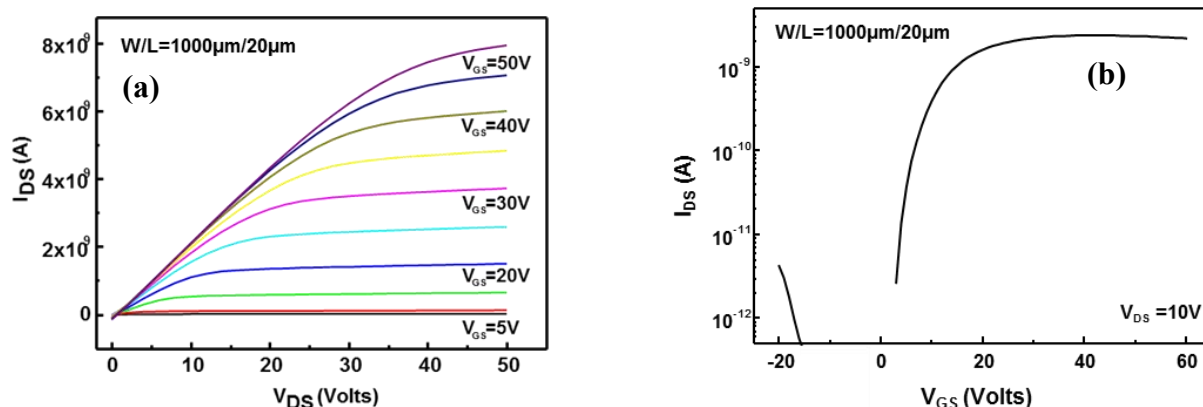


Figure4.2 : Caractéristiques de sortie (a) et de transfert (b) d'un transistor à base de $\text{LPP}(\text{CN}_2)_2$ de dimension $W/L=1000\mu\text{m}/20\mu\text{m}$.

La première constatation évidente est que le transistor est bien de type N avec un régime inverse pour les tensions de grille négatives et un régime direct pour les tensions de grille positives. L'autre constatation est qu'à $V_{DS}=10\text{V}$, le transistor est bien en régime linéaire au moins à partir de $V_{GS}=25\text{V}$.

Le rapport I_{on}/I_{off} , rapport entre le courant en direct I_{on} et le minimum du courant inverse I_{off} , est supérieur à 10^4 ; ce qui correspond aux valeurs communément obtenue pour des transistors organiques de type N. La rapide montée du courant de l'état bloquant (I_{off}) à l'état passant (I_{on}) témoigne d'une assez faible pente sous le seuil mesurée à $1.48\text{V}/\text{dec}$.

La tension de seuil, calculée par l'abscisse à l'origine de la partie linéaire de la caractéristique de transfert tracée en échelle linéaire, est de 7.52V pour 320nm d'épaisseur de SU-8. Elle est plus faible que les valeurs généralement obtenues pour des transistors de type N [1],[2].

Cependant, la valeur maximale de la mobilité d'effet de champ, calculée à partir de la transconductance g_m en utilisant l'équation du courant drain-source d'un transistor MOSFET en régime linéaire, n'est que de $3.4 \times 10^{-5} \text{cm}^2/\text{V.s}$. Cette valeur est relativement faible, même pour des OTFTs de type N. Cette faible mobilité de la couche active peut être liée à une mauvaise organisation des molécules évaporées qui donnerait une couche amorphe, dans ces conditions de dépôt (Température ambiante et vitesse de dépôt $0.4\text{Å}/\text{s}$) et de recuit (température inférieure à 120°C).

Avant de voir comment améliorer cette mobilité, nous allons tout d'abord vérifier la fiabilité du procédé de fabrication et de ces résultats en nous intéressant aux performances d'autres transistors fabriqués simultanément sur la même plaque.

I.1.1. Uniformité des caractéristiques électriques

L'isolant de grille utilisé (SU-8) étant déposée à la tournette (spin-coat), l'uniformité de l'épaisseur de cette couche n'est assurée qu'à 50nm près (16% de l'épaisseur moyenne) sur un substrat de 25cm². La non-uniformité d'épaisseur de la SU-8 peut affecter l'uniformité des caractéristiques des transistors sur un même substrat et spécialement leur tension de seuil. Pour vérifier cela, nous représentons, sur la figure 4.3, la caractéristique de transfert de transistors de même dimension, $W/L=250\mu\text{m}/10\mu\text{m}$, répartis sur les 4 différentes cellules.

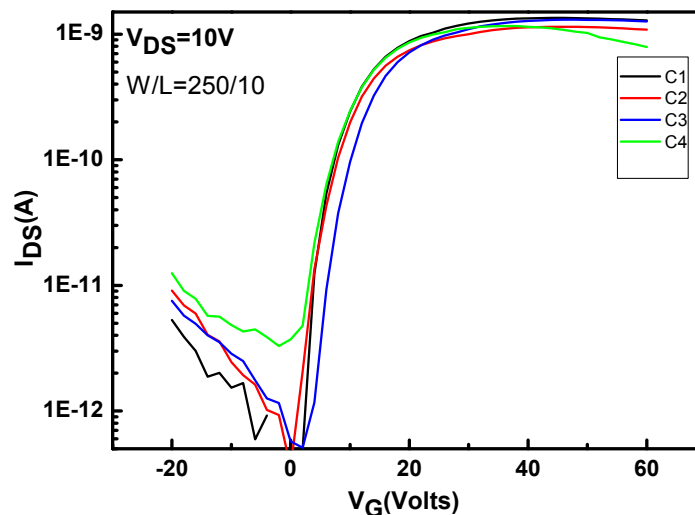


Figure4. 3 : Caractéristiques de transfert d'OTFTs de même taille, $W/L=250\mu\text{m}/10\mu\text{m}$, répartis sur les 4 cellules

Les transistors, de même dimension, situés sur les différentes cellules possèdent des caractéristiques électriques assez similaires et finalement peu dispersées. Sur le tableau 4.2, nous donnons les valeurs moyennes des paramètres des 4 transistors $W/L=250\mu\text{m}/10\mu\text{m}$ répartis sur les 4 cellules.

$\mu_{\text{moy}}(\text{cm}^2/\text{V.s})$	$V_{\text{THmoy}}(\text{V})$	$S_{\text{moy}}(\text{V/dec})$
$2,8.10^{-5} \pm 1,2.10^{-6}$	6.9 ± 0.9	2.5 ± 0.6

Tableau 4.2 : Caractéristiques moyennes de 4 OTFTs de même dimension $W/L=250\mu\text{m}/10\mu\text{m}$

Les caractéristiques du transistor $W/L=250\mu\text{m}/10\mu\text{m}$ sont assez rapprochées, avec une variation de 13% de la tension de seuil V_{TH} sur toutes les cellules et seulement 4% pour la mobilité d'effet de champ. La mesure de valeurs moyennes est très importante afin d'apprécier une possible différence des caractéristiques électriques lors de changement d'un des paramètres de fabrication. A noter que toutes les mobilités calculées présentées dans ce chapitre, sont des mobilités apparentes et donc éventuellement limitées par les résistances de contact.

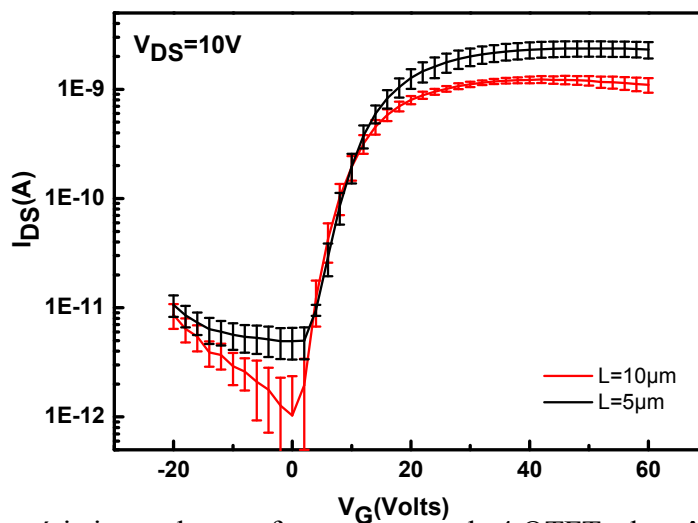
Les caractéristiques moyennes de 19 dispositifs de dimensions différentes, sur un même substrat sont représentées dans le tableau 4.3 :

$\mu_{\text{moy}} (\text{cm}^2/\text{V.s})$	$V_{\text{THmoy}} (\text{Volts})$	$S_{\text{moy}} (\text{V/dec})$	$I_{\text{on}}/I_{\text{off}}$
$(2.7 \pm 0.4).10^{-5}$	7.1 ± 0.9	2.7 ± 0.8	$>10^4$

Tableau 4.3 : Caractéristiques moyennes sur 19 OTFTs de différentes dimensions

I.1.2 Effet des dimensions sur les caractéristiques électriques

Les caractéristiques moyennes de transistors de dimensions différentes, ayant la même largeur $W=250\mu\text{m}$ et des longueurs L différentes sont représentés sur la Figure4.4

Figure4. 4 : caractéristiques de transfert moyennes de 4 OTFTs de même largeur W avec des longueurs L différentes

A $V_G=30V$, la valeur moyenne de I_{DS} des transistors $L=10\mu m$ est $1.22nA$, alors qu'elle est de $2nA$ pour $L=5\mu m$. Le courant relevé pour $L=5\mu m$ est pratiquement 2 fois plus important que le courant relevé pour $L=10\mu m$, ce qui est cohérent compte tenu de l'équation régissant le transistor en régime linéaire où l'effet de champ est inversement proportionnel à la distance entre les électrodes source et drain.

I.2. Caractérisation structurale des couches de $LPP(CN_2)_2$ déposées.

Pour comprendre les résultats électriques des transistors précédents, il est nécessaire de connaître l'organisation moléculaire d'une couche de $LPP(CN_2)_2$ évaporée. Cependant, la faible épaisseur des couches déposées et leur sensibilité aux conditions de caractérisation conventionnelle limitent les manipulations possibles afin de caractériser la qualité de l'ordre structural de ces couches.

Une des techniques qui nous a permis d'évaluer l'organisation structurale est le MET (Microscopie électronique à transmission). Une image MET prise sur une couche déposée dans les mêmes conditions que les dispositifs (dépôt à température ambiante et vitesse de dépôt $0.4A^\circ/s$ sur une grille de TEM en cuivre) est présentée sur la Figure 4. 5.

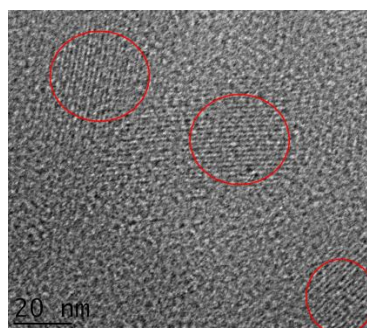


Figure 4.5 : Image MET d'une couche $LPP(CN_2)_2$ déposée à T_{amb} , $d_r=0.4A^\circ/s$

La couche de $LPP(CN_2)_2$ possède, d'après la figure 4.5, une structure nanocristalline, des plans cristallisés, à courte distance apparaissent. Ces petites zones cristallisées possèdent des orientations différentes comme indiqué à l'intérieur des cercles en rouge Figure 4.5. Ces zones cristallisées, de taille nanométrique (env $35nm$), sont séparées par des zones amorphes. D'après l'image MET, il apparaît que la phase cristalline de $LPP(CN_2)_2$ est noyée dans un milieu amorphe. En d'autres termes, la fraction amorphe paraît plus importante que la fraction cristallisée. Ceci peut expliquer la faible mobilité des porteurs dans ces conditions.

La qualité d'organisation des molécules de la couche évaporée dépend généralement des conditions de dépôt de celle-ci. Par ailleurs, il est évident qu'une bonne organisation intermoléculaire conduirait à de bonnes performances électriques des dispositifs. Pour cela, nous nous intéressons par la suite aux conditions de dépôt afin d'améliorer la qualité structurale du LPP(CN₂)₂ évaporé.

I.3. Effet de la vitesse de dépôt de LPP(CN₂)₂ sur les performances des OTFTs

Dans le but d'améliorer la mobilité à effet de champ des dispositifs, nous nous sommes focalisés sur la qualité cristalline de la couche active afin d'optimiser ses propriétés et donc la mobilité des porteurs dans le canal.

La technique de croissance des couches par évaporation thermique, de manière générale, ne fait pas intervenir un grand nombre de paramètres contrôlables lors du dépôt. Les deux paramètres pouvant être contrôlés dans notre cas sont la vitesse de dépôt et la température du substrat lors du dépôt. La vitesse du dépôt est contrôlée par le chauffage du creuset, donc par le biais de la tension appliquée aux bornes du creuset.

Dans ce qui suit, nous étudierons l'effet de la vitesse de dépôt sur les caractéristiques électriques des transistors.

Tous les transistors sont élaborés et caractérisés dans les conditions les plus reproductibles possibles. L'épaisseur de la couche active est gardée constante pour tous les dépôts ($e=10\text{nm}$) et le substrat n'est pas chauffé pendant le dépôt. Les vitesses de dépôt choisies sont : $0.1\text{A}^\circ/\text{s}$, $0.4\text{A}^\circ/\text{s}$, $1\text{A}^\circ/\text{s}$ et $2\text{A}^\circ/\text{s}$.

La Figure 4.6 présente les courbes de transfert moyennes sur au moins 3 OTFTs de taille $W/L=500\mu\text{m}/10\mu\text{m}$, pour chaque vitesse de dépôt.

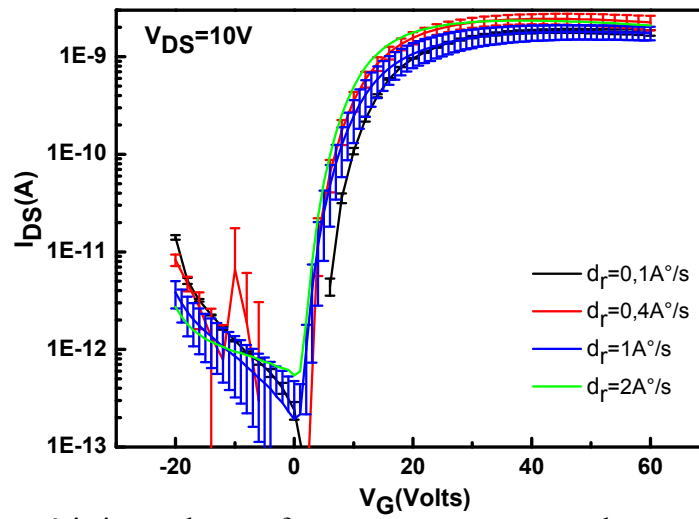


Figure 4. 6 : Caractéristiques de transfert moyennes correspondant aux différentes vitesses de dépôt

A première vue, pratiquement aucune différence notable de mobilité n'est observée entre les caractéristiques de transfert. Nous représentons la mobilité moyenne calculée pour 15 transistors de tailles différentes pour les 4 vitesses de dépôt sur la Figure 4.7.

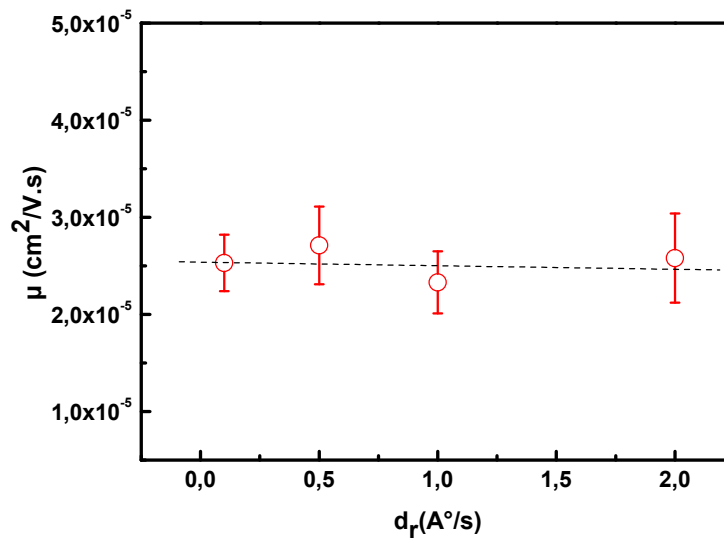


Figure 4. 7: Evolution de la mobilité moyenne de 15 OTFTs en fonction de la vitesse de dépôt du LPP(CN₂)₂

Il semble, sur la Figure 4.7, que la vitesse de dépôt des couches de LPP(CN₂)₂ n'a aucun effet sur la mobilité à effet de champ des dispositifs, qui en moyenne reste fixe à $2,5 \times 10^{-5} \text{ cm}^2/\text{V.s}$. Les valeurs moyennes des caractéristiques sont rassemblées dans le tableau 4.4 :

Vitesse de dépôt (Å/s)	0.1	0.4	1	2
μ_{moy} (cm ² /V.s)	2.5±0.3	2.7±0.4	2.3±0.3	2.6±0.5
V_{THmoy} (Volts)	7±1.2	7.3±0.9	7.2±0.9	6.6±0.7
S_{moy} (V/dec)	2.1±0.5	2.7±0.8	1.4±0.5	1.6±0.5

Tableau 4.4 : Caractéristiques moyennes sur 15 OTFTs à base de LPP(CN₂)₂ déposé à différentes vitesses de dépôt.

L'absence d'effet de la vitesse de dépôt sur la mobilité des transistors pour le cas de la molécule LPP(CN₂)₂ n'est pas un résultat aberrant. L'effet de la vitesse de dépôt d'une couche organique évaporée sur les caractéristiques des OTFTs est très dépendant de la molécule utilisée. Une diminution linéaire de la mobilité en fonction de la vitesse de dépôt a, par exemple, été trouvée pour la molécule de PCHDI [3]. Un optimum de vitesse de dépôt a par ailleurs été trouvé pour des couches de pentacène [4]. Dans le cas de la molécule LPP(CN₂)₂ la vitesse de dépôt ne semble avoir aucun effet sur la mobilité des porteurs. Il est alors possible que la mobilité dans les OTFTs à base de LPP(CN₂)₂ soit intrinsèquement limitée par la structure chimique de la molécule.

I.4. Stabilité électrique des transistors LPP(CN₂)₂

Malgré la faible mobilité obtenue, les transistors à base de LPP(CN₂)₂ peuvent encore être intéressants si ces derniers présentent une bonne stabilité aussi bien temporelle qu'électrique.

I.4.1. Mesures consécutives de caractéristiques de transfert

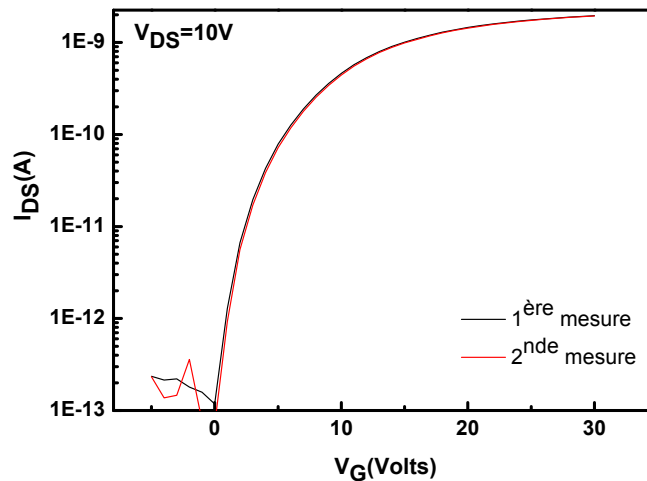


Figure 4.8 : Mesures (I-V) successives sur un OTFT à base de $\text{LPP}(\text{CN}_2)_2$ $W/L=1000\mu\text{m}/5\mu\text{m}$

Un premier test consiste à mesurer au moins 2 fois de suite la caractéristique de transfert d'un transistor. La Figure 4.8 montre que les courbes de transfert successives à 2 mesures successives sont pratiquement superposées. Ceci est un premier résultat montrant la reproductibilité électrique des dispositifs réalisés à base de $\text{LPP}(\text{CN}_2)_2$ sans recuit ni traitement de l'interface isolant-couche active ou bien des électrodes injectrices.

I.4.2. Mesure d'hystérésis

Le deuxième test important concerne la mesure de la caractéristique de transfert dans le sens croissant des tensions de grille puis dans le sens décroissant. Habituellement, pour les transistors organiques, ces 2 courbes ne sont pas confondues. Le décalage en tension entre ces deux courbes est appelée hystérésis. La figure 4.9 montre ces 2 courbes pour un OTFT à base de $\text{LPP}(\text{CN}_2)_2$ de dimension $W/L=1000\mu\text{m}/5\mu\text{m}$. Un décalage est observé entre ces deux courbes.

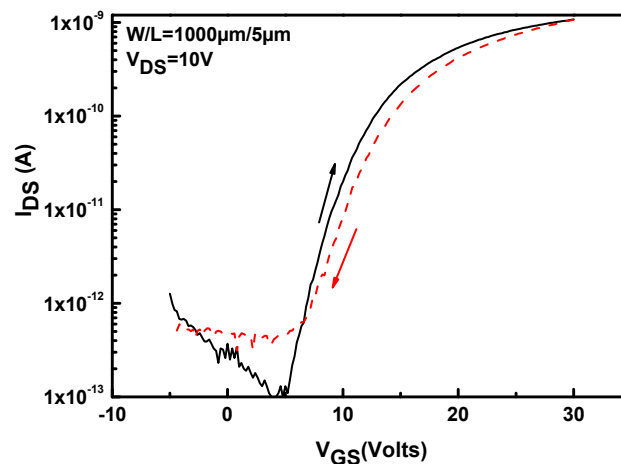


Figure 4.9 : Mesure d'hystérésis d'un OTFTs à base de $\text{LPP}(\text{CN}_2)_2$ à $V_{DS}=10\text{V}$

L'origine de l'hystérésis est complexe à expliquer dans un transistor. Ce phénomène peut être lié à la couche active, à l'interface couche active/isolant, à l'isolant et/ou à l'injection par l'électrode de grille. Cependant, l'origine la plus probable de l'hystérésis reste l'isolant de grille qui peut piéger et dé-piéger des porteurs injectés par l'application du champ électrique et/ou qui contient des charges mobiles se déplaçant sous l'effet de ce champ. L'hystérésis dépend ainsi beaucoup de la qualité de l'isolant et est d'autant plus important que l'isolant utilisé est de nature organique (dipôles, restes de solvants...).

L'hystérésis, définie comme la différence des tensions de seuil déduites des 2 courbes de la figure 4.9, est de 1.7V. Cette valeur est faible si nous la comparons aux travaux de T.Marks et son équipe sur l'hystérésis d'OTFTs de type n où des isolants de nature organique sont utilisés [5]. Dans ces travaux sur la molécule DFHCO-4T par exemple, l'hystérésis est compris entre 7 et 60 Volts suivant les isolants utilisés : PS (Polystyrene), PVA (polyvinyl alcohol), CPS (PS réticulé), PS-ox (PS traité sous un plasma d'oxygène).

I.4.3. Stabilité dans le temps des transistors

Encouragés par ces premiers résultats, la stabilité des transistors stockés sous azote a été testée. La figure 4.10 montre l'évolution du courant direct d'un transistor stocké sous azote pendant 7 mois.

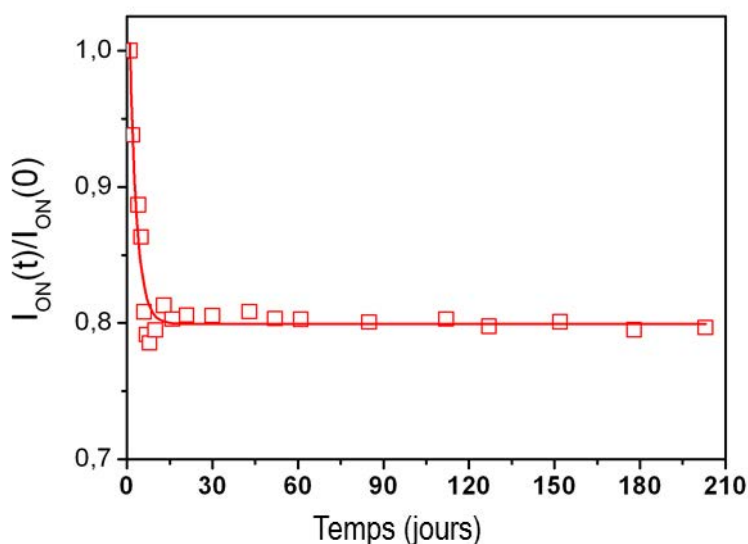


Figure 4.10 : Evolution du courant des dispositifs sur une durée de 7 mois après stockage sous azote

Le courant I_{DS} se dégrade durant les 48h qui suivent la fabrication du transistor, avec une diminution de près de 20%. Après cette diminution le courant I_{DS} , à $V_{GS}=30V$, reste stable tout au long des 7 mois. Ainsi, même si la mobilité est faible, cette bonne stabilité sous azote est intéressante pour une éventuelle utilisation de ces transistors.

I.4.4. Stabilité en fonctionnement

La stabilité en fonctionnement est un autre paramètre important dans la détermination de l'applicabilité des dispositifs. Habituellement, elle est évaluée en soumettant les transistors à une forte tension de grille, largement supérieure à la tension de seuil, et en les caractérisant à intervalle régulier. Ces mesures de stress électrique consistent donc en l'application d'une tension grille supérieure à la tension de seuil afin de simuler un fonctionnement en régime direct (on-state) des transistors, laissant cependant les contacts source et drain court-circuités. Le suivi des paramètres du transistor, avec le temps de stress, nous permettra d'évaluer la stabilité des dispositifs en fonctionnement et de déterminer les mécanismes induisant d'éventuelles instabilités. Comme détaillé dans le chapitre 2, les principaux phénomènes pouvant être à l'origine de ces instabilités sont :

- 1- Nouvel équilibre structural de la couche active, dû à l'application du stress électrique, dont l'évolution de $\Delta V_{TH}(t)$ est une fonction d'exponentielle étirée suivant l'équation (1) :

$$\Delta V_{th} = (V_{Gstress} - V_{TH}(t=0)) \left(1 - \exp\left(-\frac{t}{\tau}\right)^\beta \right) \quad (1)$$

Le paramètre β est lié à la distribution énergétique des états de défauts et augmente linéairement avec la température et le paramètre τ est activement thermiquement suivant la loi $\tau = \nu^{-1} \exp(E_a / kT)$

- 2- Piégeage des charges dans l'isolant par des phénomènes de type effet tunnel

$$\Delta V_{th} = r_d \text{Log} \left(1 + \frac{t}{t_0} \right) \quad (2)$$

Le paramètre de lissage r_d est relié à la densité d'états de piégeage dans l'isolant et à la constante de « tunneling ».

L'évolution en exponentielle étirée (équation(1)) est largement utilisée. Elle décrit essentiellement l'évolution, dans le temps, de la réponse d'un système métastable à une contrainte donnée jusqu'à atteindre le nouvel état d'équilibre au bout d'un temps défini. Un système parfait, tel qu'un matériau hautement ordonné, ne subit aucun déséquilibre sous l'application d'une contrainte donnée, donc aucune réaction du système n'est observée. Un système désordonné comme un milieu amorphe, contenant des défauts de structure, subit inévitablement un déséquilibre sous l'application d'une contrainte. La réponse d'un tel système peut être décrite par une évolution d'exponentielle étirée, comme par exemple l'évolution de la tension de seuil des transistors à base de silicium amorphe. Il est donc évident que pour les matériaux organiques à caractère amorphe, ce modèle soit aussi valable afin de décrire les instabilités des transistors.

Cependant, le transistor ne contient pas que la zone active et la stabilité de la zone active ne suffit donc pas. En effet, l'interface qu'elle peut engendrer avec l'isolant ou même la quantité de défauts présents dans l'isolant induisent des instabilités dans le système. D'autres phénomènes peuvent intervenir, tels que l'injection des charges du canal vers l'isolant de grille, lors de l'application d'une tension de stress. Ce phénomène de piégeage opère par des phénomènes à effet tunnel. Il est régi par une évolution logarithmique de la tension de seuil selon l'équation (2).

Cette étude a été réalisée en 2 temps. Dans un premier temps, la tension de grille appliquée pendant le stress a été choisie supérieure, mais relativement proche, à la tension de seuil. Dans ce cas, le phénomène de piégeage ne devrait pas être important. Dans un second temps, la tension de grille a été augmentée à des valeurs largement supérieures à la tension de seuil de façon à favoriser un éventuel piégeage.

I.4.4.1.Faible tension de stress $V_{GStress}-V_{TH}=20V$

Une tension $V_{GStress}$, correspondant à une différence $V_{GStress}-V_{TH}=20V$, est appliquée entre la grille et la source d'un transistor de dimension $W/L=1000\mu m/20\mu m$; V_{DS} étant reliée à la masse. La tension $V_{GStress}$ est appliquée pendant 3heures. Toutes les 10 min, cette tension est supprimée permettant de relever une caractéristique de transfert $I_{DS}(V_{GS})$ à $V_{DS}=10V$.

L'évolution de la tension de seuil en fonction du temps de stress est donnée en Figure 4.11. Nous traitons ces résultats selon les deux équations (1) et (2), afin de définir le phénomène responsable du décalage ΔV_{TH} .

a- Traitement selon le modèle de nouvel équilibre structural de la couche active (forme en étirement exponentiel)

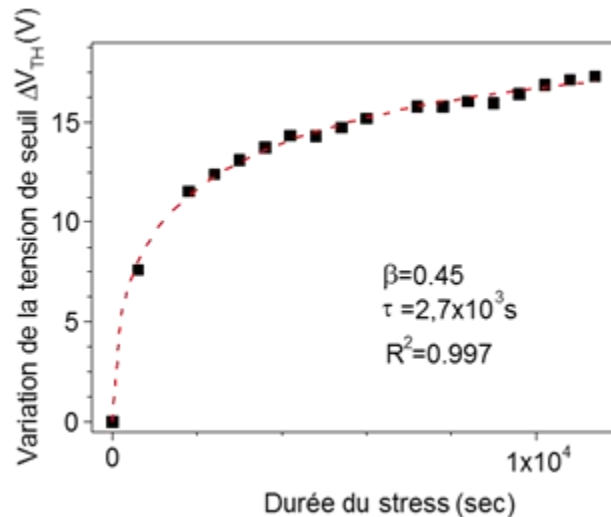


Figure 4.11 : Evolution de la variation de la tension de seuil $\Delta V_{TH}(t_{stress})$ au cours du stress $V_{GStress}-V_{TH}=20V$, lissée par la fonction en étirement exponentiel. Les paramètres de lissage β , τ et le coefficient de corrélation R^2 du lissage sont donnés dans la figure

La ligne discontinue correspond à l'équation d'étirement exponentiel. Le lissage est obtenu avec un facteur de corrélation $R^2=0.997$. Le paramètre de lissage $\beta=0.45$ semble cependant un peu plus élevé que ce qui est trouvé dans certaines publications [6],[7] ; ce qui indiquerait une distribution plus étroite des énergies de défaut liée à un plus faible désordre. La valeur de τ , $2.7 \times 10^3 s$, semble assez faible par rapport aux valeurs rapportées dans ces mêmes publications. Ceci indiquerait une évolution structurale plus rapide.

Ce phénomène d'évolution structurale, dû à l'instabilité de la couche $LPP(CN_2)_2$, semblerait ainsi responsable des instabilités des dispositifs sous l'application d'un stress électrique. Afin d'en être certains nous traitons les mêmes résultats selon le modèle de piégeage.

b- Traitement selon le modèle de piégeage

La même courbe expérimentale est lissée par l'équation (2) régissant le modèle de piégeage (Figure 4.12).

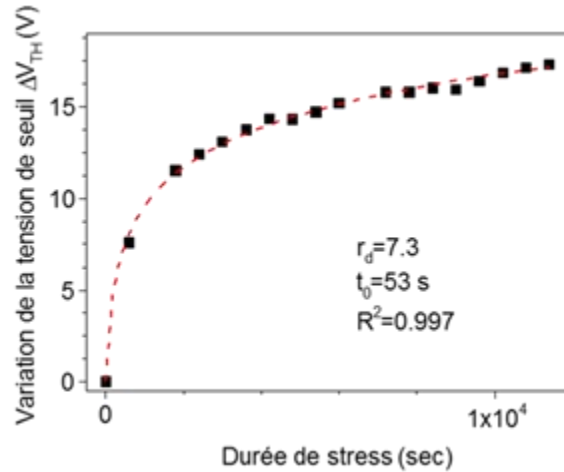


Figure 4.12 : Evolution de la variation de la tension de seuil $\Delta V_{TH}(t_{stress})$ au cours du stress lissée par la fonction logarithmique à $V_{GStress}-V_{TH}=20V$. Les paramètres de lissage r_d en Volts et t_0 en secondes et le coefficient de corrélation R^2 du lissage sont donnés dans la figure

Le lissage est obtenu avec un facteur de corrélation $R^2=0.997$. La courbe expérimentale est aussi bien lissée avec l'un ou l'autre des modèles. Les facteurs de corrélation sont les mêmes pour les 2 lissages. Il est ainsi difficile de définir le type de phénomène responsable des instabilités des transistors à partir du seul lissage.

Une première possibilité de différencier les 2 modèles est d'appliquer un stress à une tension de grille nettement plus élevée. Une tension de stress élevée pourrait avantager le piégeage par une plus importante injection de porteurs dans l'isolant.

I.4.4.2. Forte tension de stress $V_{GStress}-V_{TH}=40V$

Nous représentons le décalage ΔV_{TH} en fonction du temps de stress en 4.13. La même courbe expérimentale est lissée par l'équation de l'un ou l'autre des 2 modèles. Ici aussi, il est difficile de déterminer l'effet prépondérant entre l'évolution de la structure (équation d'exponentielle étirée) et le piégeage de porteurs dans l'isolant (équation 2). Le lissage par l'équation 2, avec un coefficient de corrélation plus important, semble cependant avantager le piégeage d'autant que le déplacement de la caractéristique pendant le stress est pratiquement parallèle (Figure 4.14), indiquant une pente sous le seuil pratiquement constante. En effet, tout changement structural de la couche active induit un changement de la pente sous le seuil.

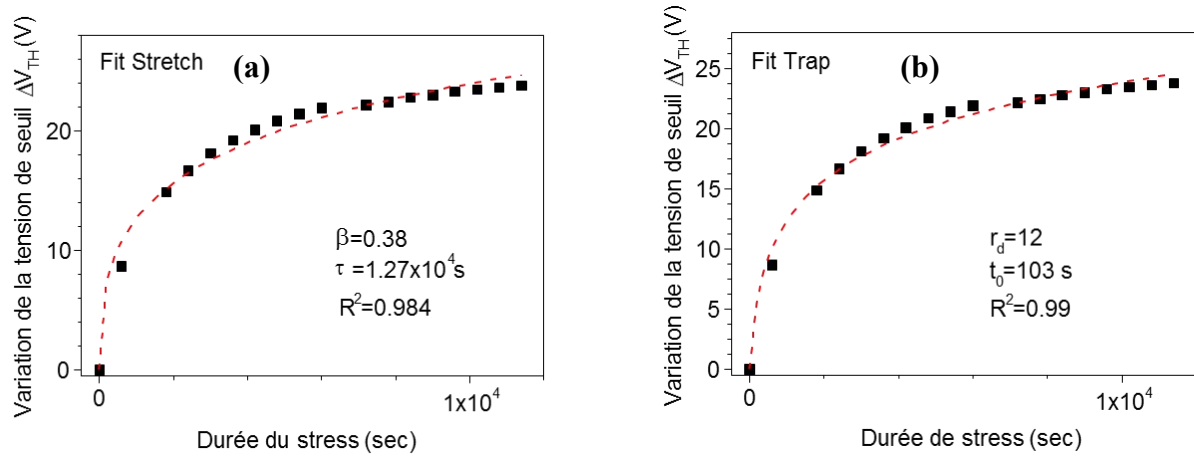


Figure 4.13 : Evolution $\Delta V_{TH}(t_{stress})$ modélisée selon la fonction d'étirement exponentiel (a) et selon la fonction logarithmique de piégeage (b) à $V_{GStress}-V_{TH}=40V$

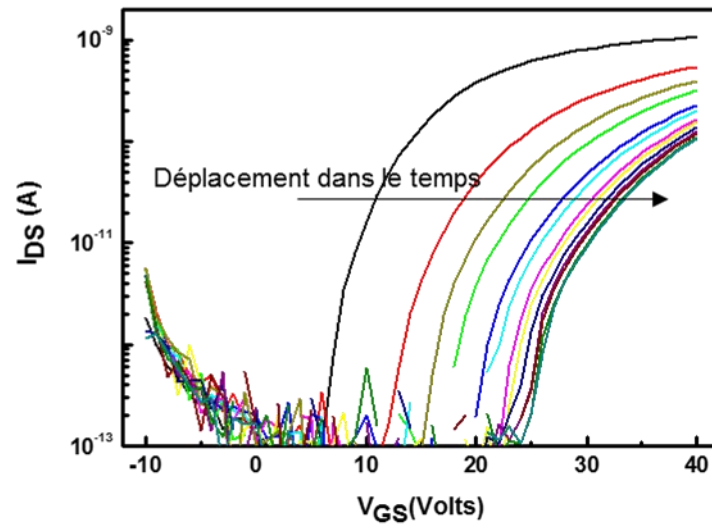


Figure 4.14 : évolution de la caractéristique de transfert d'un transistor à base de LPP(CN₂)₂ soumis à une forte tension de stress $V_{GStress}$, correspondant à $V_{GS}-V_{TH}=40V$, pendant 3 heures.

1.5.Conclusion

Les transistors à base de LPP(CN₂)₂ ont démontré de bonnes performances, avec de faibles V_{TH} autour de 7V et de faibles pentes sous le seuil autour de 2V/dec. La stabilité des transistors est satisfaisante avec l'absence de décalage lors de mesures successives et une faible hystérésis estimée à 1.7V. La stabilité de la structure chimique de la couche semble aussi

satisfaisante comme le montre la stabilité des transistors stockés pendant 7 mois sous azote. Cependant le fonctionnement sous forte tension de grille a révélé une nette dégradation de la tension de seuil et du courant avec le temps. De plus, la mobilité d'effet de champ des dispositifs reste faible, malgré des tentatives d'amélioration de la structure de la couche active par la variation de la vitesse de dépôt. Aucune amélioration de la mobilité n'a été obtenue par la modification des conditions de dépôt de cette couche.

Il est possible que la faible mobilité soit due à la structure intrinsèque de la molécule $\text{LPP}(\text{CN}_2)_2$ ou à son empilement lors de la croissance, qui ne peut aboutir à une conduction d'électrons satisfaisante. Il est donc nécessaire de s'intéresser à d'autres molécules afin d'essayer d'améliorer la mobilité des électrons dans les dispositifs.

**PARTIE II : LES TRANSISTORS
ORGANIQUES DE TYPE N à base de
IF syn méta (CN₂)₂**

Dans cette partie nous utilisons la molécule $\text{IF}(\text{CN}_2)_2$ méta comme couche active. Sa structure chimique est donnée en Figure 4.15

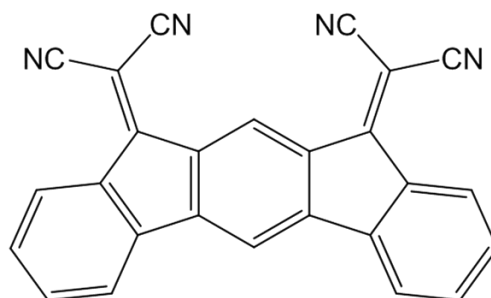


Figure 4.15 : structure chimique de la molécule $\text{IF}(\text{CN}_2)_2$ méta

Avec ses 3 cycles phényles (Figure 4.15), la molécule $\text{IF}(\text{CN}_2)_2$ possède une géométrie plus plane que la molécule $\text{LPP}(\text{CN}_2)_2$. Sachant que la géométrie de la molécule affecte la mobilité des transistors [8], l'utilisation de cette molécule comme couche active pour nos transistors pourrait conduire à de meilleures mobilités à effet de champ. La couche $\text{IF}(\text{CN}_2)_2$ est déposée dans les mêmes conditions que précédemment avec la couche $\text{LPP}(\text{CN}_2)_2$ (Tableau 4.5).

Pression (mbars)	8.10^{-7}
$d_r(\text{\AA}^\circ/\text{s})$	0.4
$T_{\text{dep}}(^{\circ}\text{C})$	30
Epaisseur (nm)	8-10

Tableau 4.5 : Conditions de dépôt de la couche $\text{IF}(\text{CN}_2)_2$

Le dépôt de la couche active marque la dernière étape du procédé du transistor. Les dispositifs sont aussitôt caractérisés sous environnement inerte.

II.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication

La Figure 4.16 représente des caractéristiques de sortie d'un transistor de dimension $W/L=1000\mu\text{m}/5\mu\text{m}$ et une caractéristique de transfert moyenne des 4 transistors de même taille, répartis dans les quatre différentes cellules sur le substrat.

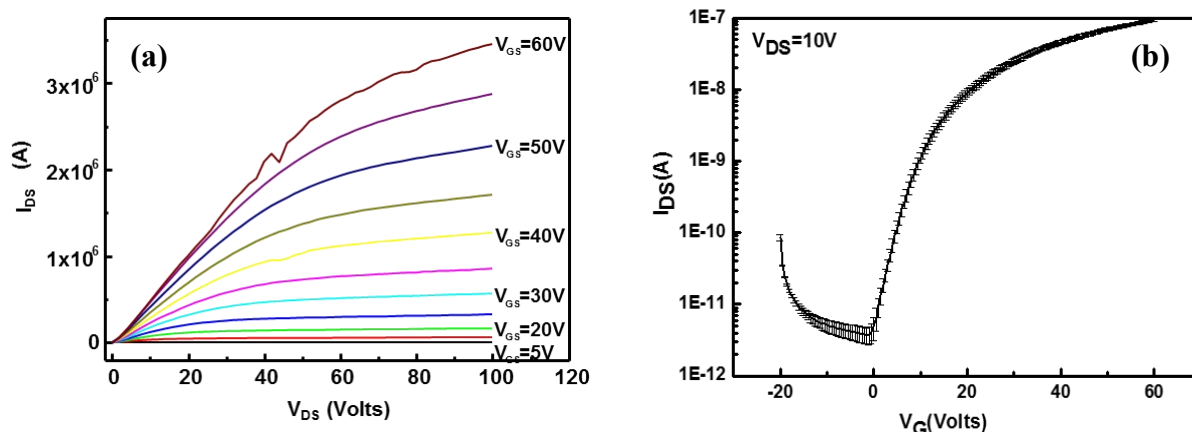


Figure 4.16 : Caractéristiques de sortie (a) d'un transistor à base de IF(CN₂)₂ méta de dimension W/L=1000μm/5μm et caractéristique de transfert (b) moyenne sur 4 OTFT de même taille, répartis sur le substrat de 5cm x 5cm de surface.

La première constatation est que le transistor est bien de type N avec un régime inverse pour les tensions de grille négatives et un régime direct pour les tensions de grille positives. L'autre constatation est qu'à $V_{DS}=10V$, le transistor est bien en régime linéaire au moins à partir de $V_{GS}=25V$.

Le rapport I_{on}/I_{off} , rapport entre le courant en direct I_{on} et le minimum du courant inverse I_{off} , est supérieur à 10^4 . La montée du courant de l'état bloquant (I_{off}) à l'état passant (I_{on}), se fait avec une pente sous le seuil de 3.62V/dec. La tension de seuil est $V_{TH}=19.4V$ et la mobilité d'effet de champ en régime linéaire de $\mu=1.3 \times 10^{-4} \text{cm}^2/\text{V.s}$. Cette valeur est presque 10 fois plus importante que la mobilité obtenue pour les transistors à base de LPP(CN₂)₂.

Sans aucun traitement, les transistors à base de IF(CN₂)₂ meta possèdent une mobilité bien meilleure que la mobilité des dispositifs à base de LPP(CN₂)₂. La molécule IF(CN₂)₂ meta semble être prometteuse afin d'obtenir des mobilités plus compétitives.

II.1.1. Caractéristiques à différentes températures

La mobilité plus importante trouvée avec cette molécule nous a poussés à approfondir sa caractérisation électrique en étudiant le comportement du transistor à différentes températures. La figure 4.17 (a) présente les caractéristiques de transfert d'un transistor, de dimension W/L=1000μm/5μm, à différentes températures croissantes de 30°C à 90°C. Le courant direct augmente avec la température. Le courant semble thermiquement activé comme le montre la

figure 4.17 (b). L'énergie d'activation décroît avec V_{GS} comme attendu pour un transistor MOS figure 4.17 (c). En augmentant V_{GS} , le nombre de porteurs accumulés dans le canal augmente et le niveau de transport se rapproche de la bande d'états étendus.

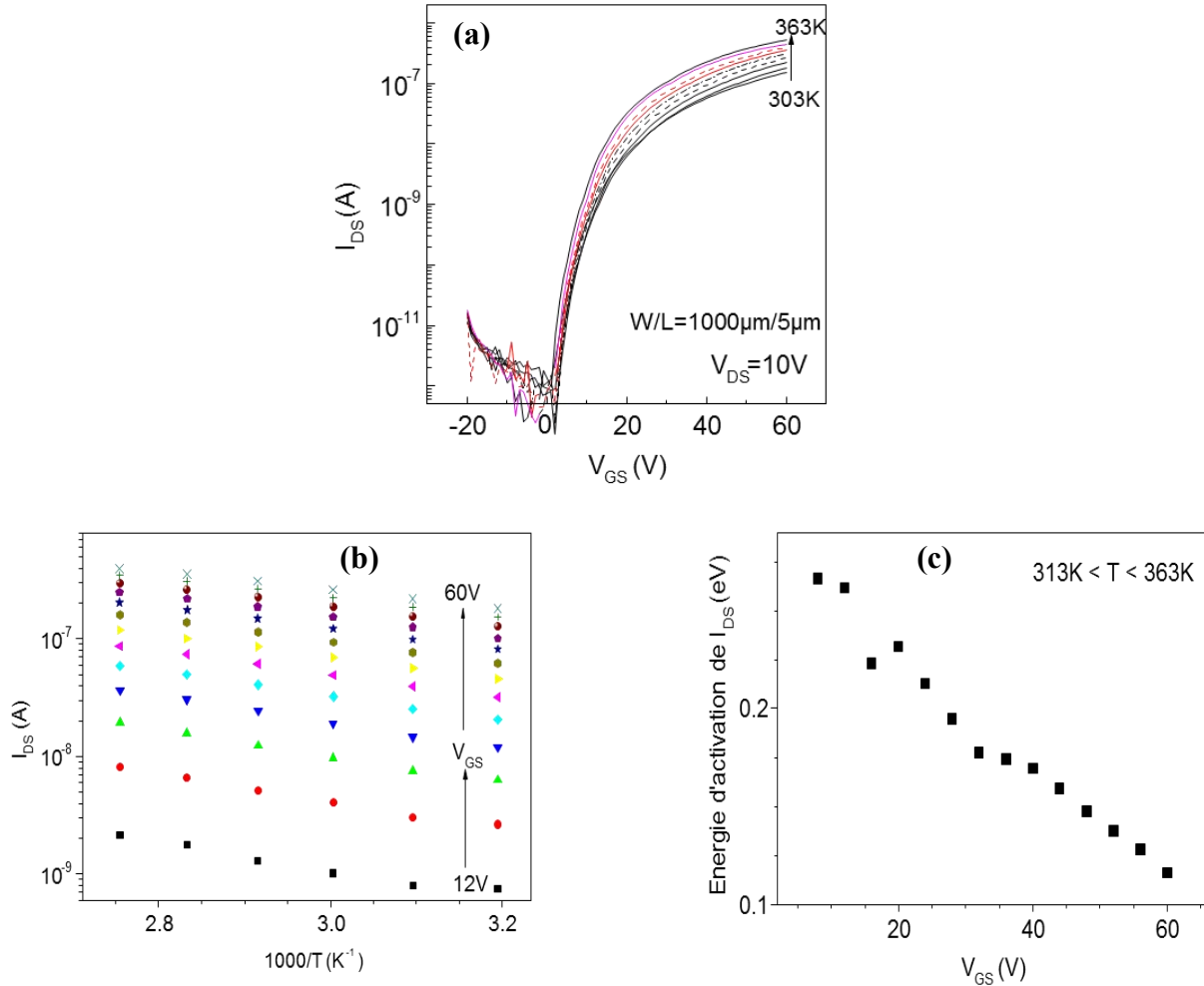


Figure 4.17 : Caractéristiques de transfert d'un transistor de dimension $W/L=1000\mu m/5\mu m$ à différentes températures (a), courant I_{DS} en fonction de l'inverse de la température à différentes valeurs de V_{GS} , montrant son activation thermique (b) et variation de son énergie d'activation avec V_{GS} (c).

Cette explication est tentante. Cependant, la faible valeur de l'énergie d'activation, 0,25 eV au début du régime sous le seuil, donne lieu à quelques interrogations. Cette faible valeur est assez commune avec les transistors organiques. Différents modèles ont été avancés dont le plus répandu est celui du multiple piégeage (Multiple Trap and Release model MTR) [9] et

[10]. Ce modèle suppose l'existence d'un niveau piège dominant sur lequel les porteurs, se déplaçant dans les états étendus, viennent se piéger et se dépiéger. La conduction est donc thermiquement activée à partir de ce niveau.

Cependant, il serait intéressant de tester le second modèle, celui du transport par saut entre états localisés sous l'effet de l'absorption ou l'émission d'un seul phonon, dit « Variable Range Hopping VRH ». A basse température, la conduction dans les états étendus est remplacée par une conduction par sauts sur des états localisés au voisinage du niveau de Fermi. La température limite entre les 2 modes de conduction dépend beaucoup de la concentration d'états localisés. Dans le silicium amorphe, cette limite est entre 150K et 250K suivant la qualité du matériau. Mais la conductivité VRH a été trouvée à des températures supérieures à la température ambiante dans d'autres matériaux. On peut citer, par exemple, le cas extrême de la conduction par sauts jusqu'à 1000K dans des polymères pyrolysés [11]. Ce modèle popularisé par l'article fondateur de N.F. Mott [12] a été largement utilisé pour les semiconducteurs organiques. La relation entre le courant et la température est définie dans ce modèle par la relation suivante :

$$I = I_{00} \exp\left[-\left(\frac{T_0}{T}\right)^{1/4}\right] \quad (3)$$

où T_0 est une température reliée à la densité d'états au niveau de Fermi $N(E_F)$ par l'expression $N(E_F)\gamma^{-3}T_0 =$ une constante donnée égale à 16 par Mott. $1/\gamma$ est l'extension de la fonction d'onde des états localisés.

La figure 4.18 montre la représentation du courant à différents V_{GS} en fonction de la température suivant l'équation 3. Un lissage linéaire des courbes nous permet de déduire le facteur pré-exponentiel I_{00} et la température T_0 pour chaque valeur de V_{GS} . Le modèle de Mott prévoit une certaine dépendance des 2 paramètres à travers $N(E_F)$. En effet I_{00} doit augmenter avec $N(E_F)$ alors que T_0 doit diminuer. Pour vérifier ceci, nous traçons le logarithme de I_{00} en fonction de $T_0^{1/4}$ dans la figure 4.19. Une remarquable relation linéaire de pente positive existe entre les 2 sur plus de 4 décades du courant I_{00} . Cependant nous trouvons ici que les 2 paramètres I_{00} et $T_0^{1/4}$ augmentent simultanément.

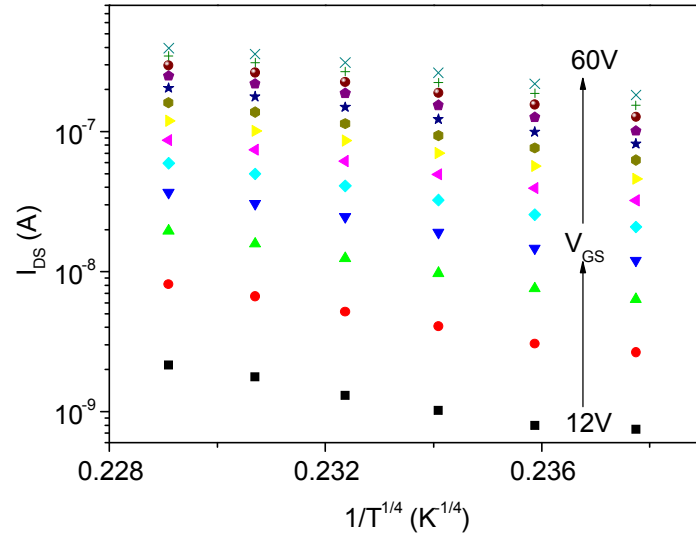


Figure 4.18 : Logarithme du courant I_{DS} à différents V_{GS} en fonction de la puissance $1/4$ de la température, montrant la possibilité de lisser les courbes par une relation linéaire.

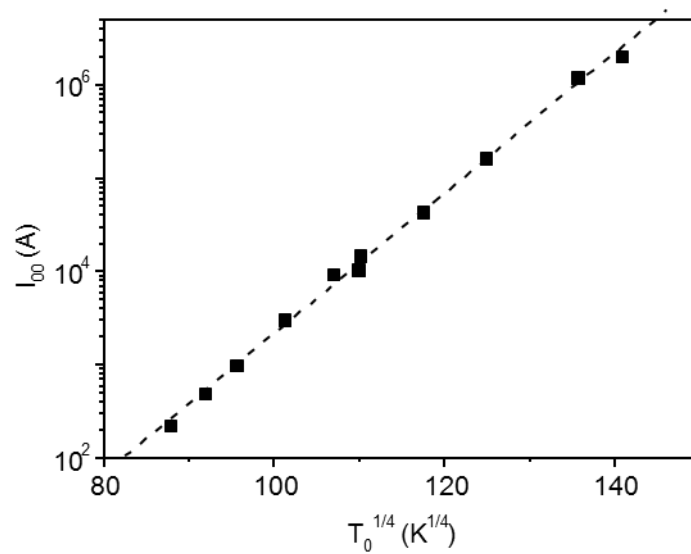


Figure 4.19 : Relation linéaire à pente positive entre le logarithme de I_{00} et $T_0^{1/4}$

L'augmentation simultanée de I_{00} et $T_0^{1/4}$ est en contradiction avec le modèle de Mott qui prévoit une évolution inversée.

C. Godet [13] s'est intéressé à cette différence avec les prévisions du modèle de Mott en prenant le cas d'une distribution exponentielle d'états autour du niveau de Fermi au lieu de la distribution constante considérée par Mott. Avec cette distribution exponentielle, le modèle prévoit un produit $N(E_F)\gamma^{-3}T_0 = 301$ et non plus 16 et une relation linéaire entre le logarithme

de I_{00} et $T_0^{1/4}$ si le produit $N(E_F)\gamma^{-3}$ est compris entre 10^{-5} et 1. Pour des produits plus grands, il n'est pas possible de distinguer entre les modèles de densité d'états constante ou exponentielle.

Dans notre cas, les produits $N(E_F)\gamma^{-3}$, à différentes valeurs de V_{GS} , calculés à partir de la valeur de T_0 , sont représentés dans le tableau 4.6.

Elles sont comprises dans la gamme 9×10^{-3} à 6×10^{-2} et sont donc dans la gamme de validité du modèle utilisant une densité d'états exponentielle.

T_0	$N(E_F)\gamma^{-3}$
$3,93575 \cdot 10^8$	0,00914
$3,39193 \cdot 10^8$	0,0106
$2,43594 \cdot 10^8$	0,01476
$1,90613 \cdot 10^8$	0,01887
$1,45985 \cdot 10^8$	0,02463
$1,47103 \cdot 10^8$	0,02445
$1,31178 \cdot 10^8$	0,02742
$1,05261 \cdot 10^8$	0,03417
$8,35279 \cdot 10^7$	0,04305
$7,13594 \cdot 10^7$	0,0504
$5,95373 \cdot 10^7$	0,0604

Tableau 4.6 : Valeurs du produit $N(E_F)\gamma^{-3}$ pour différentes valeurs de T_0 déterminées à partir du lissage linéaire des courbes de la figure 4.22.

L'ensemble de ces résultats montre bien que nous sommes en présence d'une conduction VRH dans une bande d'états exponentielle. Par un calcul différent, Vissenberg et Matters [23] arrivent à la même conclusion d'un transport VRH dans une bande d'états exponentielle dans les transistors à base d'organique amorphe.

Nous serions tentés de déduire cette densité d'états dans la gamme de variation de V_{GS} si nous connaissions la valeur de $1/\gamma$ qui est l'extension de la fonction d'onde des états localisés. A titre purement spéculatif, en prenant $1/\gamma$ égal à 1nm qui est une valeur raisonnable, on trouverait la densité d'états représentée en figure 4.20 en fonction de V_{GS} .

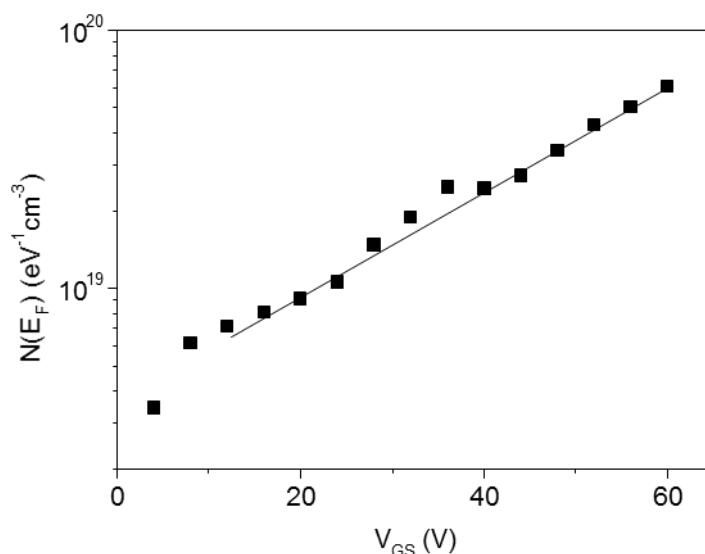


Figure 4.20 : Densité d'états parcourus par le niveau de Fermi lorsque la tension grille augmente de 5 à 60V. Cette densité est supposée à partir de la fixation arbitraire de l'extension de la fonction d'onde à 1 nm.

Ce paragraphe nous a permis de donner les caractéristiques électriques des transistors à base de $\text{IF}(\text{CN}_2)_2$ méta, à savoir la mobilité d'effet de champ, la tension de seuil, la pente sous le seuil et le rapport courant direct sur courant inverse. Il nous a permis aussi d'attribuer la conduction de ces transistors en mode direct à des sauts entre états localisés exponentiellement distribués. L'étude des phénomènes de transport dans ces couches nous permettra de comparer entre les différentes molécules et ainsi essayer de comprendre, les différences de performances des transistors organiques élaborés dans ce travail.

Nous allons maintenant nous intéresser à la fiabilité du procédé de fabrication des transistors.

II.1.2. uniformité des caractéristiques électriques

Afin d'évaluer l'uniformité des caractéristiques des transistors, nous représentons les caractéristiques de transfert des 4 différents transistors de même taille mais à différents emplacement sur le substrat sur la figure 4.21.

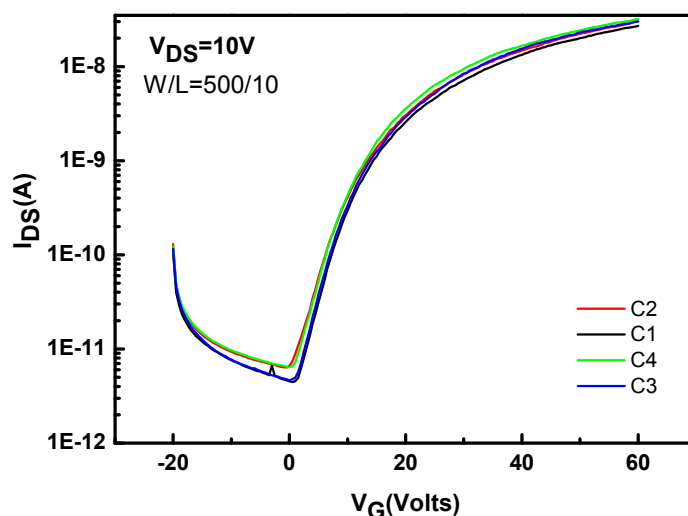


Figure 4.21 : caractéristiques de transfert d'OTFTs de même taille, réparties sur les 4 cellules

Les caractéristiques de transfert des transistors de même taille, mais à différents emplacements, sont très rapprochées et peu dispersées. Ceci illustre la bonne uniformité des transistors réalisés sur toute la surface du substrat.

Les paramètres électriques moyens de 20 transistors de différentes tailles sont résumés sur le Tableau 4.7.

$V_{TH\ moy}(V)$	$\mu_{moy}(cm^2/V.s)$	$S_{moy}(V/dec)$	I_{on}/I_{offmoy}
18.9 ± 1.4	$(1.6 \pm 0.2) \times 10^{-4}$	3.7 ± 0.6	$> 5.10^3$

Tableau 4.7 : valeurs moyennes des caractéristiques électriques de 20 OTFTs de tailles différentes

La variation de la tension de seuil V_{TH} sur le substrat n'excède pas 8% de la valeur moyenne; ceci démontre une bonne uniformité des différentes couches (SU-8 et $IF(CN_2)_2$ méta). La variation de la mobilité représente 12% de la valeur moyenne. Ces variations (V_{TH} et I_{DS}) sont largement tolérables dans l'élaboration de circuit d'adressage d'une matrice OLED par exemple.

II.1.3.Effet des dimensions sur les caractéristiques

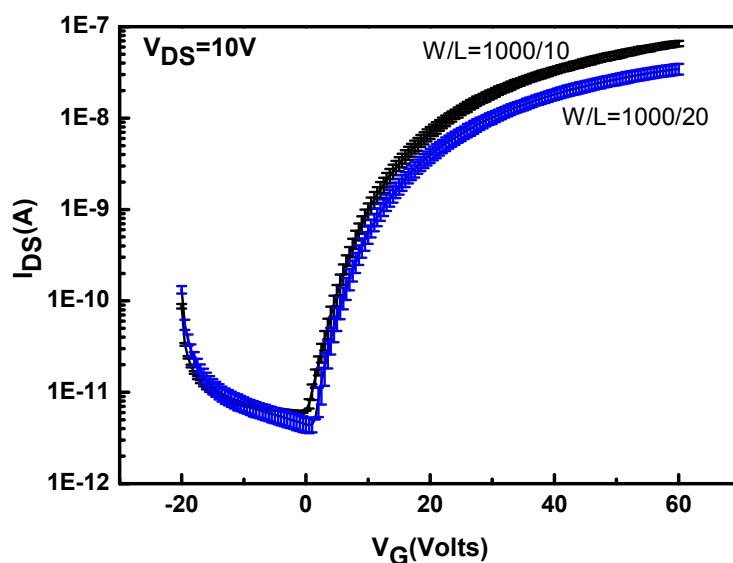


Figure4.22: Caractéristiques de transferts moyennes d'OTFTs ayant la largeur même $W=1000\mu\text{m}$, et des longueurs $L=10\mu\text{m}$ et $20\mu\text{m}$

La Figure 4.22 présente les courbes de transfert de deux transistors ayant la même largeur $W=1000\mu\text{m}$ avec des longueurs de canal différentes $L=10$ et $20\mu\text{m}$. Le courant I_{DS} à $V_{GS}=60\text{V}$ est de 34.6nA pour $L=20\mu\text{m}$, alors qu'il est de 65.7nA pour $L=10\mu\text{m}$, il est donc 2 fois plus important; ce qui est en corrélation avec l'équation du courant du transistor en régime linéaire.

Après la caractérisation des dispositifs et la validation du procédé pour cette molécule, nous procédons comme pour la molécule $\text{LPP}(\text{CN}_2)_2$, à une optimisation des paramètres d'évaporation de la couche active $\text{IF}(\text{CN}_2)_2$ méta.

II.2. Etude des conditions de dépôt de la couche active $\text{IF}(\text{CN}_2)_2$ méta

Comme nous l'avons signalé dans le chapitre 3, l'optimisation de la température du substrat et de la vitesse de dépôt de la couches active est une étape importante lors de la mise au point d'un procédé de réalisation de transistors performants basés sur cette couche.

II.2.1. Effet de la température du substrat T_{sub} sur les performances des OTFTs

La structure grille basse Contact Bas des transistors actuels nous permet d'évaluer l'effet des paramètres de dépôt de la couche active sur les performances des transistors. La couche active est déposée en dernier lieu sur des substrats réalisés exactement dans les mêmes conditions d'élaboration. Tout changement dans les paramètres des transistors ne peut provenir que d'une variation de la structure de la couche active.

II.2.1.1. Caractérisations électriques

Les températures étudiées sont : 30°C, 50°C, 70°C, 80°C, 90°C et 110°C. A noter que pour tous les dépôts de $\text{IF}(\text{CN}_2)_2$ méta la vitesse a été fixée à 0.4Å/s et l'épaisseur reste constante à 8nm.

Pour chaque condition T_{sub} , la mobilité moyenne est calculée sur au minimum 15 transistors. L'évolution de la mobilité moyenne en fonction des températures de dépôt est donnée sur la figure 4.23 (a).

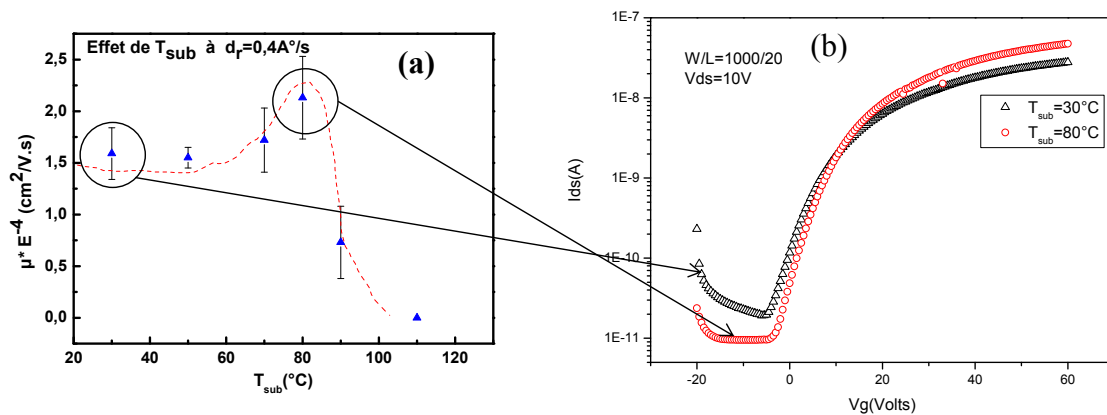


Figure 4.23 : (a) Evolution de la mobilité moyenne des OTFTs en fonction de T_{sub} (b) Caractéristiques de transfert d'OTFTs de même taille déposés à 30°C et 80°C

Sur la Figure 4.23(a), nous remarquons une augmentation de la mobilité linéaire de $\mu=1.6 \times 10^{-4} \text{cm}^2/\text{V.s}$ pour $T_{\text{sub}}=30^\circ\text{C}$ à $\mu=2.1 \times 10^{-4} \text{cm}^2/\text{V.s}$ pour $T_{\text{sub}}=80^\circ\text{C}$. Soit une augmentation de 32%, suivie d'une diminution pour $T_{\text{sub}} > 80^\circ\text{C}$ jusqu'à ce qu'elle devienne nulle à $T_{\text{sub}}=110^\circ\text{C}$. La caractéristique de transfert pour deux températures (30°C et 80°C) d'un transistor de dimension $W/L=1000\mu\text{m}/20\mu\text{m}$ est donnée en figure 4.23(b) illustrant une amélioration du courant direct et une diminution du courant inverse à 80°C.

Un optimum de mobilité pour une certaine température de dépôt a déjà été rapporté pour différents type de molécules ; DNTT [14], pentacène [15], PCHDI-TFB [16]. Pour une structure de type microcristalline, une augmentation de la taille des grains avec la température du dépôt est observée, il en résulte une augmentation de la mobilité à effet de champ. Pour vérifier ceci sur nos couches, nous allons étudier la structure morphologique des couches IF(CN₂)₂ méta déposées.

II.2.1.2.Caractérisation morphologique (AFM)

La morphologie des couches a été étudiée à partir d'observations AFM en mode Tapping sur des couches IF(CN₂)₂ méta déposées sur une couche d'or (Figure 4.24).

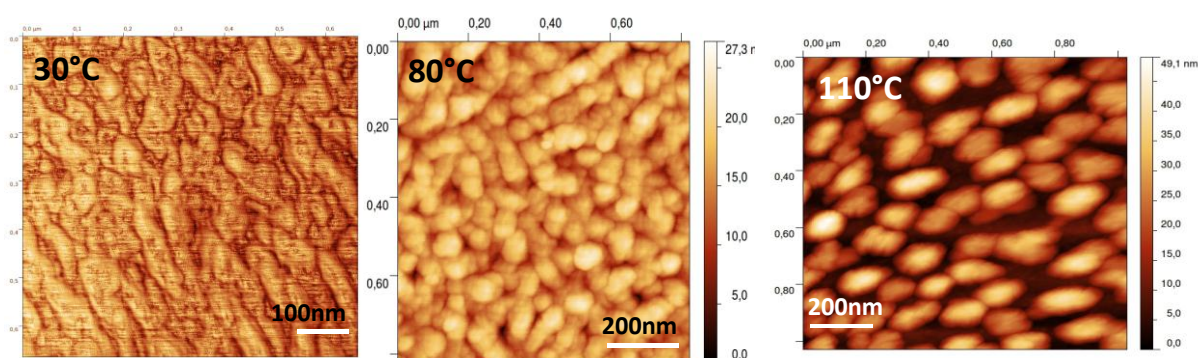


Figure4.24 : Images AFM sur des couches IF(CN₂)₂ méta déposées à différentes T_{sub}

La molécule IF(CN₂)₂ méta semble avoir une structure composée de grains. Ces grains de IF(CN₂)₂ méta sont sous forme de bâtonnets, de taille d'environ 50nm à T_{sub}=30°C. A T_{sub}=80°C, nous remarquons une légère augmentation de la taille des grains jusqu'à 60nm. Par ailleurs, la taille des grains continue à augmenter jusqu'à atteindre environ 100nm à T_{sub}=110°C.

Due à la faible nucléation à 110°C, le recouvrement entre les grains n'est plus assuré (figure 4.24). Ceci peut expliquer l'absence de conduction, donc d'effet de champs, pour les transistors correspondants. Afin de mettre en évidence la très faible conduction entre deux grains successifs de la couche, nous avons procédé à des mesures de AFM conducteur, les mesures ont été réalisées dans des conditions d'environnement inerte (sous argon).

II.2.1.3 Mesure AFM-conducteur

La figure 4.25 montre des mesures AFM conducteur sur l'échantillon déposé à 110°C, un potentiel est appliqué localement entre le substrat en or et le grain de molécule $\text{IF}(\text{CN}_2)_2$ méta (zone en vert sur la figure 4.25 (a)), ou bien entre le substrat en or et l'espacement entre les grains de la structure (zone en rouge sur la figure 4.25 (a)). Les caractéristiques courant-tension I-V, de la mesure AFM figure 4.25 (b), montrent la présence d'une conduction électrique dans un grain (courbe verte), alors que l'espacement entre deux grains semble peu ou pas conducteur (courbe rouge de la figure 4.25 (b)). Si l'espacement entre deux grains successifs est peu ou pas conducteur, la conduction latérale entre les grains peut évidemment en être entravée, voire même inexistante.

Ceci démontre bien l'hypothèse annoncée; la faible dispersion des grains dans les films déposés à 110°C n'assure pas le continuum de conduction dans la couche. Même si la cristallinité des couches déposées à 110°C est probablement plus importante, la très faible densité de grains conduit à une mobilité des transistors nulle.

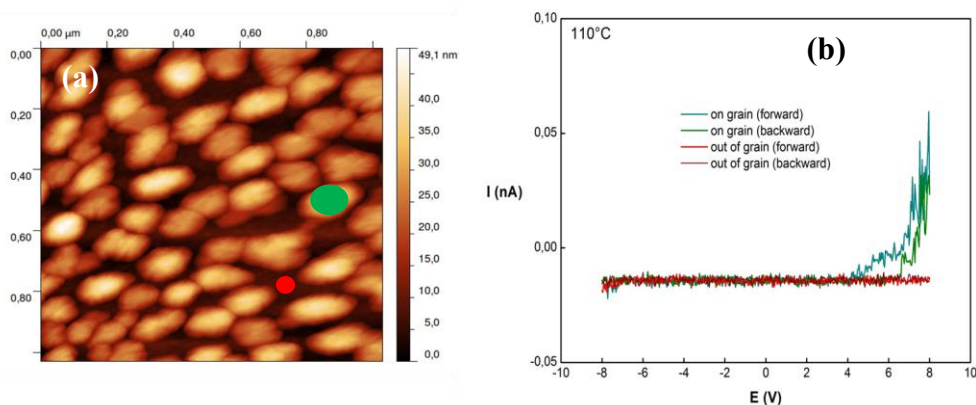


Figure 4.25 : (a) image AFM d'une couche $\text{IF}(\text{CN}_2)_2$ déposée à 110°C, (b) caractéristique I-V obtenue par mesure C-AFM

Ces images AFM permettent ainsi d'expliquer le non fonctionnement des transistors à base de couche active déposée à 110°C. Par ailleurs, la légère augmentation de la taille des grains, d'environ 50nm à 30°C jusqu'à 60nm à 80°C, peut expliquer l'augmentation de la mobilité à

effet de champ des transistors. Une caractérisation MET plus précise a été réalisée afin de mettre en évidence l'augmentation de la fraction cristalline à 80°C.

II.2.1.4. Caractérisation structurale (MET)

Les couches minces $\text{IF}(\text{CN}_2)_2$ méta analysées ont été déposées en même temps que les couches actives des transistors sur des grilles en cuivre-carbone perforées permettant de réaliser les mesures en transmission. Les résultats sont présentés sur la figure 4.26

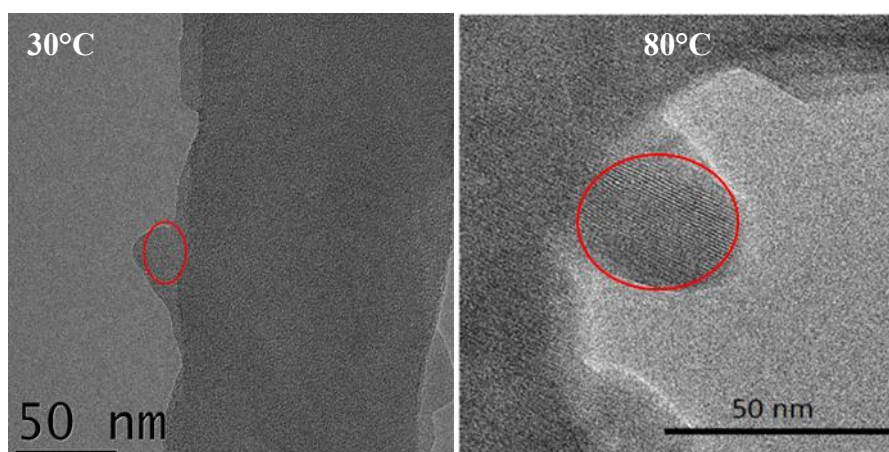


Figure 4.26 : Image MET des échantillons déposés à $T_{\text{sub}}=30^\circ\text{C}$ à gauche et $T_{\text{sub}}=80^\circ\text{C}$ à droite

Nous observons, pour les deux couches déposées à différentes températures, qu'une phase cristalline existe (intérieur des cercles rouges de la figure 4.26). Des plans cristallisés et bien ordonnés apparaissent avec une distance inter-plan mesurée de 0.8nm. Ceci indique que la molécule $\text{IF}(\text{CN}_2)_2$ méta possède une structure nanocristalline à l'intérieur d'un seul grain. Les mesures de diffraction électronique présentées sur la figure 4.27 permettent de distinguer les couches par leur ordre cristallin.

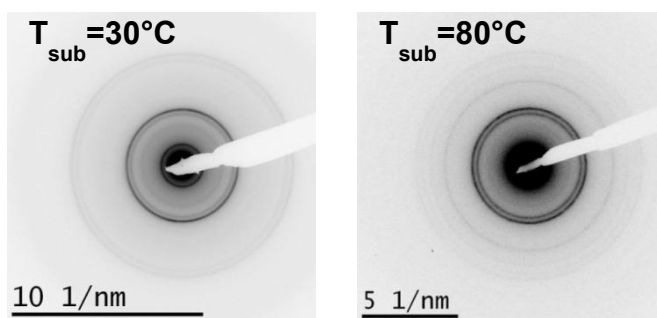


Figure 4.27 : Anneaux de diffraction électronique des échantillons déposés à 30°C et 80°C

Les anneaux de diffraction sont mieux définis dans le cas de l'échantillon déposé à 80°C, montrant ainsi un meilleur ordre cristallin. La diffraction de l'échantillon déposé à 30°C est typique d'un matériau à caractère amorphe contenant une faible fraction cristalline.

L'augmentation de mobilité dans le transistor à base de couche déposée à 80°C serait ainsi due à ce meilleur ordre cristallin.

Par ailleurs, l'augmentation de T_{sub} conduit à une augmentation de la taille des grains des couches jusqu'à ce que la continuité du film ne soit plus assurée et la conduction électrique devienne absente. Deux solutions peuvent être envisagées afin de s'affranchir de cette problématique, la première consiste en un dépôt d'une couche active plus épaisse, ceci devrait assurer la coalescence des grains malgré leur grande taille. La seconde solution serait de réaliser un double dépôt de la couche active. Ceci consisterait en un premier dépôt de la couche IF(CN₂)₂ méta à $T_{\text{sub}} = 110^\circ\text{C}$, suivi d'un second dépôt dans les mêmes conditions mais à plus basse température. Ce second dépôt permettra de connecter les grains entre eux et de retrouver la conduction latérale entre deux grains successifs.

En résumé de cette étude, une température optimale pour la mobilité à effet de champ des transistors a été trouvée à $T_{\text{sub}} = 80^\circ\text{C}$, pour une vitesse de dépôt de 0.4 Å/s. Elle conduit à une augmentation de la mobilité de 32% par rapport à sa valeur pour les transistors à base de couche déposée à 30°C. Cette augmentation est raisonnable si on compare par exemple aux travaux de l'équipe de H.Klauk [14] où l'amélioration de la mobilité des OTFTs à base de DNTT en couche active à $T_{\text{sub}} = 80^\circ\text{C}$ était de 35% par rapport à un dépôt à $T_{\text{sub}} = 30^\circ\text{C}$.

II.2.2. Effet de la vitesse de dépôt de couche IF(CN₂)₂ méta à $T_{\text{sub}} = 80^\circ\text{C}$

Après avoir fixé une température de dépôt optimale, nous procédons à une étude visant à fixer une vitesse de dépôt optimale pour les couches IF(CN₂)₂ méta, afin d'améliorer encore la mobilité à effet de champ. Pour ce faire, nous fixons la température de dépôt des couches à $T_{\text{sub}} = 80^\circ\text{C}$ et nous faisons varier la vitesse de dépôt de 0.1 Å/s à 2 Å/s. Dans ce cas l'épaisseur de la couche active est fixée, $e = 8\text{nm}$. Nous évaluons l'effet de la vitesse de dépôt sur les caractéristiques électriques des composants.

II.2.2.1. Caractérisations électriques

Sur la figure 4.28(a), nous présentons l'évolution de la mobilité à effet de champ moyenne en fonction de la vitesse de dépôt des couches. La figure 4.28(b) donne les caractéristiques de transfert moyennes sur des OTFTs de même taille, pour les vitesses $d_r = 0.1 \text{ A}^\circ/\text{s}$, $0.4 \text{ A}^\circ/\text{s}$ et $2 \text{ A}^\circ/\text{s}$.

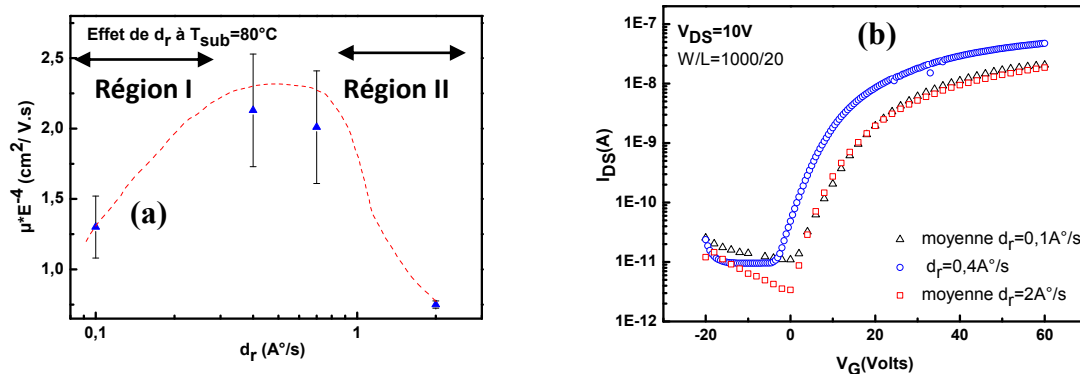


Figure 4.28: (a) Evolution de la mobilité moyenne en fonction de la vitesse de dépôt d_r à $T_{\text{sub}} = 80^\circ\text{C}$, (b) Caractéristique de transfert moyenne d'OTFTs avec la couche $\text{IF}(\text{CN}_2)_2$ méta déposée à $0.1 \text{ A}^\circ/\text{s}$, $0.4 \text{ A}^\circ/\text{s}$ et $2 \text{ A}^\circ/\text{s}$

En fonction de la vitesse de dépôt, nous observons une augmentation de la mobilité avec l'augmentation de la vitesse de dépôt jusqu'à une valeur maximale à $\mu = 2.1 \times 10^{-4} \text{ cm}^2/\text{V.s}$ à $d_r = 0.4 \text{ A}^\circ/\text{s}$. A partir de cette vitesse, nous remarquons une diminution de la mobilité à effet de champ jusqu'à atteindre une valeur minimale pour la plus grande vitesse de dépôt $2 \text{ A}^\circ/\text{s}$.

L'augmentation de la mobilité dans la région I de la Figure 4.28 (a) est due à l'augmentation du taux de nucléation. En rappelant qu'avec l'augmentation de la vitesse de dépôt (flux de molécule) le taux de nucléation augmente. En effet, des travaux sur la molécule de pentacène rapportent la même tendance [4], une augmentation de la mobilité avec la vitesse de dépôt jusqu'à une valeur optimale. La conduction électrique, dans ce cas, est favorisée par l'augmentation du recouvrement entre les grains, cette dernière étant assurée par l'augmentation du taux de nucléation.

A partir d'un taux de recouvrement optimum, l'augmentation de la vitesse de dépôt entraîne une plus faible diffusion des adatoms et une diminution de la taille des grains, expliquant la diminution de mobilité (région II).

II.2.2.2. Caractérisation structurale MET

La faible taille des grains à une vitesse de dépôt de 2Å/s a été confirmée à partir d'observations MET (Figure 4.29). Cette même figure montre l'existence de grains plus gros à plus faible vitesse de dépôt.

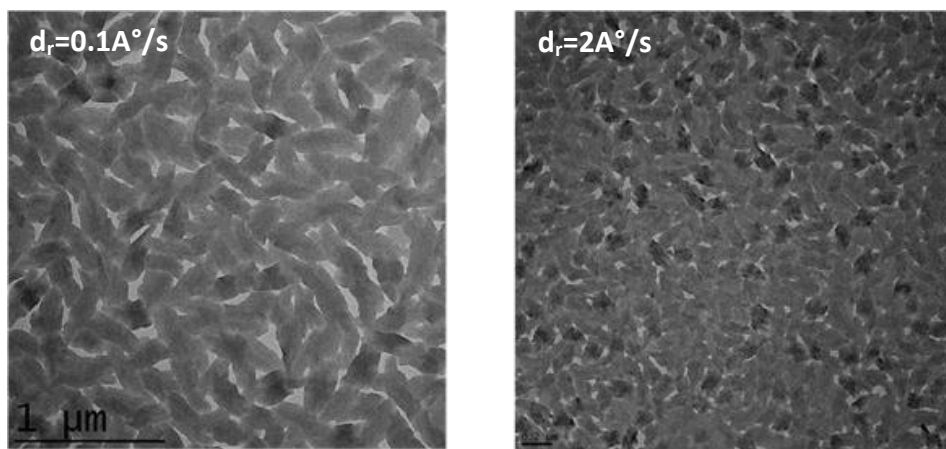


Figure 4.29 : Images TEM d'échantillons déposées à très faible $d_r=0.1\text{Å/s}$ et fort $d_r=2\text{Å/s}$

En résumé, pour ces faibles épaisseurs de dépôt, il semble qu'une vitesse de dépôt d'une couche de $\text{IF}(\text{CN}_2)_2$ méta de 0.4Å/s à une température de 80°C soit le meilleur compromis pour une taille de grains compatible avec un recouvrement assurant la conduction électrique.

Après cette étude d'optimisation des conditions de dépôt de la couche active, nous allons maintenant présenter les performances des transistors en stabilité.

II.3 Stabilité électrique des transistors $\text{IF}(\text{CN}_2)_2$ méta

II.3.1. Mesure d'hystérésis

La figure 4.30 montre les caractéristiques de transfert, d'un OTFT à base de $\text{IF}(\text{CN}_2)_2$ méta de dimension $W/L=500\mu\text{m}/10\mu\text{m}$, mesurées pour des tensions de grille croissantes puis décroissantes. Un décalage entre les deux courbes est constaté, le décalage de la tension de seuil est estimé à 16V . Ce déplacement reste très important, il est nécessaire de le réduire.

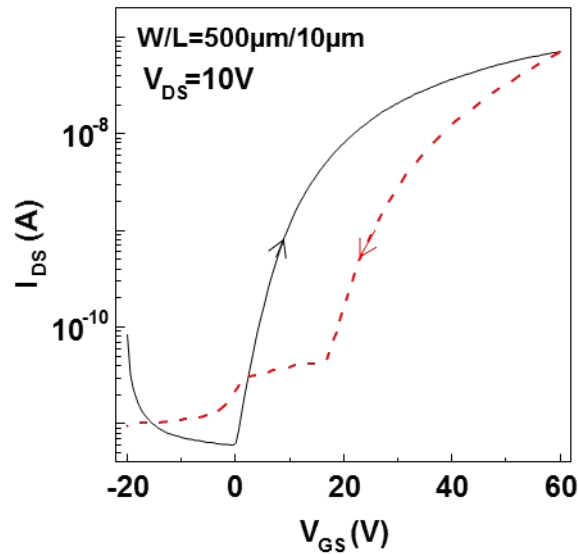


Figure 4.30 : Mesure d'hystérésis d'un OTFTs à base de $\text{IF}(\text{CN}_2)_2$ méta. Le déplacement de la caractéristique est estimé à 16V.

II.3.2 Stabilité dans le temps des transistors à base de $\text{IF}(\text{CN}_2)_2$ méta

La stabilité dans le temps des transistors stockés sous azote a été suivie pendant 9 mois. Sur la figure 4.31, nous représentons ses caractéristiques de transfert le jour de la fabrication et 9 mois après fabrication.

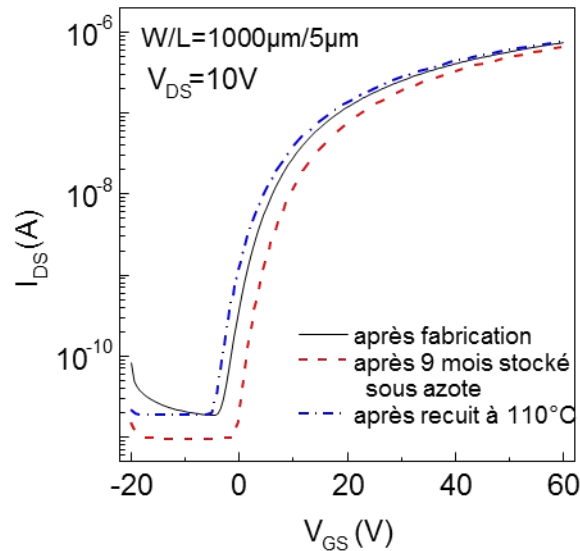


Figure4.31: Caractéristiques de transfert d'un OTFT, le jour de fabrication, 9 mois après fabrication et après recuit à 110°C après ces 9 mois

Après 9 mois de stockage sous azote, on constate un décalage de près de 15% de la tension de seuil V_{TH} . Cependant, ce décalage est réversible. Un recuit à 110°C sous azote pendant 90 minutes restore complètement la caractéristique.

II.3.3 Stabilité en fonctionnement des OTFTs à base de IF(CN₂)₂ méta

La stabilité en fonctionnement est évaluée en soumettant les transistors à une tension grille supérieure à la tension de seuil afin de simuler un fonctionnement en régime direct (on-state) des transistors, les contacts source et drain étant court-circuités. Cette tension de grille est appliquée pendant 3 heures. Elle est supprimée toutes les 10 minutes, le temps de l'acquisition d'une caractéristique de transfert. Comme lors de la caractérisation des transistors à base de LPP (CN₂)₂, les effets de faibles et de fortes tensions de grille sont étudiés successivement.

II.3.3.1. Faible tension de stress $V_{GStress}-V_{TH}=20V$ et différentes T_{stress}

Cette étude a été effectuée à 2 températures 30°C et 40°C afin de tester l'effet de la température sur la stabilité des transistors.

L'évolution de la tension de seuil (ΔV_{TH}) pendant 3 heures d'un stress équivalent à $V_{GStress}-V_{TH}=20V$ appliqué à 30°C et 40°C est représentée dans la figure 4.32 pour un transistor de dimension $W/L=1000\mu m/20\mu m$.

Comme attendu, la variation de la tension de seuil est plus importante pour un stress appliqué à plus haute température. La variation est de 17V à 30°C et 19,8V à 40°C. Cette variation reste comparable voire faible par rapport à d'autres travaux rapporté sur la molécule IF-monoF-dione, où la tension de seuil sous les mêmes conditions doublait après 90min de stress seulement [17].

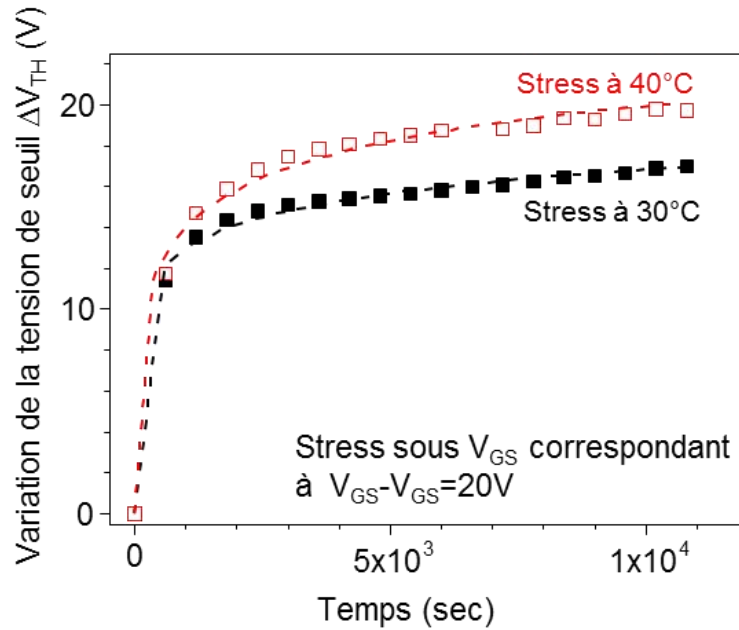


Figure 4.32 : Variation de la tension de seuil d'un transistor de dimension $W/L=1000\mu\text{m}/5\mu\text{m}$ à base de $\text{IF}(\text{CN}_2)_2$ méta soumis à une tension grille V_{GSstress} , avec $V_{\text{GSstress}} - V_{\text{TH}} = 20\text{V}$, à 30°C et 40°C pendant 3 heures. Les courbes en tirets représentent un lissage par l'équation d'exponentielle étirée (modèle de nouvel équilibre structural de la couche active sous l'effet du stress)

Ces courbes d'évolution de la tension de seuil pendant le stress peuvent correspondre à l'établissement d'un nouvel équilibre structural de la couche active sous l'effet du fort champ électrique appliqué ou à un piégeage de porteurs dans l'isolant de grille injectés par le fort champ appliqué. La variation peut être lissée par une loi en exponentiel étirée dans le premier cas et une loi logarithmique dans le second cas.

$$\Delta V_{\text{TH}} = (V_{\text{GSstress}} - V_{\text{TH}}(t=0)) \left(1 - \exp\left(-\frac{t}{\tau}\right)^\beta \right) \quad \Delta V_{\text{TH}} = r_d \text{Log}\left(1 + \frac{t}{t_0}\right)$$

La figure 4.32 montre un lissage presque parfait des courbes expérimentales par la loi en exponentiel étirée. Le coefficient de corrélation R^2 du lissage est égal en effet à 0,995 et 0,991 pour les courbes 30°C et 40°C respectivement.

Les paramètres de lissage τ et β sont donnés dans le tableau 4.8.

	β	τ (sec)
Stress à 30°C	0.18	5.5×10^3
Stress à 40°C	0.28	2×10^3

Tableau 4.8: paramètres de lissage τ et β de la variation de la tension de seuil par l'équation en exponentiel étirée sous l'effet des stress à 30°C et 40°C.

Ces paramètres de lissage semblent cohérents avec les valeurs annoncées pour les transistors organiques [6], [7], [17]. De plus, comme attendu dans ce modèle, β augmente et τ diminue quand la température de stress augmente.

On pourrait ainsi conclure que l'établissement d'un nouvel équilibre structural dans la couche active est à l'origine du déplacement de la caractéristique de transfert.

Cependant, un essai de lissage des courbes expérimentales par la loi logarithmique est presque aussi parfait que le premier avec des coefficients de corrélation du lissage de 0,995 et 0,992 pour les températures de 30°C et 40°C (Figure 4.33).

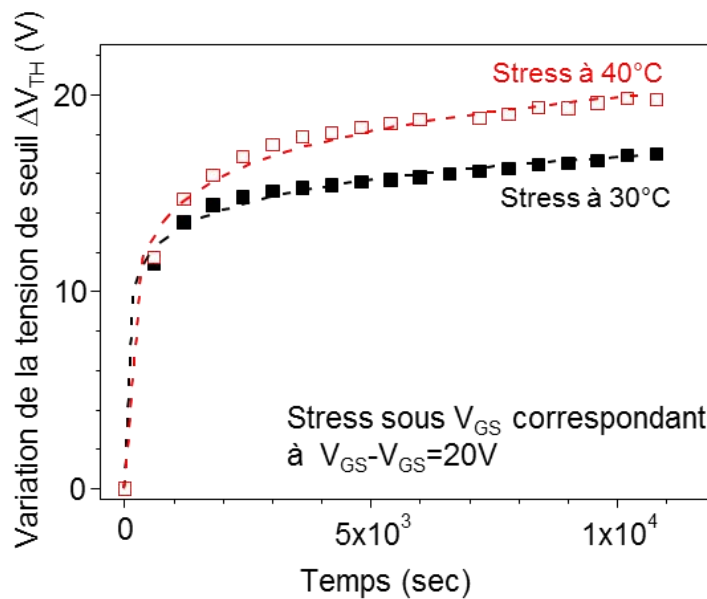


Figure 4.33 : Lissage des variations de la tension de seuil de la figure 4.32 par l'équation logarithmique (modèle du piégeage de porteurs dans l'isolant de grille).

Les paramètres de lissage r_d et t_0 sont donnés dans le tableau 4.9.

	r_d (V)	t_0 (sec)
Stress à 30°C	3,82	0.4
Stress à 40°C	5,7	3,34

Tableau 4.9: paramètres de lissage r_d et t_0 de la variation de la tension de seuil par l'équation logarithmique sous l'effet des stress à 30°C et 40°C.

Les valeurs de r_d et t_0 sont comparables à ce que l'on trouve dans la littérature [19].

Les bons lissages par les 2 modèles ne permettent pas de décider du modèle dominant. Afin d'essayer de favoriser le piégeage, nous augmentons fortement la tension de grille appliquée pendant le stress. La figure 4.34 montre la variation de la tension de seuil d'un transistor soumis à une tension grille $V_{GS\text{stress}} - V_{TH} = 40V$, à 30°C.

II.3.3.2. Fort $V_{GS\text{stress}} - V_{TH} = 40V$

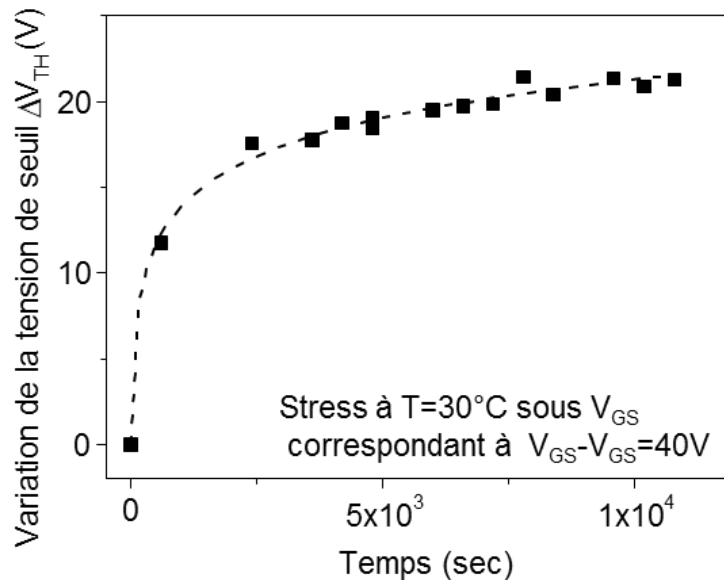


Figure 4.34 : Variation de la tension de seuil d'un transistor de dimension $W/L = 1000\mu m / 5\mu m$ à base de $IF(CN_2)_2$ méta soumis à une tension grille V_{GS} , $V_{GS\text{stress}} - V_{TH} = 40V$, et son lissage par la fonction logarithmique

Le lissage par la fonction logarithmique correspondant au modèle de piégeage est aussi bon que les précédents avec un coefficient de corrélation 0,993. Les paramètres de lissage r_d et t_0 sont égaux à 7,46V et 14,2 s respectivement.

Comme pour le stress à faible tension de grille, nous avons tenté de lisser la même courbe expérimentale par l'exponentielle étirée sans aucun succès. Il n'est pas possible de lisser la courbe par cette loi.

Cet échec permet d'attribuer la variation de la tension sous stress à forte tension de grille au piégeage prédominant des porteurs dans l'isolant de grille.

Pour confirmer l'attribution du déplacement au piégeage dans l'isolant, nous nous sommes intéressés à la variation du courant direct du transistor pendant le stress. Le courant direct diminue symétriquement à l'augmentation de la tension de seuil (Figure 4.35(a)). En conséquence de cette symétrie, le rapport de la variation du courant sur la variation de la tension de seuil est presque constant (Figure 4.35(b)).

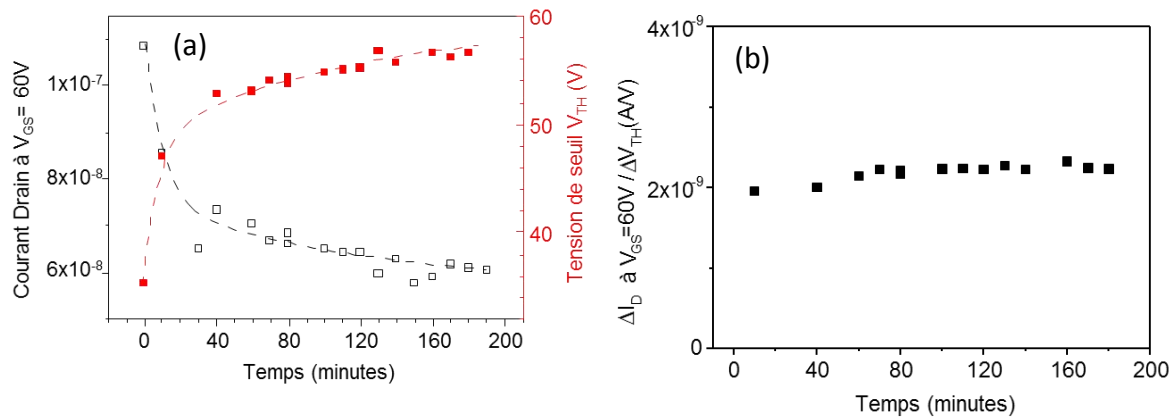


Figure4.35: Evolution symétrique du courant direct (a), pris ici à $V_{GS}=60V$, et de la tension de seuil pendant l'application d'une tension de grille, supérieure de 40V à la tension de seuil initiale. Leur rapport presque constant (b) confirme cette symétrie.

En régime linéaire, ce rapport est donné par l'équation suivante (4)

$$\frac{\Delta I_{DS}}{\Delta V_{GS}} = \frac{W}{L} \mu C_{ins} V_{DS} + cte \quad (4)$$

Le rapport constant indique une mobilité constante durant le stress électrique. L'absence de dégradation de la mobilité témoigne de l'absence de changement apparent de la structure de la

couche active au moins durant l'application d'une tension de grille élevée. Dans ces conditions la couche IF(CN₂)₂ méta semble stable.

En conclusion de cette étude sur les paramètres électriques des transistors à base de IF(CN₂)₂ méta et leur stabilité, ces transistors présentent une mobilité 10 fois supérieure à celle trouvée pour les transistors à base de LPP(CN₂)₂. Le mécanisme de conduction des électrons a été démontré principalement régi par le « Variable Range Hopping » dans une densité d'états exponentielle.

Stockés pendant 9 mois sous azote, la caractéristique de transfert des transistors se décale de 5V, le traitement thermique à 110°C pendant 90min sous azote restore la caractéristique initiale.

Soumis à une tension de grille supérieure à la tension de seuil, la caractéristique de transfert se décale vers les tensions positives. A faible tension de stress, ce déplacement n'a pu être interprété par l'un ou l'autre des modèles de nouvel équilibre structurale de la couche active ou de piégeage des porteurs dans l'isolant. Les 2 modèles lissent les courbes expérimentales avec de bons facteurs de corrélation. A forte tension de grille, le piégeage est avantagé et le déplacement de la tension de seuil n'a pu être lissé que par l'équation logarithmique.

II.4. Conclusion :

Les dispositifs réalisés à base de molécule IF(CN₂)₂ avec une configuration méta ont des performances acceptables, avec une stabilité largement comparable aux stabilités des transistors de type N communément fabriqués.

La valeur de la mobilité d'effet de champ reste cependant faible. Il est certainement possible de l'augmenter par des optimisations complémentaires. Par exemple un recuit des transistors à 110°C pendant 90min sous azote a permis d'augmenter la mobilité à $5.10^{-4} \text{cm}^2/\text{V.s}$, soit un facteur 3 comme le montre la figure 4.36.

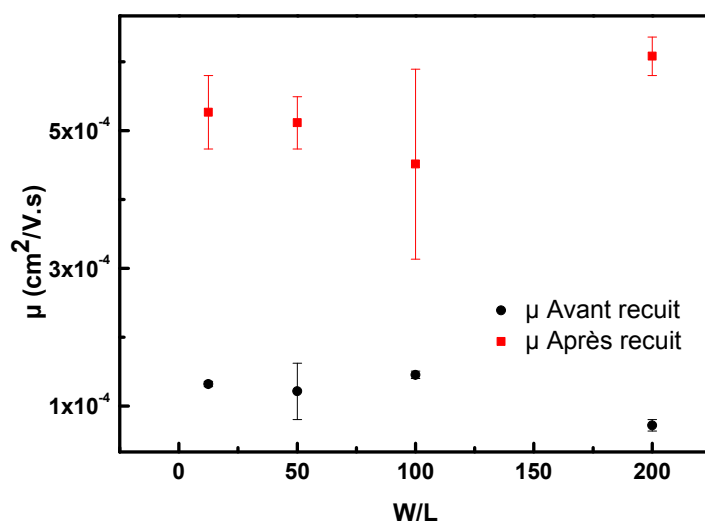


Figure4.36 : Mobilité moyenne des différents transistors (W/L) , avant et après recuit

D'autres possibilités d'amélioration sont envisageables. Cependant il est peu probable d'augmenter la mobilité à des valeurs intéressantes de l'ordre de $0.1 \text{ cm}^2/\text{V.s}$.

Pour cela, nous décidons d'utiliser une dernière molécule très semblable, mais avec les groupements dicyanovinylènes accrochés de part et d'autre du corps principal de la molécule. Cette nouvelle configuration de molécule augmente sa planéité et donc probablement la mobilité à effet de champ.

**PARTIE III : LES TRANSISTORS
ORGANIQUES DE TYPE N à base de
IF *anti* para (CN₂)₂**

La molécule IF (CN)₂)₂ para représentée en Figure 4.37, possède le même corps central que la molécule IF(CN)₂)₂ méta. Dans cette configuration, les groupements dicyanovinylène sont placés de part et d'autre du corps central, procurant ainsi une meilleure planéité à la molécule. Cette molécule possède aussi des chaînes alkyles latérales (C₅H₁₂) qui devraient permettre une meilleure cristallisation des films [20] conduisant éventuellement à de meilleures mobilités.

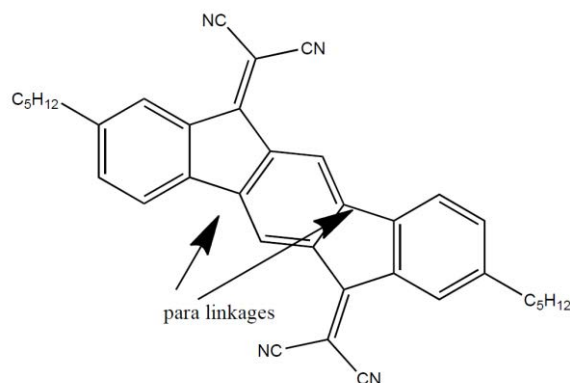


Figure4.37 : Structure chimique de la molécule IF(CN₂)₂para

Les transistors réalisés ont la même géométrie que les précédents, en grille basse Contact Bas. L'isolant utilisé est le même (SU-8) dont l'épaisseur est de 320nm. Les conditions de dépôt de la couche active sont résumées dans le tableau 4.10

Pression (mbars)	8.10 ⁻⁷
d _r (Å°/s)	0.4
T _{dep} (°C)	30

Tableau 4.10 : conditions de ddépôt de la couche IF(CN₂)₂ para

III.1. Caractérisations électriques des transistors et fiabilité du procédé de fabrication

Les transistors sont caractérisés sous azote juste après leur fabrication. Une courbe de transfert d'un transistor de dimension W/L=4000μm/5μm est donnée sur la figure 4.38.

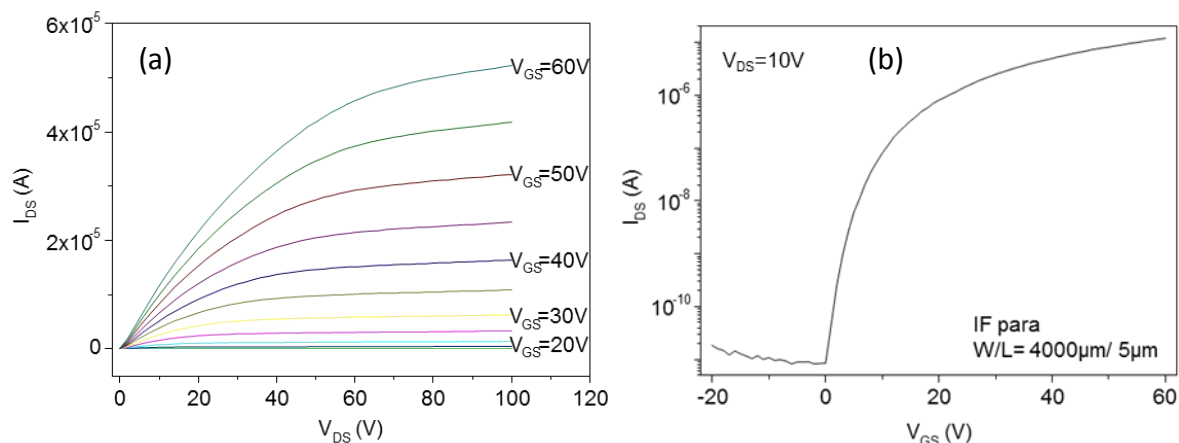


Figure 4.38 : Caractéristiques de sortie (a) et caractéristique de transfert (b) à $V_{DS}=10V$ d'un transistor à base de IF(CN₂)₂ para de dimension $W/L=4000\mu m/5\mu m$.

La première constatation est que le transistor est bien de type N avec un régime inverse pour les tensions de grille négatives et un régime direct pour les tensions de grille positives. L'autre constatation est qu'à $V_{DS}=10V$, le transistor est bien en régime linéaire au moins à partir de $V_{GS}=25V$.

La caractéristique de transfert montre un passage rapide du courant inverse à l'état passant témoignant d'une très bonne pente sous le seuil de 1.1V/dec. Cette faible pente sous le seuil est indicative de la bonne compatibilité à l'interface, entre la molécule IF(CN₂)₂ para et la SU-8.

Le rapport I_{on}/I_{off} , rapport entre le courant en direct I_{on} et le minimum du courant inverse I_{off} , est supérieur à 10^6 . La tension de seuil est $V_{TH}=15V$ et la mobilité d'effet de champ en régime linéaire est de $\mu=3,3 \times 10^{-3} \text{ cm}^2/V.s$. Cette valeur est presque 10 fois plus importante que la mobilité obtenue pour les transistors précédents à base de IF(CN₂)₂ méta.

Sans aucun traitement, les transistors à base de IF(CN₂)₂ para présentent des performances meilleures que celles des transistors précédents, particulièrement la mobilité. Cette mobilité plus élevée peut être expliquée par deux hypothèses probables :

- 1- Une faible résistance de contact entre le matériau et l'or injecteur. En effet le niveau LUMO de la molécule IF (CN₂)₂ para est plus profond que, l'IF (CN₂)₂ méta et le LPP(CN₂)₂, il est estimé à 4.14eV. De ce fait la barrière énergétique présente entre le niveau E_F de l'or et la LUMO du matériau, est plus faible dans le cas de la molécule

IF(CN₂)₂ para. L'abaissement de cette barrière énergétique induit une diminution de la résistance d'accès des transistors et donc une mobilité à effet de champ apparente plus importante.

- 2- La géométrie de la molécule IF(CN₂)₂ para est plus plane que la molécule IF(CN₂)₂ méta. Il a été vu que la planéité de la molécule conduisait à une structure plus ordonnée et donc une meilleure mobilité à effet de champ [8].

III.1.1. Caractéristiques à différentes températures

La mobilité encore plus importante obtenue avec cette molécule nous a poussés à approfondir sa caractérisation électrique en analysant le comportement du transistor à différentes températures. La figure 4.39 (a) présente les caractéristiques de transfert d'un transistor de dimension $W/L=1000\mu\text{m}/5\mu\text{m}$ à différentes températures croissantes de 25°C à 90°C. Le courant direct augmente avec la température. Le courant semble thermiquement activé comme le montre la figure 4.39 (b). Visiblement, l'activation n'est pas la même sur toute la gamme de température. Elle semble plus faible aux basses températures. La même figure 4.39 (c) montre l'évolution décroissante de l'énergie d'activation avec V_{GS} comme attendu pour un transistor MOS. Clairement, les valeurs de l'énergie d'activation sont plus faibles entre 25°C et 60°C qu'entre 60°C et 90°C. Aux faibles températures, l'allure et les valeurs de cette énergie sont très semblables à ce que l'on avait rencontré pour la molécule de IF(CN₂)₂ méta. Aux hautes températures, l'évolution est très similaire à ce qui est habituellement obtenu au laboratoire IETR avec les transistors à base de silicium déposé en couche mince. Nous pouvons remarquer en particulier l'énergie d'activation élevée, 0,6eV, obtenue à faible tension de grille, c'est-à-dire lorsque le canal n'est pas encore bien créé.

Il semble bien qu'un changement de régime de conduction survient vers 60°C. A plus basse température, l'hypothèse d'une conduction par sauts VRH, analogue à ce que nous avons trouvés avec IF(CN₂)₂ méta, est plausible. Pour le vérifier, nous traçons l'évolution du courant I_{DS} à différentes tensions de grille en fonction de $1/T^{1/4}$ dans ce domaine basse température 25°C-60°C (Figure 4.40).

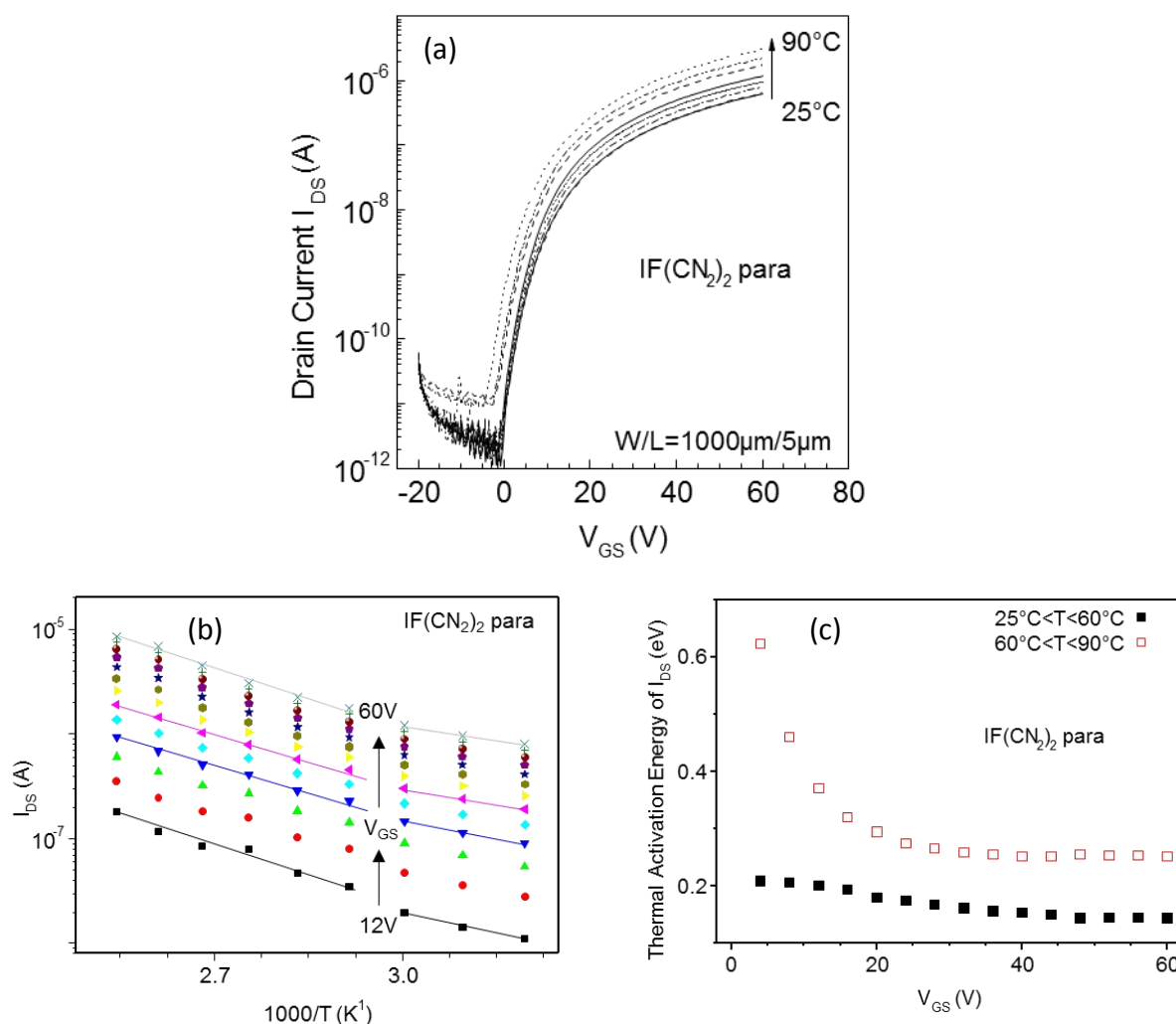


Figure 4.39 : Caractéristiques de transfert d'un transistor de dimension $W/L=1000\mu\text{m}/5\mu\text{m}$ à différentes températures (a), courant I_{DS} en fonction de l'inverse de la température à différentes valeurs de V_{GS} (b), montrant son activation thermique et variation de son énergie d'activation avec V_{GS} (c).

Un lissage linéaire des courbes nous permet de déduire le facteur pré-exponentiel I_{00} et la température T_0 pour chaque valeur de V_{GS} . Comme dans le cas de la molécule IF(CN₂)₂ méta, nous traçons le logarithme de I_{00} en fonction de $T_0^{1/4}$ dans la figure 4.41. Une remarquable relation linéaire de pente positive existe entre les 2 sur plus de 3 décades du courant I_{00} . Le modèle de « Hopping » dans une distribution exponentielle d'états [13] prévoit cette relation linéaire entre le logarithme de I_{00} et $T_0^{1/4}$ dans le cas où le produit $N(E_F)\gamma^{-3}$ est compris entre 10^{-5} et 1.

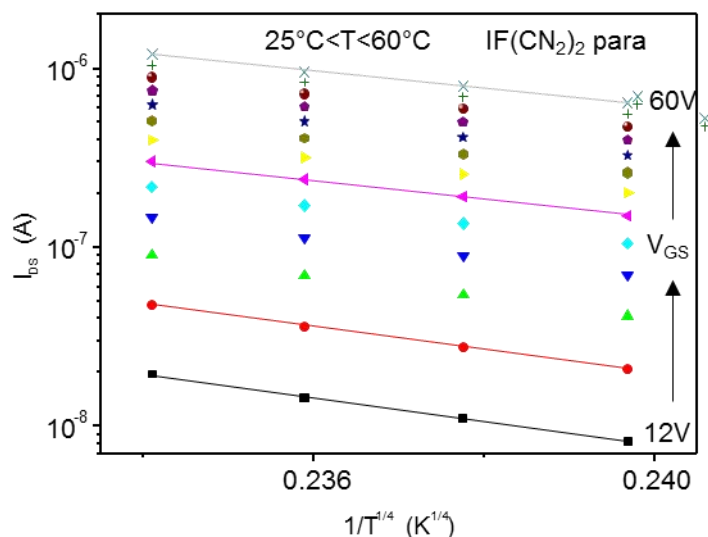


Figure 4.40 : Logarithme du courant I_{DS} à différents V_{GS} en fonction de la puissance $1/4$ de la température, montrant la possibilité de lisser les courbes par une relation linéaire.

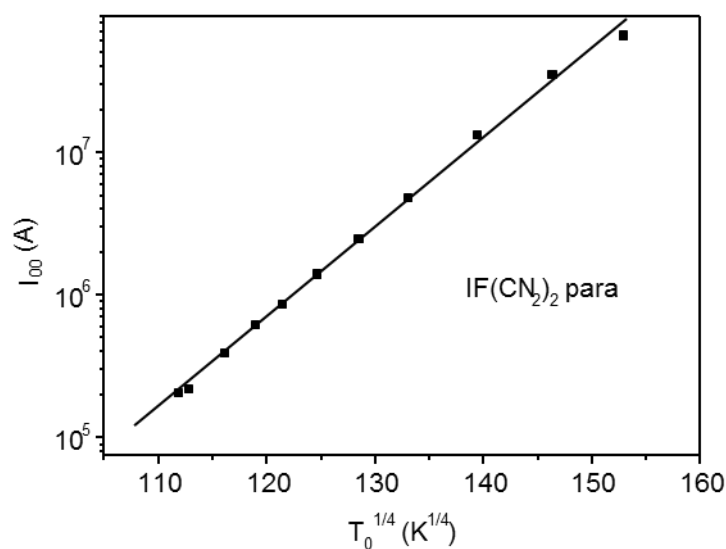


Figure 4.41 : Relation linéaire à pente positive entre le logarithme de I_{00} et $T_0^{1/4}$

Dans notre cas, les produits $N(E_F)\gamma^{-3}$, à différentes valeurs de V_{GS} , calculés à partir de la valeur de T_0 , sont représentés dans le tableau 4.11.

Elles sont comprises dans la gamme 6×10^{-3} à 2×10^{-2} et sont donc dans la gamme de validité du modèle utilisant une densité d'états exponentielle.

T_0	$N(E_F)\gamma^{-3}$
$5,45407 \cdot 10^8$	0,00659
$4,58118 \cdot 10^8$	0,00785
$3,774 \cdot 10^8$	0,00953
$3,12807 \cdot 10^8$	0,0115
$2,72061 \cdot 10^8$	0,01322
$2,41185 \cdot 10^8$	0,01491
$2,17207 \cdot 10^8$	0,01656
$1,99726 \cdot 10^8$	0,01801
$1,81564 \cdot 10^8$	0,01981
$1,61724 \cdot 10^8$	0,02224
$1,56455 \cdot 10^8$	0,02299

Tableau 4.11 : Valeurs du produit $N(E_F)\gamma^{-3}$ pour différentes valeurs de T_0 déterminées à partir du lissage linéaire des courbes de la figure 4.40.

L'ensemble de ces résultats montre bien que nous sommes en présence d'une conduction VRH dans une bande d'états exponentielle dans le domaine de température inférieur à 60°C.

A plus haute température, un autre mode de conduction devient prépondérant. Une conduction à grande distance dans les états étendus n'est pas probable dans des semiconducteurs organiques. Par contre, une telle conduction dans les états étendus contrainte par un piégeage multiple semble plus raisonnable. Il est ainsi possible qu'à haute température, supérieure à 60°C, une activation à partir d'un niveau aussi profond que 0.6 eV à faible tension de grille devienne plus probable. Une conduction contrainte par un piégeage-dépiégeage multiple à partir de ce niveau deviendrait prépondérante à ces températures. Quand la tension de grille devient de plus en plus importante, le piégeage-dépiégeage se ferait sur des niveaux de moins en moins profonds dont l'énergie décroît de 0.6 eV à 0.2 eV.

Le modèle de conduction par VRH à des températures inférieures à 60°C et par multi-piégeage à plus haute température dans les transistors à base de IF (CN₂)₂ para semble assez cohérent et donc le plus probable.

Ce changement de mode de conduction dans les transistors à base de IF (CN₂)₂ para contrairement aux transistors à base de l'IF (CN₂)₂ méta, où la conduction VRH est prépondérante même à haute température, est une indication d'une concentration de défauts plus faible dans les couches IF (CN₂)₂ para et donc d'une meilleure mobilité d'effet de champ. A noter que malgré l'étroite gamme de température étudiée, le changement de mode de conduction et la cohérence des résultats obtenus nous amène à penser que cette gamme est

suffisante afin d'apporter des explications concluante quant à la différence dans les performances des transistors étudiés ici.

Ce paragraphe nous a permis de donner les caractéristiques des transistors à base de IF (CN₂)₂ para, à savoir la mobilité d'effet de champ, la tension de seuil, la pente sous le seuil et le rapport courant direct sur courant inverse. Il nous a permis aussi d'attribuer la conduction de ces transistors en mode direct à des sauts entre états localisés exponentiellement distribués à basse température jusqu'à 60°C et à une conduction par multi-piégeage sur un niveau variant de 0.6 eV à 0.2 eV quand la tension de grille augmente de 2V à 60V.

Dans la suite, nous allons nous intéresser à la fiabilité du procédé de fabrication des transistors.

III.1.2. Uniformité des caractéristiques électriques

Comme pour les précédentes molécules utilisées, nous évaluons l'uniformité des caractéristiques des transistors, sur un substrat de 25cm².

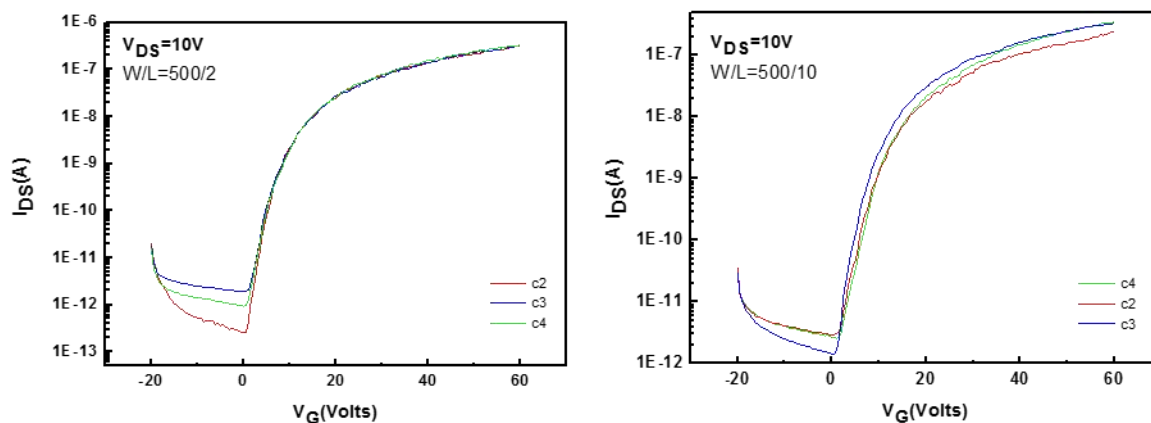


Figure4.42 : Caractéristiques de transferts d'OTFT de même taille réparties sur les différentes cellules

Les caractéristiques des transistors de même taille, mais à différents emplacements, sont très rapprochées et peu dispersées, avec une variation de 13% de la tension de seuil V_{TH} (figure 4.42). Ceci illustre la bonne uniformité des transistors réalisés sur toute la surface du substrat.

Les caractéristiques des transistors, mesurées sur une moyenne de 20 OTFTs, sont résumées dans le tableau 4.12

V_{THmoy} (Volts)	μ_{moy} (cm ² /V.s)	I_{ON}/I_{OFF}	S_{moy} (V/dec)
21.6±2.9	$2.3 \times 10^{-3} \pm 0.7 \times 10^{-3}$	$>10^5$	2.1±0.5

Tableau 4.12 : Caractéristiques électriques moyennes sur 20 OTFTs à base de IF(CN₂)₂ para

III.1.3.Effet des dimensions sur les caractéristiques et détermination de R_C

La Figure 4.43 présente les courbes de transfert de deux transistors ayant la même largeur $W=1000\mu m$ et des longueurs de canal différentes $L=20$ et $40\mu m$. Le courant I_{DS} à $V_{GS}=60V$ est de $3,25\mu A$ pour $L=20\mu m$, alors qu'il est de $1,58\mu A$ pour $L=40\mu m$. Il est donc 2 fois plus important pour $L=20\mu m$; ce qui est en corrélation avec l'équation du courant du transistor en régime linéaire. A remarquer cependant que cette corrélation n'est établie qu'avec les grandes valeurs de L . Un nouveau masque de photolithographie utilisé à la fin de ce travail, a permis la fabrication de transistors ayant des longueurs comprises entre $2\mu m$ à $50\mu m$. La caractérisation de transistors dans cette large gamme de longueurs de canal, a permis d'observer une non proportionnalité entre le courant et $1/L$ pour les faibles L . La figure 4.44 présente les courbes de transfert de deux transistors ayant le même $W=4000\mu m$ et des longueurs de canal différentes $L=2$ et $4\mu m$. Le courant I_{DS} à $V_{GS}=60V$ est de $14,6\mu A$ pour $L=2\mu m$, alors qu'il est de $10,2\mu A$ pour $L=4\mu m$. Le rapport 2 entre les valeurs de L ne se retrouve pas dans le rapport des courants, qui est plus faible.

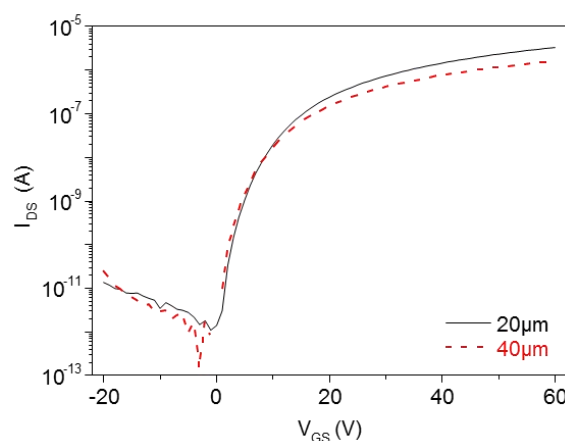


Figure4.43 : Caractéristiques de transfert de 2 transistors ayant le même $W=4000\mu m$ et des longueurs de canal $L=20\mu m$ et $40\mu m$

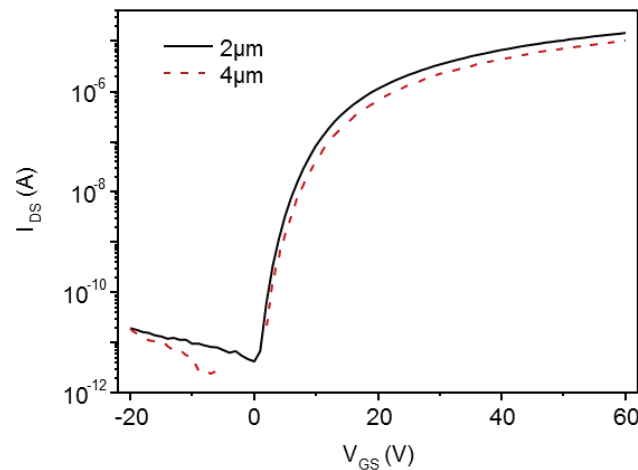


Figure 4.44 : Caractéristiques de transfert de 2 transistors ayant le même $W=4000\mu\text{m}$ mais des longueurs de canal $L=2\mu\text{m}$ et $4\mu\text{m}$

Afin de comprendre l'écart à la linéarité entre I_{DS} et L pour les faibles longueurs de canal L , nous calculons et représentons dans la figure 4.45, la mobilité d'effet de champ des transistors en fonction de leur longueur de canal L . L'équation habituelle du courant d'un MOSFET en régime linéaire est utilisée pour le calcul de la mobilité.

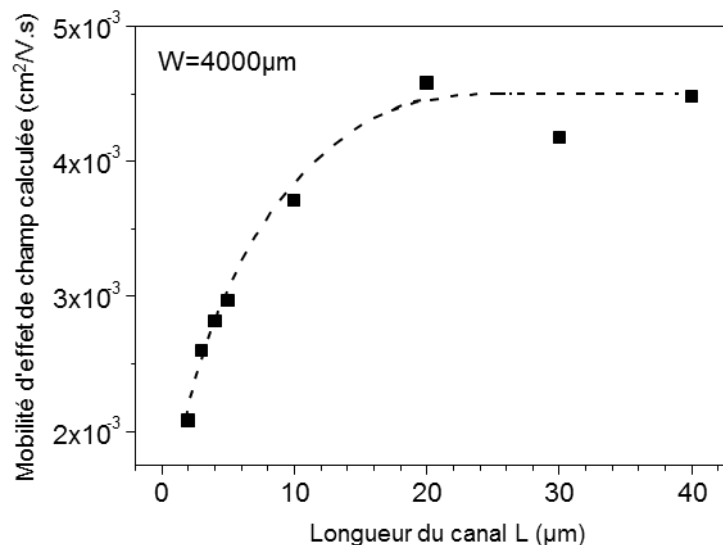


Figure 4.45 : Mobilité calculée à partir de l'équation du transistor MOS en régime linéaire en fonction de la longueur L du canal pour une largeur W fixée.

Visiblement, la diminution de la mobilité calculée pour des longueurs L plus faibles que $20\mu\text{m}$ ne représente pas l'allure réelle de la mobilité qui ne devrait pas dépendre de L . Il est

alors possible que le courant I_{DS} mesuré ne soit pas déterminé uniquement par la résistance du canal mais par d'autres résistances, en particulier les résistances au niveau des contacts drain et source.

En effet, la résistance totale entre le point de mesure au niveau de la source et le point de mesure au niveau du drain s'écrit : $R_{ON} = 2R_C + R_{canal}$

R_{canal} est la résistance électrique du canal et R_C est la valeur commune des résistances de contact au niveau des contacts source et drain. La symétrie des contacts drain et source nous permet en effet de supposer que les résistances à ces 2 contacts sont identiques.

Afin de mesurer cette résistance de contact, nous utilisons la méthode TLM (Transfer Line Method) en anglais. C'est une mesure qui consiste à relever la résistance (R_{ON}) en régime linéaire du transistor (canal uniforme) pour différentes longueurs de canal. Pour cela nous utilisons de nouveaux masques ayant 9 longueurs de canal différentes pour un même W .

La résistance totale R_{ON} entre le point de mesure au niveau de la source et le point de mesure au niveau du drain s'écrit en régime linéaire :

$$R_{ON} = \frac{V_{DS}}{I_{DS}} = \frac{L}{W\mu C_{iso}} \left(\frac{1}{V_{GS} - V_{TH}} \right) \quad (5)$$

R_{canal} , la résistance propre du canal, peut s'écrire en fonction de sa résistivité, de sa longueur L et de la surface (produit de la largeur W par l'épaisseur du canal) :

$$R_{canal} = L \rho_{canal} / S \quad (6)$$

R_{ON} peut s'écrire alors en fonction de L :

$$R_{ON} = 2R_C + L\rho_{canal}/S \quad (7)$$

En supposant que les transistors à différents L , fabriqués simultanément et, utilisant les mêmes contacts et la même couche active, ont la même résistance de contact R_C , la même résistivité de couche et la même surface S , R_{ON} , le rapport de la tension appliquée V_{DS} sur le courant mesuré, doit varier linéairement avec L . L'ordonnée à l'origine du lissage linéaire de la droite est alors égale à $2R_C$.

Sur la figure 4.46, nous représentons l'évolution de R_{ON} , calculée pour $V_{DS}=10V$ et $V_{GS}=60V$ afin d'assurer la condition $V_{DS} \ll V_{GS} - V_{TH}$, en fonction de la longueur L du canal pour une largeur fixe $W=4000\mu m$.

Le lissage de cette évolution par une droite donne une valeur $2R_C = 3,4 \times 10^5 \Omega$, soit une résistance de contact $R_C = 1,7 \times 10^5 \Omega$. Cette résistance de contact est assez élevée pour influencer la caractéristique des transistors à faible L . Pour des longueurs L grands, la résistance propre du canal est assez grande pour que la caractéristique de transfert soit peu perturbée. Mais quand L diminue, la résistance de contact, indépendante de L , prend de plus en plus d'importance par rapport à la résistance du canal qui diminue avec L .

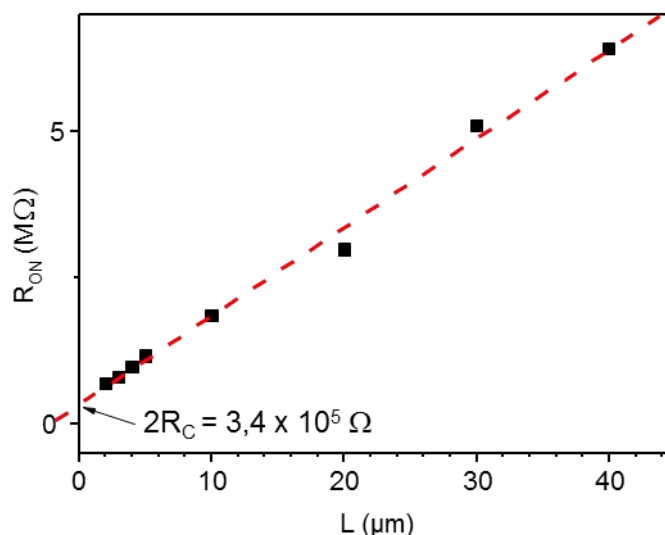


Figure4.46 : Lissage linéaire de la courbe R_{ON} permettant le calcul de la résistance de contact R_C

La mesure de résistance de contact n'a pas pu se faire dans le cas des deux molécules IF(CN₂)₂ meta et LPP(CN₂)₂, car les masques permettant cette mesure ont été réalisés à la fin de ce travail. Par faute de temps, il n'a pas été possible de les utiliser pour réaliser des OTFTs à base de ces molécules.

La résistance de contact R_C peut être réduite en réalisant des traitements de surface à l'aide de SAM de type alkanethiols par exemple, comme cité au chapitre 2, afin d'abaisser d'avantage la barrière d'injection entre l'or et la molécule IF(CN₂)₂ para.

III.2. Stabilité électrique des OTFTs à base de IF(CN₂)₂ para (Gate Bias Stress)

III.2.1 Stabilité dans le temps des OTFTs à base de IF(CN₂)₂ para

La stabilité dans le temps des transistors stockés sous azote a été suivie pendant 10 mois. Sur la figure 4.47, nous représentons ses caractéristiques de transfert le jour de la fabrication et 10 mois après fabrication. Le décalage de la tension de seuil V_{TH} ne représente que 7%, et nous constatons qu'après 10 mois de stockage les transistors ont pratiquement les mêmes caractéristiques.

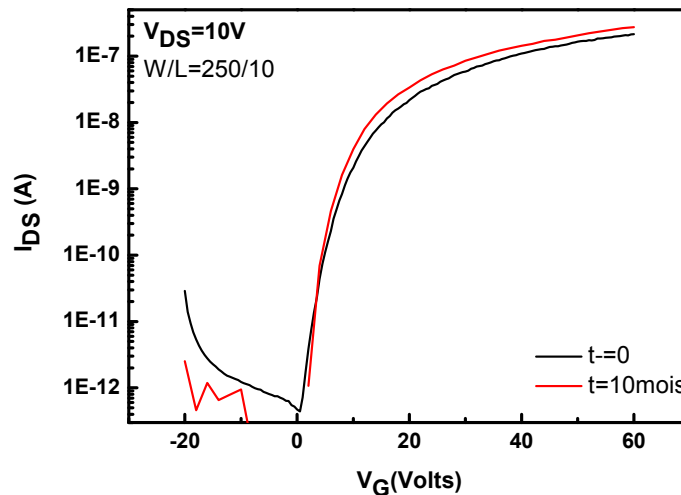


Figure 4.47 : Caractéristiques de transfert prise le jour de fabrication et 10mois après fabrication

III.2.2 Stabilité en fonctionnement des OTFTs à base de IF(CN₂)₂ para

Comme pour les précédents types de transistors, la stabilité en fonctionnement est évaluée en soumettant les transistors à une tension grille supérieure à la tension de seuil afin de simuler un fonctionnement en régime direct (on-state) des transistors, les contacts source et drain étant court-circuités. Cette tension de grille est appliquée pendant 3 heures. Elle est supprimée

toutes les 10 minutes le temps de l'acquisition d'une caractéristique de transfert. Dans cette étude, les effets de faibles et de fortes tensions de grille sont présentés successivement.

III.2.2.1 Faible tension de stress $V_{Gstress}-V_{TH}=20V$:

L'évolution de la tension de seuil (ΔV_{TH}) pendant 3 heures d'un stress équivalent à $V_{Gstress}-V_{TH}=20V$ est représentée dans la figure 4.48 pour un transistor de dimension $W/L=250\mu m/20\mu m$.

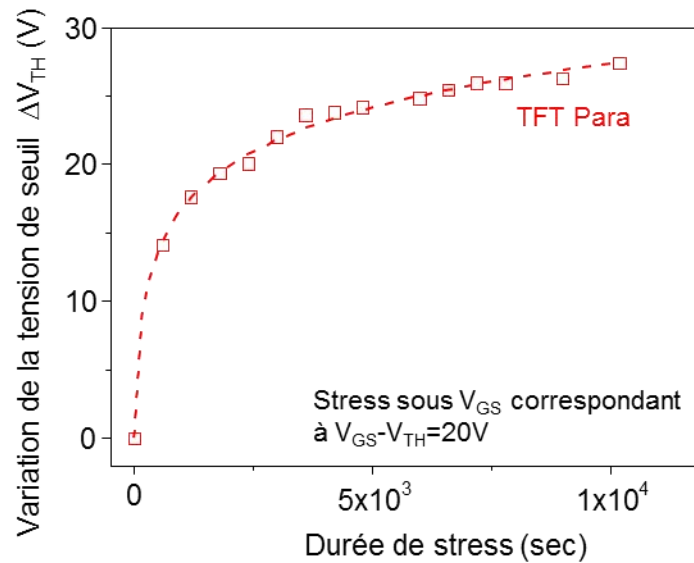


Figure 4.48 : Variation de la tension de seuil d'un transistor de dimension $W/L=250\mu m/20\mu m$ à base de $IF(CN_2)_2$ para soumis à une tension grille $V_{Gstress}-V_{TH}=20V$, et son lissage par la fonction logarithmique

Le lissage par la fonction logarithmique correspondant au modèle de piégeage est obtenu avec un coefficient de corrélation 0,996. Les paramètres de lissage r_d et t_0 sont égaux à 10,7 V et 28,8 secondes respectivement.

Faisant de même pour le modèle du changement d'équilibre de la structure de la couche active, nous avons essayé de lisser la même courbe expérimentale par l'exponentielle étirée sans aucun succès. Il n'est donc pas possible de lisser la courbe par cette loi.

Cet échec permet d'attribuer la variation de V_{TH} , à $V_{Gstress}-V_{TH}=20V$, au piégeage prédominant des porteurs dans l'isolant de grille.

III.2.2.2 Forte tension de stress $V_{Gstress}-V_{TH}=40V$:

A plus forte tension de stress, le piégeage devrait être avantageé et nous devrions aboutir à la même conclusion, à savoir une explication unique du déplacement des caractéristiques par ce piégeage. L'évolution de la tension de seuil pendant 3 heures d'un stress équivalent à $V_{Gstress}-V_{TH} = 40V$ est représentée dans la figure 4.49 pour le même transistor de dimension $W/L=250\mu m/20\mu m$.

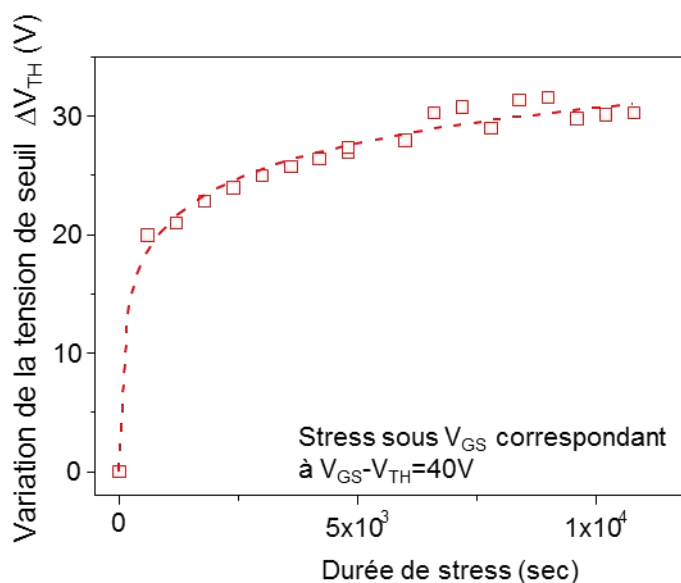


Figure4.49 : Variation de la tension de seuil d'un transistor de dimension $W/L=250\mu m/20\mu m$ à base de $IF(CN_2)_2$ para soumis à une tension de stress $V_{Gstress}-V_{TH}=40V$ et son lissage par la fonction logarithmique

Le lissage par la fonction logarithmique correspondant au modèle de piégeage est obtenu avec un coefficient de corrélation 0,984. Les paramètres de lissage r_d et t_0 sont égaux à 7,5 V et 14,2 secondes respectivement.

Faisant de même pour le modèle de changement d'équilibre de la structure de la couche active, le lissage de la même courbe expérimentale par l'exponentielle étirée ne donne aucun résultat. Il n'est pas possible de lisser la courbe par cette loi.

Ainsi, indépendamment de la valeur de la tension de stress, le décalage de la tension de seuil sous ce stress ne peut être expliqué que par un piégeage de porteurs dans l'isolant. Ce mode unique expliquant le décalage de la tension de seuil des transistors à base de $IF(CN_2)_2$ para est

à rapprocher du résultat trouvé précédemment pour les transistors à base de $\text{IF}(\text{CN}_2)_2$ méta pour lesquels le piégeage n'était prépondérant qu'aux fortes tensions de stress.

La différence entre les 2 types de transistors pourrait provenir d'une différence entre les courants de grille des transistors soumis à une tension de grille V_{GS} . Le piégeage des porteurs nécessite leur injection dans l'isolant et doit donc dépendre du courant de grille. La figure 4.50 présente les courants de grille dans 2 transistors des 2 types ayant les mêmes dimensions. Un courant de grille plus important est observé, systématiquement, dans le cas des transistors à base de $\text{IF}(\text{CN}_2)_2$ para. Ce plus grand courant de grille dans les transistors à base de $\text{IF}(\text{CN}_2)_2$ para pourrait expliquer le piégeage plus important dans ces transistors.

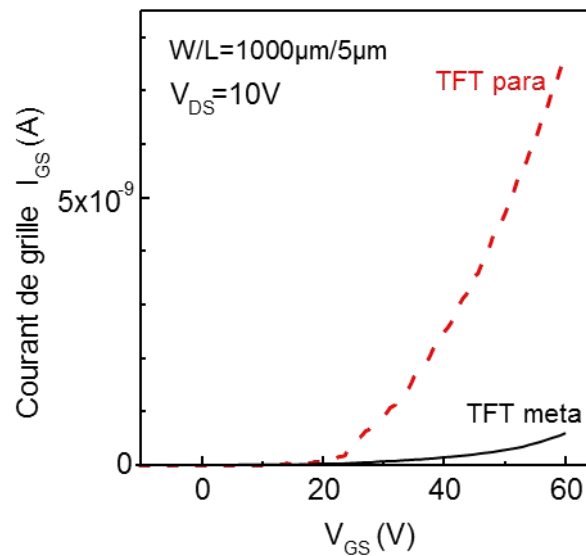


Figure4.50 : Comparaison entre les courants I_{GS} de transistors de même dimension à base de $\text{IF}(\text{CN}_2)_2$ méta (ligne noire continue) et de $\text{IF}(\text{CN}_2)_2$ para (ligne rouge discontinue)

III.2.2.3. Contribution du courant de grille I_{GS}

Les porteurs piégés, négatifs dans le cas de ces transistors de type N soumis à une tension de stress sur la grille positive, auront un effet d'écran sur les prochaines charges injectées. Le courant de grille devrait alors diminuer pendant le stress. Parallèlement, la variation de la charge piégée induira un décalage de la tension de seuil suivant l'équation $\Delta V_{TH} = -\Delta Q / C_{isolant}$. Une relation linéaire devrait alors exister entre la diminution du courant de grille et l'augmentation de la tension de seuil.

La figure 4.51 où nous avons représenté le courant de grille du transistor IF(CN₂)₂ para pendant un stress de 3 heures sous une tension de stress $V_{GStress}-V_{TH}=20V$, nous montre bien la diminution du courant de grille pendant le stress. La figure 4.52 nous montre, par ailleurs, la bonne correspondance entre la diminution du courant de grille et l'augmentation de la tension de seuil.

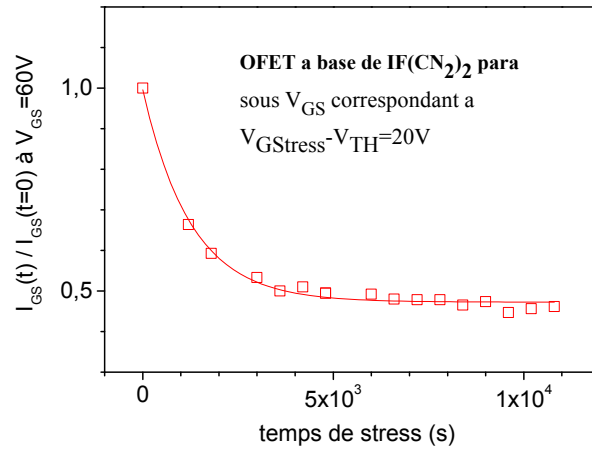


Figure4.51 : Variation du courant de grille d'un transistor de dimension à base de IF(CN₂)₂ para soumis à une tension de stress $V_{GStress}-V_{TH}=20V$

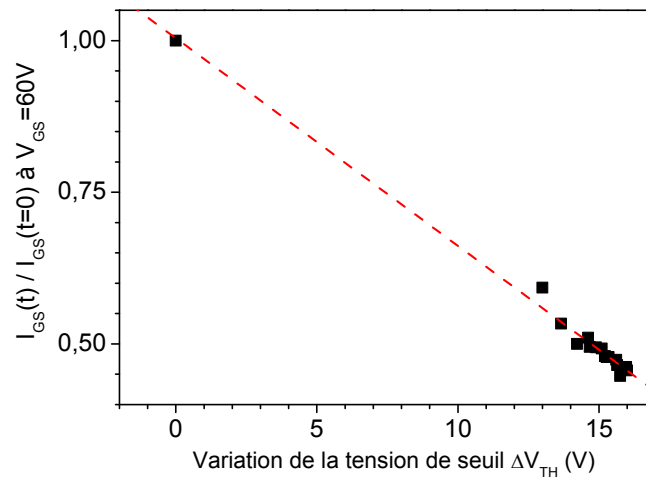


Figure4.52 : Relation entre la diminution du courant de grille et l'augmentation de la tension de seuil pendant le stress de la figure 4.51.

En conclusion de cette étude sur la stabilité des transistors IF(CN₂)₂ para en fonctionnement, simulée par l'application d'une forte tension de grille en direct, l'influence prépondérante du piégeage de porteurs injectés dans l'isolant sur la dérive des caractéristiques est démontrée. Cette dérive plus importante que pour les transistors IF(CN₂)₂ méta, que nous rappelons dans la figure 4.50 où nous comparons les dérives de 2 transistors de même taille soumis au même stress, n'est associée qu'au courant de grille plus important.

Il semble bien que les couches actives soient suffisamment stables pour ne pas intervenir dans la dérive des caractéristiques pour les 2 types de transistor.

III.3. Conclusion :

Les transistors réalisés à base de la molécule IF(CN₂)₂ en configuration para, présentent de meilleurs performance que les OTFTs à base de IF(CN₂)₂ méta. En effet, une mobilité dix fois plus importante a été obtenue. Les pentes sous le seuil sont plus faibles aussi ; ce qui indique une meilleure interface avec la SU-8. Ce résultat est probablement lié aux radicaux C₅H₁₂ aux extrémités de molécule, qui conduiraient à une meilleure organisation en surface de la couche active.

L'étude de leur stabilité en fonctionnement montre un décalage de la caractéristique dû essentiellement au courant de grille qui est plus important que pour les transistors IF(CN₂)₂ méta.

La bonne mobilité obtenue avec cette molécule est prometteuse surtout si l'on considère que faute de temps, une optimisation complète de la fabrication des transistors reste encore à faire.

Un premier essai d'optimisation a consisté en un post-recuit du transistor après fabrication comme cela avait été tenté avec les transistors IF(CN₂)₂ méta. Le recuit a été réalisé par paliers de 70°C à 110°C (par pas de 20°C) avec 1h30 pour chaque température. La figure 4.53 montre la nette amélioration de la caractéristique de transfert après recuit avec, en particulier une augmentation nette du courant direct. Les paramètres du transistor avant et après recuit sont donnés dans le tableau 4.13.

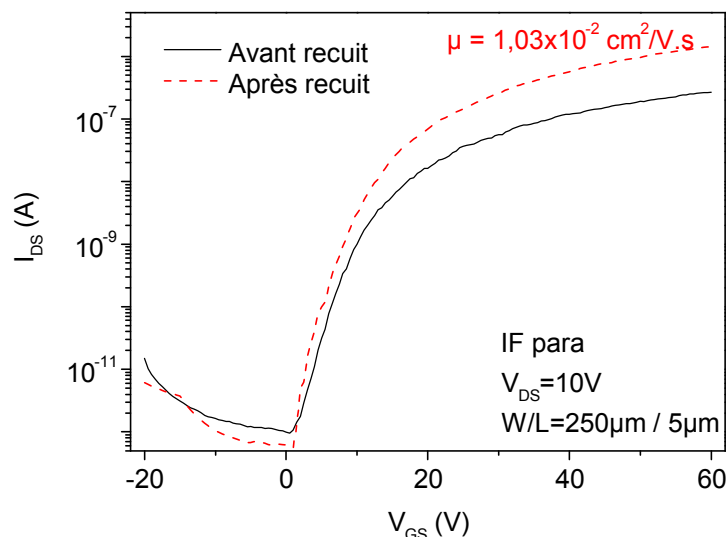


Figure 4.53 : Caractéristiques de transfert d'un OTFT W/L=250μm/5μm avant et après recuit

	$\mu_{\text{moy}}(\text{cm}^2/\text{V.s})$	$I_{\text{on}}/I_{\text{off}}$	$S(\text{V/dec})$
Avant recuit	2.3×10^{-3}	$>10^5$	2.1 ± 0.5
Après recuit	0.92×10^{-2}	2.73×10^6	0.97 ± 0.15

Tableau 4.13 : Effet du recuit sur les performances des transistors à base de IF(CN₂)₂ para

Cette première optimisation a montré le très grand potentiel de ces transistors. Afin d'optimiser encore plus la mobilité, il s'agira de reconsidérer cette première tentative de recuit afin d'obtenir les meilleures conditions. Une optimisation des conditions de dépôt, (vitesse et température de dépôt) comme cela a été fait avec la molécule IF(CN₂)₂ méta, serait nécessaire.

Dans un second temps, il faudra réduire le courant de grille par une fonctionnalisation de la surface de l'isolant organique. Enfin, une étude spécifique des contacts drain et source devra être menée afin d'améliorer le courant drain-source.

Conclusion du chapitre 4

Le but du travail présenté dans ce chapitre 4 consistait en l'élaboration de transistors organiques de type N ayant la meilleure stabilité dans le temps et en fonctionnement et une mobilité acceptable tenant compte du critère premier de la stabilité.

Par ailleurs, afin d'atteindre l'objectif de la mise au point d'une électronique tout organique, un choix délibéré d'un isolant de grille organique a été fait dès le départ.

Pour cela, nous avons utilisé des molécules non commerciales, synthétisées C.poriel et J.Rault-Berthelot de l'équipe MaCSE de l'Institut de Chimie de Rennes (ISCR). Ces molécules, ont la particularité de présenter un niveau LUMO suffisamment profond et donc intéressant pour la stabilité sous ambiance des OTFTs de type N. Par ailleurs, leur géométrie plane pouvait favoriser l'organisation moléculaire et donc la conduction.

L'idée première pour abaisser le niveau LUMO est d'introduire des groupements électroattracteurs dans des corps plans π -conjugués.

La première molécule testée est basée sur un corps PentaPhenylene (LPP) comportant 4 cycles pontés afin d'augmenter sa planéité. Des fonctions dicyanovinylene très électroattracteurs ont été ajoutées sur les ponts des cycles centraux afin d'abaisser le niveau LUMO sans perturber la conjugaison π .

Cette molécule LPP(C(CN)₂)₂, a été utilisée comme couche active d'OTFTs ayant une structure Grille basse - Contact Bas. Dans cette structure de transistors, la couche active est déposée dans la dernière étape du procédé de fabrication. La structure est ainsi bien adaptée à une comparaison des propriétés de conduction de couches, basées sur différentes molécules, dans un dispositif électronique.

Les observations MET ont montré que la couche déposée était amorphe mais comportant quelques régions nanométriques cristallines. Les caractéristiques de plusieurs transistors, fabriqués sur une surface de 5cm x 5cm, sont assez reproductibles avec une faible dispersion. La tension de seuil de l'ordre de 7V et la pente sous le seuil de 2,5V/dec peuvent être considérées comme très intéressantes pour des OTFTs. Cependant, la mobilité d'effet de champ, de l'ordre de $3 \times 10^{-5} \text{ cm}^2/\text{V.s}$, est très faible. Des essais d'amélioration de l'ordre structurale de la couche en faisant varier la vitesse de dépôt n'ont pas permis d'augmenter cette faible valeur. Malgré cette faible performance, les transistors se sont montrés assez stables sous azote en non fonctionnement. En fonctionnement, le grand décalage de leurs caractéristiques sous l'effet d'une forte tension de grille appliquée, a été expliqué par un piégeage de porteurs dans l'isolant de grille sous l'effet de cette forte tension.

Devant cette limitation en mobilité, un autre type de molécules, toujours synthétisé par MaCSE, a été étudié. Ce second type est constitué de composés dihydroindénofluorene basés sur 3 cycles phénols, incorporant sur leurs ponts des groupements dicyanovinylènes. Ce type de molécules IF(CN₂)₂ possède une géométrie plus plane que la molécule précédente.

Dans la première configuration utilisée, dite IF syn méta (CN₂)₂, les groupements dicyanovinylènes sont du même côté du corps central. Sans aucune optimisation, la mobilité d'effet de champ des transistors fabriqués a été trouvée supérieure à 10⁻⁴ cm²/V.s, soit presque 10 fois plus que la molécule précédente. Une optimisation des conditions de dépôt, faisant varier la vitesse et la température de dépôt, a abouti à l'obtention d'un optimum donné par une vitesse de 0.4 Å/s et une température de 80°C. Cet optimum a été expliqué à partir de caractérisations par AFM et par MET. Dans ces conditions optimales, une mobilité supérieure à 2x10⁻⁴ cm²/V.s a été obtenue.

Une étude de l'évolution des caractéristiques des transistors entre la température ambiante et 90°C a montré que la conduction dans ces transistors pour cette gamme de température est principalement due au phénomène de hopping (VRH) dans une bande d'états exponentielle, dont on pourrait déduire la forme si on connaissait l'extension de la fonction d'onde des états localisés.

Les transistors ont montré une stabilité dans le temps après stockage sous azote sur une période d'au moins 9 mois.

En fonctionnement, la caractéristique de transfert des transistors soumis à une tension de grille supérieure à la tension de seuil se déplace avec le temps de stress dans le sens des tensions de grille croissantes. Pour les faibles tensions de grille appliquées, l'étude a montré une difficulté à attribuer ce déplacement à un changement de structure de la couche active ou à un piégeage dans l'isolant de grille. A forte tension de grille appliquée, le déplacement a été attribué à un effet de piégeage dominant dans l'isolant. Cette explication a été confortée par l'observation d'une variation symétrique de la tension de seuil et du courant drain-source.

Cette étude des possibilités de la molécule IF syn méta (CN₂)₂ a montré des résultats encourageants qu'il serait nécessaire d'améliorer encore par d'autres optimisations. Ainsi un simple post-recuit à 110°C pendant 90min sous azote a permis d'augmenter légèrement la mobilité à 5x10⁻⁴ cm²/V.s.

Obtenir des mobilités intéressantes de l'ordre de 0,1 cm²/V.s semble cependant difficile à réaliser.

Cette difficulté nous a poussés à étudier une variante de cette molécule, essentiellement identique mais où les groupements dicyanovinylènes sont de chaque côté du corps central. De par cette disposition, cette molécule, dite IF anti para (CN₂)₂, devrait disposer d'une meilleure planéité.

En effet, dès les premiers essais, la mobilité a été portée à $3,3 \times 10^{-3} \text{ cm}^2/\text{V.s}$. Cette valeur est presque 10 fois plus importante que la mobilité obtenue pour les transistors précédents à base de IF syn méta (CN₂)₂.

Cette plus grande mobilité peut être associée à une meilleure organisation de la couche et donc à une concentration de défauts plus faible. Une étude de l'évolution des caractéristiques des transistors entre la température ambiante et 90°C a montré que la conduction dans ces transistors est principalement due au phénomène de hopping (VRH) dans une bande d'états exponentielle, mais seulement entre la température ambiante et 60°C. A plus haute température jusqu'à 90°C, il semble que la conduction passe à un mode de conduction par multi-piégeage sur un niveau variant de 0.6eV à 0.2eV. Ce changement de mode de conduction à 60°C peut être une indication de la meilleure organisation de la couche IF anti para (CN₂)₂.

Les transistors ont montré une stabilité dans le temps en stockage sur une période d'au moins 10 mois.

En fonctionnement, la caractéristique de transfert des transistors soumis à une tension de grille supérieure à la tension de seuil se déplace avec le temps de stress dans le sens des tensions de grille croissantes. Le déplacement a été attribué à un effet de piégeage dans l'isolant dominant et ce, quelle que soit la valeur faible ou grande de la tension grille appliquée pendant le fonctionnement. Le déplacement n'a pu être lissé par l'équation correspondant à un changement de structure de la couche active dans tous les cas. Ceci suppose que le piégeage domine dans tous les cas et ce, indépendamment de la tension de grille appliqué.

Cette attribution du déplacement au piégeage a été confortée par l'observation des allures respectives du courant de fuite dans la grille et de la variation de la tension de seuil pendant l'application de la tension de grille. Une relation linéaire entre la diminution du courant de grille et l'augmentation de la tension de seuil a été trouvée. Sachant que la variation de la tension de seuil est donnée par $\Delta V_{\text{TH}} = -\Delta Q/C_{\text{isolant}}$ où ΔQ est la variation de charge stockée dans l'isolant, sa dépendance linéaire avec la diminution du courant de fuite signifie que ΔQ provient des charges injectées dans l'isolant dues à ce courant.

Ainsi, les transistors à base de IF anti para $(\text{CN}_2)_2$ sont particulièrement intéressants pour la mise au point d'une électronique organique NMOS. Ceci est d'autant plus vrai, qu'une dernière optimisation consistant en un post-recuit a permis d'augmenter la mobilité à $10^{-2} \text{ cm}^2/\text{V.s.}$ Un effort certain doit être concentré sur ce type de molécules afin d'améliorer encore la mobilité atteignant l'objectif de mise au point de transistors stables et possédant une mobilité acceptable de $0.1 \text{ cm}^2/\text{V.s.}$

Références

- [1] S. Ando, R. Murakami, J. I. Nishida, H. Tada, Y. Inoue, S. Tokito, and Y. Yamashita, "N-Type Organic Field-Effect Transistors With Very High Electron Mobility Based on Thiazole Oligomers With Trifluoromethylphenyl Groups," *J. Am. Chem. Soc.*, vol. 127, no. 43, pp. 14996–14997, 2005.
- [2] H. Usta, C. Risko, Z. Wang, H. Huang, M. K. Delimeroglu, A. Zhukhovitskiy, A. Facchetti, and T. J. Marks, "Design, synthesis, and characterization of ladder-type molecules and polymers. air-stable, solution-processable n-channel and ambipolar semiconductors for thin-film transistors via experiment and theory," *J. Am. Chem. Soc.*, vol. 131, no. 15, pp. 5586–5608, 2009.
- [3] C. Rolin, K. Vasseur, S. Schols, M. Jouk, G. Duhoux, R. Müller, J. Genoe, and P. Heremans, "High mobility electron-conducting thin-film transistors by organic vapor phase deposition," *Appl. Phys. Lett.*, vol. 93, no. 3, pp. 30–33, 2008.
- [4] J. H. Bae, S. D. Lee, and C. J. Yu, "Deposition rate dependent mobility of an organic transistor with an anisotropic polymeric insulator," *Solid. State. Electron.*, vol. 79, pp. 98–103, 2013.
- [5] M.-H. Yoon, C. Kim, A. Facchetti, and T. J. Marks, "Gate dielectric chemical structure-organic field-effect transistor performance correlations for electron, hole, and ambipolar organic semiconductors.," *J. Am. Chem. Soc.*, vol. 128, no. 39, pp. 12851–69, Oct. 2006.
- [6] S. Md. Obaidulla, D. K. Goswami, and P. K. Giri, "Low bias stress and reduced operating voltage in SnCl₂Pc based n-type organic field-effect transistors," *Appl. Phys. Lett.*, vol. 104, no. 21, p. 213302, 2014.
- [7] F. V. Di Girolamo, F. Ciccullo, M. Barra, A. Carella, and A. Cassinese, "Investigation on bias stress effects in n-type PDI8-CN 2 thin-film transistors," *Org. Electron. physics, Mater. Appl.*, vol. 13, no. 11, pp. 2281–2289, 2012.
- [8] R. P. Ortiz, H. Herrera, C. Seoane, J. L. Segura, A. Facchetti, and T. J. Marks, "Rational design of ambipolar organic semiconductors: is core planarity central to ambipolarity in thiophene-naphthalene semiconductors?," *Chemistry*, vol. 18, no. 2, pp. 532–43, Jan. 2012.
- [9] P. G. Le Comber and W. E. Spear, "Electronic Transport in Amorphous Silicon Films," *Phys. Rev. Lett.*, vol. 25, no. 8, pp. 509–511, Aug. 1970.
- [10] G. Horowitz and P. Delannoy, "An analytical model for organic-based thin-film transistors," *J. Appl. Phys.*, vol. 70, no. 1, p. 469, 1991.
- [11] W. Bücker, "Preparation and DC conductivity of an amorphous organic semiconducting system," *J. Non. Cryst. Solids*, vol. 12, no. 1, pp. 115–128, May 1973.

- [12] N. F. Mott, "Conduction in non-crystalline materials," *Philos. Mag.*, vol. 19, no. 160, pp. 835–852, Apr. 1969.
- [13] C. Godet, "Variable range hopping revisited: the case of an exponential distribution of localized states," *J. Non. Cryst. Solids*, vol. 299–302, pp. 333–338, Apr. 2002.
- [14] R. Hofmockel, U. Zschieschang, U. Kraft, R. Rödel, N. H. Hansen, M. Stolte, F. Wüthner, K. Takimiya, K. Kern, J. Pflaum, and H. Klauk, "High-mobility organic thin-film transistors based on a small-molecule semiconductor deposited in vacuum and by solution shearing," *Org. Electron. physics, Mater. Appl.*, vol. 14, no. 12, pp. 3213–3221, 2013.
- [15] D. J. Gundlach, Y. Y. Lin, T. N. Jackson, S. F. Nelson, and D. G. Schlom, "Pentacene organic thin-film transistors - Molecular ordering and mobility," *IEEE Electron Device Lett.*, vol. 18, no. 3, pp. 87–89, 1997.
- [16] Y. Hosoi, D. Tsunami, H. Ishii, and Y. Furukawa, "Air-stable n-channel organic field-effect transistors based on N,N'-bis(4-trifluoromethylbenzyl)perylene-3,4,9,10-tetracarboxylic diimide," *Chem. Phys. Lett.*, vol. 436, no. 1–3, pp. 139–143, Feb. 2007.
- [17] Y. Park, J. S. Lee, B. J. Kim, B. Kim, J. Lee, D. H. Kim, S. Oh, H. Cho, and J. Park, "High-Performance Stable n -Type Indenofluorenedione Field-Effect Transistors," *Chem. Mater.*, vol. 23, pp. 4038–4044, 2011.
- [18] S. G. J. Mathijssen, M. Cölle, H. Gomes, E. C. P. Smits, B. De Boer, I. McCulloch, P. a. Bobbert, and D. M. De Leeuw, "Dynamics of threshold voltage shifts in organic and amorphous silicon field-effect transistors," *Adv. Mater.*, vol. 19, no. 19, pp. 2785–2789, 2007.
- [19] Y. R. Liu, R. Liao, P. T. Lai, S. Member, and R. H. Yao, "Bias-Stress-Induced Instability of Polymer Thin-Film Transistor Based on Poly (3-Hexylthiophene)," *IEEE Trans. DEVICE Mater. RELIABILITY*, vol. 12, pp. 58–62, 2012.
- [20] J. Y. Back, T. K. An, Y. R. Cheon, H. Cha, J. Jang, Y. Kim, Y. Back, D. S. Chung, S.-K. Kwon, C. E. Park, and Y.-H. Kim, "Alkyl chain length dependence of the field-effect mobility in novel anthracene derivatives," *ACS Appl. Mater. Interfaces*, vol. 7, no. 1, pp. 351–8, Jan. 2015.
- [21] N. Cocherel, Thèse de doctorat, Université Rennes 1, (2010), Rennes.
- [22] M. Chevrier, rapport de stage, Université Rennes1, (2013), Rennes.
- [23] M. C. J. M. Vissenverg, M. Matters, " Theory of the field effect mobility in amorphous organic transistors ", *Phys. Rev. B*, vol. 57, pp. 12964–12967, 1998.

Chapitre 5 : Perspectives et conclusion

I. Introduction

L'intérêt majeur de l'électronique organique réside dans les basses températures d'élaboration des dispositifs. Cet intérêt permet de produire des dispositifs peu onéreux, mais aussi et surtout, naturellement compatibles avec des substrats flexibles de type organique, tels que le Polyéthylène ou le Polyimide.

Nous avons, en effet, démontré au chapitre 4 que les OTFTs peuvent être élaborés à des températures $T \leq 120^\circ\text{C}$. Une des perspectives évidentes est donc le transfert du procédé technologique, valide et uniforme, sur substrat flexible. C'est ce travail que nous présentons en premier dans ce chapitre. Les résultats d'OTFTs présentés ont été réalisés sur Polyéthylène Naphtalate (PEN). Des mesures de déformations mécaniques démontrent qu'ils sont effectivement très prometteurs pour une électronique flexible et fiable.

Par ailleurs, le transistor représente l'élément de base de tout circuit électronique complexe. La réalisation de circuit électronique reste donc le but ultime à atteindre. Pour cela, nous avons réalisé des inverseurs pseudo-NMOS à partir des transistors à base de $\text{IF}(\text{CN}_2)_2$ méta et nous détaillerons les résultats obtenus dans ce chapitre.

Le dernier point abordé dans ce chapitre est l'isolant de grille du transistor organique. En effet, dans le chapitre 4, nous avons mis en évidence un important phénomène de piégeage dans la SU-8, qui est responsable des décalages de la tension de seuil des OTFTs réalisés. Afin de s'affranchir de cet effet, et éventuellement d'améliorer la mobilité d'effet de champ des dispositifs, nous nous sommes intéressés à un nouvel isolant de grille, le PMMA.

Dans ce chapitre, nous présentons la faisabilité de ces perspectives, et non des études complètes. Un travail d'approfondissement est évidemment nécessaire afin de confirmer les résultats et conclusions auxquelles nous aboutissons.

II. OTFT à base de $\text{IF}(\text{CN}_2)_2$ méta en Grille basse Contact Bas réalisés sur PEN d'épaisseur $e=125\mu\text{m}$

La structure choisie reste celle des transistors réalisés sur verre, Grille basse Contact Bas. Cette structure est très avantageuse pour les raisons énoncées au chapitre 4. D'autant que pour

la réalisation des composants sur substrat flexible, cette structure est avantageuse car elle permet d'éviter que la couche active ne se forme sur une surface éventuellement rugueuse du substrat.

Le substrat flexible choisi est le PEN (Poly Ethylène Naphtalate) recuit qui supporte des températures inférieures à 180°C et qui a l'avantage d'être transparent (>85% dans le visible). L'épaisseur du substrat choisie est de 125µm.

II.1. Réalisation technologique :

II.1.1. Encapsulation du substrat

Pour éviter de reproduire la rugosité du substrat, une couche de SU8 y est déposée avant de commencer la fabrication des transistors. Cette couche est déposée après rinçage des substrats de PEN à l'acétone, alcool et eau. Deux différentes résines SU-8 sont utilisées en fonction de l'épaisseur souhaitée, SU-8 2000.5 pour 320nm d'épaisseur et SU-8 2002 pour 1 µm d'épaisseur. La couche de SU-8 est recuite à 95°C pendant 1min afin d'évaporer le solvant présent dans la solution.

II.1.2. Procédé

Le procédé de fabrication des transistors est exactement le même que pour les transistors sur verre.

II.1.3. Dépôt de la couche active

La couche active est déposée en dernier, par évaporation thermique sous vide. La molécule est évaporée à $T_{\text{dep}}=30^{\circ}\text{C}$, à une vitesse $d_r=0.1\text{\AA}/\text{s}$. L'épaisseur déposée est de 8nm. Le bâti d'évaporation est complètement intégré dans la boîte à gant remplie d'azote inerte. A la sortie du bâti, les dispositifs ne sont pas exposés à l'air ou l'oxygène. La figure 5.1 représente l'image d'un OTFT réalisé sur PEN



Figure5.1 : OTFT à base de $\text{IF}(\text{CN}_2)_2$ meta sur substrat PEN

II.2. Caractérisations électriques

II.2.1. Performances des OTFTs sur substrat flexible PEN

Après l'étape finale de dépôt, les dispositifs sont caractérisés sous azote. Les caractéristiques de transfert des OTFTs à base de $\text{IF}(\text{CN}_2)_2$ -méta déposé sur PEN, avec et sans encapsulation, sont présentées sur la Figure5.2

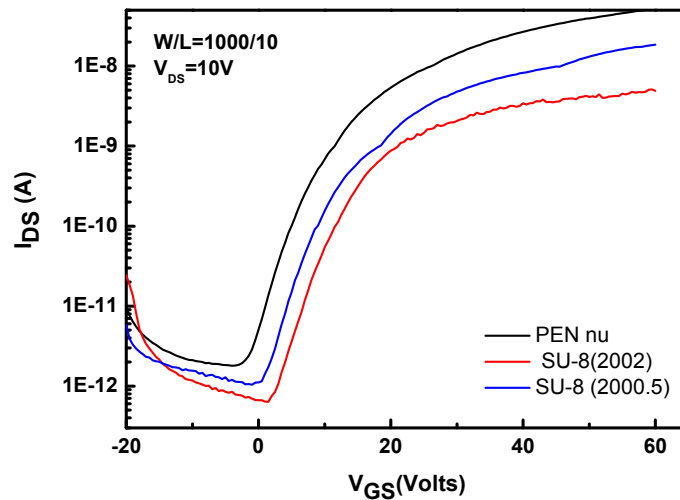


Figure5.2 : caractéristiques de transfert des OTFTs réalisés sur PEN

Tous les transistors réalisés sur PEN présentent une modulation à effet de champ. Nous remarquons que les OTFTs réalisés sur PEN nu ont un courant direct plus important que celui des OTFTs à substrat encapsulé.

Sur le tableau 5.1, nous résumons les performances des OTFTs sur verre et PEN (avec les différentes encapsulations)

Substrat	μ (cm ² /V.s)	V_{th} (Volts)	S (V/dec)	I_{on}/I_{off}
Verre	4.24×10^{-4}	14.09	4.04	10^4
PEN nu	1.47×10^{-4}	18.42	3.45	10^4
PEN/SU8-2000.5	0.8×10^{-4}	19.15	4.04	7×10^3
PEN/SU8-2002	1.58×10^{-5}	20.05	4.68	10^4

Tableau5.1 : résumé des caractéristiques électriques des différents transistors réalisés

La mobilité d'effet de champ des OTFTs réalisés sur PEN est 3 fois plus faible que la mobilité des OTFTs réalisés sur verre mais les performances (V_{th} et S) sont très proches. Ce résultat est très encourageant et démontre la possibilité d'un transfert technologique des OTFT à base de IF(CN₂)₂- méta sur substrat flexible. Cependant, nous expliquons les faibles performances des OTFTs sur PEN encapsulés comparés aux OTFTs sur PEN nu, par la nature même de la couche d'encapsulation (la SU-8). Nous pensons que sous l'application de la tension de grille, la SU8 d'encapsulation se charge en surface. Cette charge symétrique aux charges du canal par rapport à la grille, peut très bien influencer le champ électrique local lors de la création du canal. En bref, pour un V_{GS} appliqué, le champ local au niveau du canal est réduit par l'effet de cette charge dans la SU-8 inférieure. L'utilisation d'un substrat sans encapsulation paraît être la solution la plus simple.

II.2.2.Mesures successives

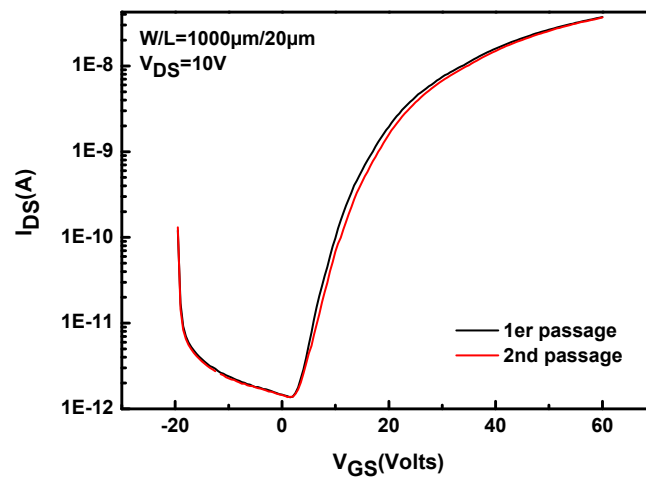


Figure5.4 : mesures successives sur un OTFT W/L=1000µm/20µm réalisés sur PEN nu

Le faible décalage entre deux mesures successives $\Delta V=1V$ montre la stabilité des OTFTs à base de $IF(CN_2)_2$ - méta réalisés sur PEN nu, les deux mesures successives sont pratiquement confondues.

II.3. Mesures de déformation mécaniques :

Afin d'évaluer la flexibilité de nos OTFTs à base de $IF(CN_2)_2$ - méta sur PEN (125 μm), nous avons soumis les transistors (sans encapsulation) à des déformations mécaniques avec des rayons : 2.5 cm, 2cm, 1.5cm, 1cm, représentés sur figure 5.6(a). Sur la figure 5.5, nous représentons la déformation mécanique correspondant à chaque rayon de courbure, en utilisant l'équation simplifiée de la déformation :

$$S = d/2R \quad (1)$$

d étant l'épaisseur du substrat, dans notre cas $d=125\mu m$ (PEN nu). R représente le rayon de courbure lors de la mesure.

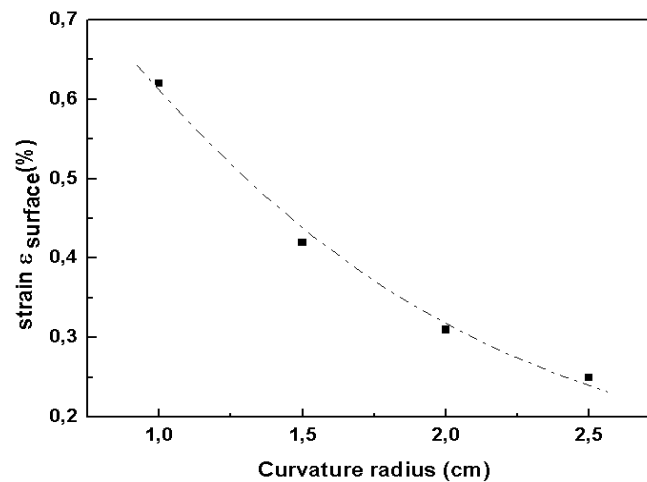


Figure5.5 : Courbe montrant l'évolution de la déformation en fonction du rayon de courbure pour nos dispositifs

Nous procédons à des mesures en compression sous azote, nous appliquons la compression de manière parallèle au canal électrique comme illustré sur la figure 5.6(b).

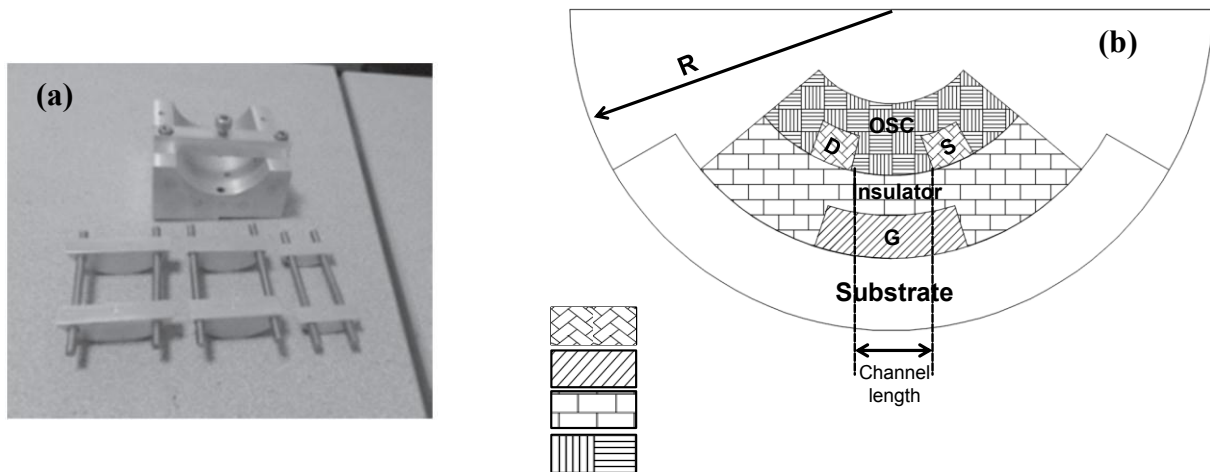


Figure 5.6 : (a) : rayons de courbure utilisés, (b) : schéma illustrant la direction de la déformation mécanique

Pour chaque rayon de courbure, nous relevons une caractéristique de transfert du transistor. Sur la figure 5.7, nous présentons les caractéristiques de transfert pendant la déformation pour un transistor de taille $W/L=250\mu\text{m}/5\mu\text{m}$:

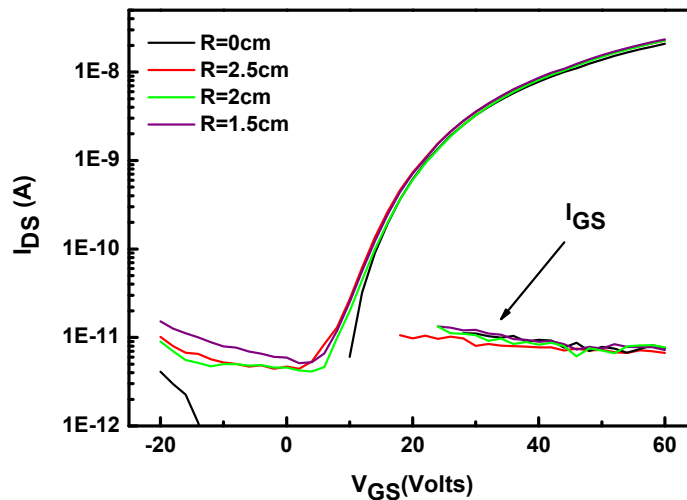


Figure 5.7 : caractéristiques de transfert pendant la déformation mécanique

Nous remarquons que pendant la déformation, le courant de fuite I_{GS} ne change pas et reste très faible de l'ordre de 10pA, ce qui démontre la qualité isolante de la SU-8 même sous une contrainte mécanique. La compression étant appliquée de manière parallèle au canal du transistor (donc dans le sens de transport des charges), nous remarquons une tendance du

courant I_{DS} . En effet la mobilité à effet de champ semble augmenter en fonction de la déformation (figure 5.8 (a)).

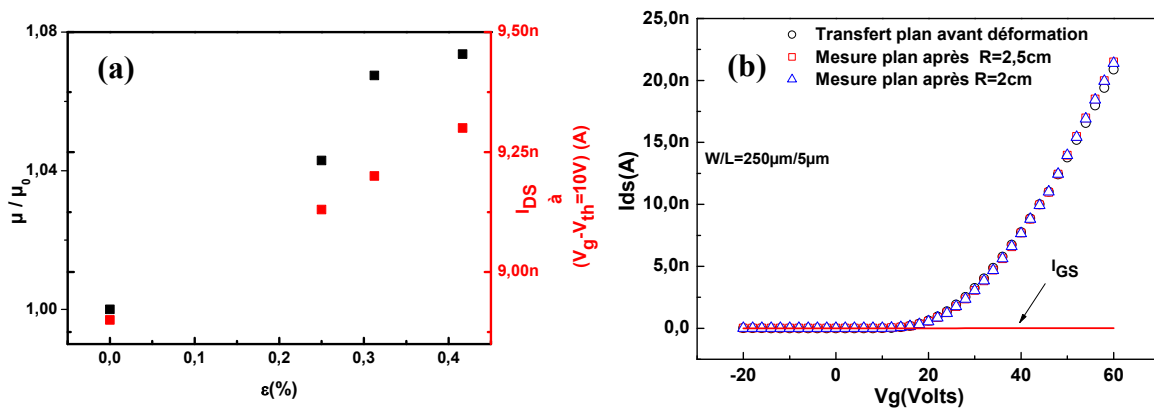


Figure 5.8 : (a) évolution de la mobilité en fonction de la déformation appliquée, (b) retour de la caractéristique de transfert à son état initial après la courbure

Le courant I_{DS} , relevé à $V_{GS} - V_{TH} = 10V$, augmente avec la déformation ϵ , accompagné par une augmentation de la mobilité à effet de champ jusqu'à 7% pour une déformation maximale de 0.4%. Cette variation reste 3 fois plus faible que les variations obtenues pour des TFTs à base de μ -Si dans les mêmes conditions [1] et comparable aux déformations obtenues pour des transistors à base de C60 pour lesquels, dans les mêmes conditions, le décalage de la mobilité était supérieur à 10% [2]. Ce résultat montre le potentiel et les bonnes caractéristiques de ces transistors flexibles à base de $IF(CN_2)_2$ méta.

Par ailleurs, l'augmentation de la mobilité, peut être expliquée par une diminution des distances intermoléculaires de la couche active. Ce rétrécissement explique l'augmentation de la mobilité obtenue du fait du renforcement du champ électrique local appliqué. Someya et son équipe [3] rapportent les mêmes observations sur des OTFTs à base de pentacène. Ils expliquent l'augmentation de la mobilité par l'augmentation du recouvrement entre voisin. Dans le modèle de hopping, une diminution de la distance intermoléculaire augmente le terme de recouvrement spatial et donc la mobilité à effet de champ (Transport des charges, chapitre 1).

Sur la figure 5.8(b), nous représentons les caractéristiques à plat avant et après déformation à des rayons de courbure de 2,5 cm et 2cm. La caractéristique revient parfaitement à son état initial après déformation. Cependant, au-delà d'une déformation de 0.31%, le retour ne se fait pas instantanément.

Ces résultats sont issus de tests et donc non approfondis, ces dysfonctionnements relevés nécessitent une étude complète afin de comprendre et pallier ces problèmes.

II.4. Conclusion sur les OTFTs flexibles à base de IF(CN₂)₂ meta:

Dans cette partie, nous avons rapporté la possibilité d'un transfert technologique d'OTFTs à base de IF(CN₂)₂ meta sur un substrat flexible en PEN. Les OTFTs sur PEN nu présentent des performances très intéressantes et proches des caractéristiques électriques des OTFTs fabriqués sur verre. Les premières mesures de déformation ont montré des résultats intéressants, avec de faibles variations de la mobilité à effet de champ 7% pour une déformation de 0.4%. La tenue mécanique de la SU-8 est aussi observée, avec un courant de fuite stable en déformation. Pour des déformations jusqu'à 0.3%, le retour à l'initial de la caractéristique de transfert se fait parfaitement. Cependant des approfondissements seront nécessaires afin de confirmer ces résultats et de comprendre au mieux les effets d'une déformation mécanique sur les caractéristiques électriques de transistors à base de matériaux organiques.

III. Réalisation de circuit pseudo CMOS à base des N-OTFTs

L'inverseur est un circuit logique à une entrée et une sortie, la sortie (V_{out}) de ce circuit permet de réaliser une opération d'inversion de la tension d'entrée (V_{in}). Il nécessite une tension d'alimentation continue V_{CC} . Le comportement des circuits logiques est lié aux niveaux bas (niveau logique 0) et haut (niveau logique 1) d'une tension. La table de vérité d'un circuit inverseur (porte NON) est donnée :

V_{in}	V_{out}
0	1
1	0

Tableau 5.2 : Table de vérité d'une porte NON

III.1. Les différents types d'inverseurs MOS :

Le circuit inverseur est composé de commutateurs, qui passent d'un niveau logique 0 à un niveau logique 1. Ces commutateurs sont des transistors MOSFETs, qui passent du niveau 0

(bloquant) au niveau 1 (passant). Afin de réaliser l'opération d'inversion, ces transistors peuvent être montés selon les différentes configurations :

III.1.1. Inverseur CMOS (Complementary MOS):

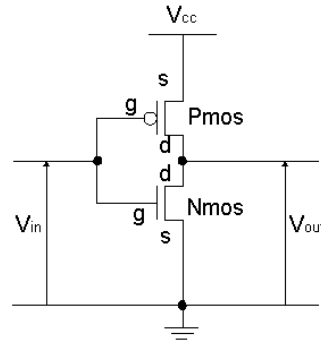


Figure5.9 : Montage inverseur CMOS

Un montage inverseur CMOS, nécessite l'utilisation des deux types de transistors, P et N. Les grilles des deux transistors sont reliées, comme illustré sur la figure 5.9.

Lors de l'application d'une tension $V_{in} > 0 > V_{THN}$ (V_{THN} tension de seuil du NMOS), le transistor N est passant alors que le transistor P est bloquant (circuit ouvert). Alors la tension de sortie V_{out} est directement reliée à la masse par le transistor N, ainsi $V_{out} = 0V$.

Lors de l'application d'une tension $V_{in} < V_{THP} < 0$ (V_{THP} tension de seuil du PMOS), le transistor P est dans ce cas passant alors que le transistor N est bloquant (circuit ouvert). La tension de sortie V_{out} est alors reliée la tension d'alimentation V_{CC} .

Il est aussi possible de réaliser un inverseur en utilisant des transistors de même type (N par exemple).

III.1.2. Inverseur NMOS avec charge passive

Ce circuit est composé d'un transistor de type N et d'une résistance de charge, le schéma du montage est donné en figure5.10

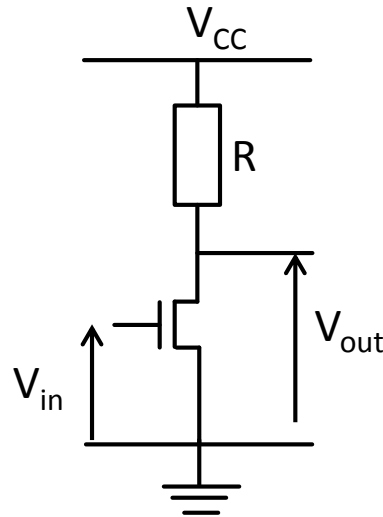


Figure5.10 : Montage inverseur NMOS avec charge passive

Le principe de fonctionnement pour le circuit inverseur reste le même que pour le CMOS, pour $V_{in} < V_{TH}$ le transistor de commande est bloquant et la sortie V_{out} est reliée à V_{CC} par la résistance R . Dans le cas où $V_{in} > V_{TH}$ le transistor N est passant et V_{out} est alors reliée à la masse par le transistor passant.

Ce montage présente un inconvénient. En effet, lorsque le transistor N est passant, dans certains cas comme pour les transistors organiques, la résistance du canal peut être très importante devant R (la charge passive). Alors V_{out} ne peut être exactement égal à 0. La solution d'utiliser une forte résistance de charge R , conduirait à une forte consommation d'énergie quand le circuit est dans cet état. Aussi, une importante résistance nécessiterait un espace important, limitant ainsi la miniaturisation des circuits. L'alternative à ce montage est d'utiliser une charge active (résistance non linéaire).

III.1.3. Inverseur NMOS à charge active

Dans ce cas la charge est un transistor saturé, où $V_{DS} = V_{GS}$ (Figure5.11), ce transistor (T2) est de type N, ayant le même V_{TH} que le transistor de commutation (T1).

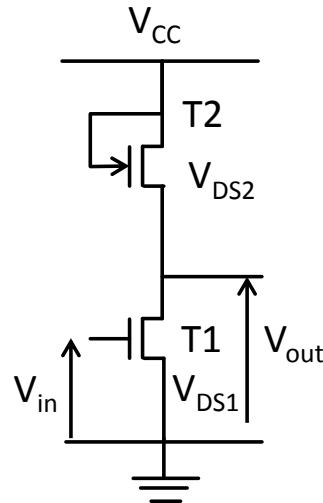


Figure5.11 : Montage inverseur NMOS avec charge active

L'intérêt de ce montage est que T2 joue le rôle d'une résistance variable, dépendant de V_{in} .

T2 est saturé $V_{GS}=V_{DS}$, donc $V_{GS}-V_{TH}<V_{DS}$. Comme illustré sur la figure 5.11, les contacts grille et drain sont reliés à V_{CC} , $V_{DS2}=V_{CC}-V_{out}$.

En appliquant $V_{in}<V_{TH1}$, le transistor de commutation (T1) est bloquant, le contact source du transistor (T2) n'étant plus relié à la masse, (T2) est alors court-circuité et V_{out} atteint sa valeur maximale proche de V_{CC} , dans ce cas V_{out} est égale à V_{DS1} .

En appliquant une tension $V_{in}>V_{TH1}$, le transistor (T1) est passant, la tension aux bornes de T2 chute, il est bloquant il présente une forte résistance et V_{out} est alors reliée à la masse. Sa

valeur ne s'annule pas vraiment, elle est proportionnelle à : $-\sqrt{\frac{W_1/L_1}{W_2/L_2}}$

Où $W_{1,2}$, $L_{1,2}$ représentent les largeurs et longueurs du canal des transistors T1 et T2.

Afin de se rapprocher au maximum de 0, ce rapport doit être le plus élevé possible, idéalement >8 . En effet, un faible rapport W_2/L_2 assure une forte résistance du canal de (T2) comparée à (T1), V_{out} est ainsi reliée à la masse aisément. Ce montage évite alors l'utilisation de fortes résistances en charge.

L'avantage d'une technologie CMOS est la faible consommation d'énergie que nécessite ce montage. Afin de nous rapprocher au mieux de ce montage, et avec les transistors N réalisés dans ce travail, nous réalisons un montage pseudo CMOS (inverseur NMOS en charge active). Le but de notre travail étant l'élaboration de transistors de type N, avec l'absence de transistors de type P, ce montage reste le meilleur compromis afin d'obtenir une bonne commutation en sortie.

III.2.Montage et caractérisations des inverseurs NMOS

Nous réalisons un inverseur NMOS en charge active. Les transistors utilisés sont à base de $\text{IF}(\text{CN}_2)_2$ méta. Le choix du transistor de commutation (T1) et le transistor de charge (T2) est dicté par la condition :

$\sqrt{\frac{W_1/L_1}{W_2/L_2}}$ le plus important possible. Pour cela les tailles disponibles sur les masques utilisés

sont $W_1/L_1=1000\mu\text{m}/2\mu\text{m}$, $W_2/L_2=250\mu\text{m}/20\mu\text{m}$, soit un rapport de 40.

Nous commençons par caractériser le transistor (T1) afin d'évaluer le rapport $R_{\text{DSon}}/R_{\text{DSoff}}$, sa caractéristique de sortie est présentée sur la figure 5.12 (a), à partir de la caractéristique de sortie un rapport $R_{\text{DSon}}/R_{\text{DSoff}} > 10^3$ est obtenu. Ce rapport est suffisamment élevé pour réaliser une commutation au niveau du transistor T1.

La tension d'alimentation, $V_{\text{CC}}=30\text{V}$. Elle est reliée au contact drain et grille de T2. Les deux transistors sont montés en série, la source de T1 étant reliée à la masse. La tension d'entrée envoyée sur la grille de T1 est un signal carré d'amplitude $V_{\text{in}}=30\text{V}$ et de fréquence 10Hz. La caractéristique $V_{\text{out}}, V_{\text{in}}$ est donnée en figure 5.12 (b).

L'opération d'inversion est observée. En effet, pour $V_{\text{in}}=0$, $V_{\text{out}}=27.5\text{V}$ alors que pour $V_{\text{in}}=30\text{V}$, $V_{\text{out}}=0.5\text{V}$ qui est pratiquement nulle.

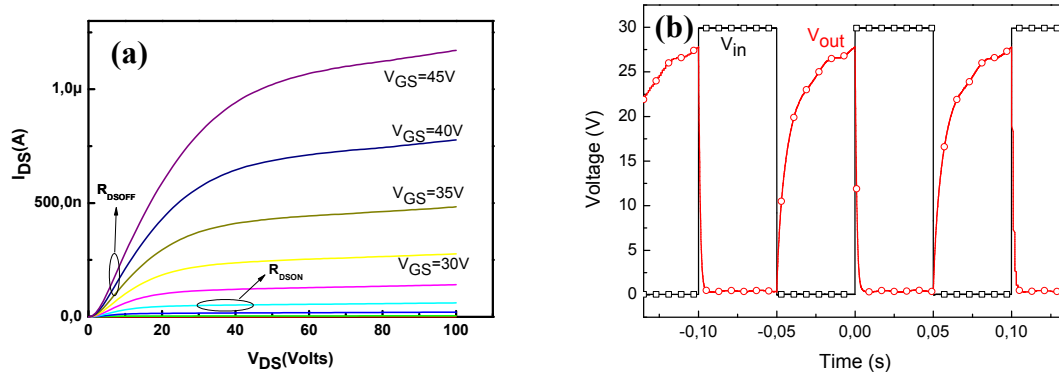


Figure5.12 (a) : caractéristique de sortie du transistor de commutation (T1), (b) : Evolution de V_{in} et V_{out}

Il semble que le passage de l'état 1 à l'état 0 de la sortie se fait de manière abrupte ce qui témoigne d'une très bonne commutation de T1 qui, présente un rapport R_{DSon}/R_{DSoff} suffisant et permet un bon passage de l'état bloquant à l'état passant.

Cependant, on remarque que le front montant de V_{out} ne se fait pas de manière abrupte. Ceci est dû à un faible rapport R_{DSon}/R_{DSoff} du transistor T2. Ici les transistors réalisés commutent pour une fréquence de 10Hz, ce qui reste relativement faible.

Pour rappel la fréquence de coupure d'un transistor est classiquement donnée par :

$$f_c = \frac{\mu V_{DS}}{L^2} \quad (2)$$

μ et L étant la mobilité et la longueur du canal du transistor de commutation. On voit bien que la fréquence de coupure est proportionnelle à la mobilité à effet de champ des transistors. Améliorer cette mobilité ou diminuer L conduira à l'augmentation de la fréquence de fonctionnement des circuits réalisés à base de ces transistors.

En technologie inorganique, le montage CMOS est l'idéal afin d'obtenir des caractéristiques de sortie efficace, avec une faible consommation énergétique. Cependant dans le cas des transistors organiques l'important écart entre les mobilités, de type N et de type P, engendre de fortes marges de bruit. L'utilisation d'un circuit inverseur avec un seul type de transistor serait une solution. L'équipe de T.C.Huang [4] dans ses travaux, propose de nouveaux

montages pseudo NMOS. Ces circuits présentent de faibles marges de bruit tout en ayant de très bonnes commutations.

III.3. Conclusion sur la réalisation de circuits pseudo CMOS

Nous avons démontré la faisabilité de circuits logiques inverseurs type pseudo CMOS, avec les transistors type N réalisés à base de la molécule $\text{IF}(\text{CN}_2)_2$ méta, la fréquence de commutation était de 10Hz. Cette fréquence peut être améliorée par le biais de la mobilité d'effet de champ ou la dimension des transistors.

Ce résultat est très encourageant afin d'arriver au but final qui est la réalisation de circuits fiables à base des transistors organiques. Ce travail démontre la faisabilité, et doit être mené de manière plus approfondie notamment en caractérisant la fiabilité et la reproductibilité des performances.

IV. OTFTs à base de C_{60} ayant le PMMA comme isolant de grille

Tout le long de cette thèse, un seul isolant de grille a été utilisé : la SU-8. Ce polymère présente l'avantage non négligeable d'être réticulé et donc insoluble dans les différents solvants, ce qui facilite grandement le procédé technologique. Comme il a été démontré au chapitre 3, du fait de sa réticulation la SU-8 possède un champ de claquage $>3\text{MV/cm}$. Cependant, nous avons observé au chapitre 4, que sous un stress électrique, les transistors présentaient des instabilités dues à un piégeage des charges dans la SU-8.

Afin de nous affranchir de ce problème, nous nous sommes intéressés à un nouvel isolant, le (Polyméthacrylate de méthyle) PMMA (Figure5.13). Le PMMA se présente sous forme de polymère et est habituellement utilisé comme résine photosensible positive. Il présente l'avantage d'être non polaire ce qui peut améliorer la stabilité des transistors [5], [6].

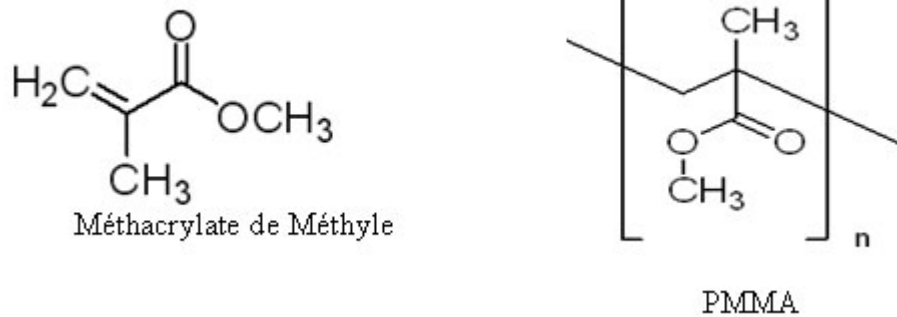


Figure5.13 : Structure chimique du PMMA : Polyméthacrylate de méthyle

IV.1. Structures MIS à base de PMMA

Nous utilisons une solution de PMMA diluée dans l'anisole, en concentration 11%. Dans les conditions proposées dans la documentation technique de cette résine [7], une couche d'épaisseur 800nm est obtenue par spincoating.

Cette épaisseur est très importante pour une utilisation en tant qu'isolant de grille. Le PMMA est alors dilué à 8% (en masse) dans l'anisole. Il est déposé par spincoating dans les conditions suivantes, pour obtenir épaisseur de 300 ± 10 nm

- Vitesse de rotation : 4000rpm
- Accélération : 1500rpm/s
- Temps : 60s

Afin d'évaluer les propriétés isolantes du PMMA, des structures MIS (Metal/Isolant/Semiconducteur) ont été réalisées. Sur un wafer de silicium monocristallin faiblement dopé préalablement nettoyé par un procédé RCA, le PMMA est enduit à la tournette puis recuit dans les conditions que nous détaillerons par la suite. Finalement, le contact métallique de 1mm^2 est réalisé par photolithographie, sur une couche d'aluminium déposée par évaporation thermique.

Comme pour la SU-8 une étude, sur la température et temps de recuit final, est menée sur les structures MIS à base de PMMA. Afin d'évaluer l'effet de la température du recuit, quatre différentes températures sont testées ; 90°C , 120°C , 180°C , 200°C . Le temps de recuit est fixé à 20min. L'épaisseur finale des couches après recuit est de 300nm.

Sur la figure5.14, nous présentons les caractéristiques courant-champ électrique des capacités recuites à différentes températures, la caractéristique est une moyenne réalisée sur 15 structures MIS.

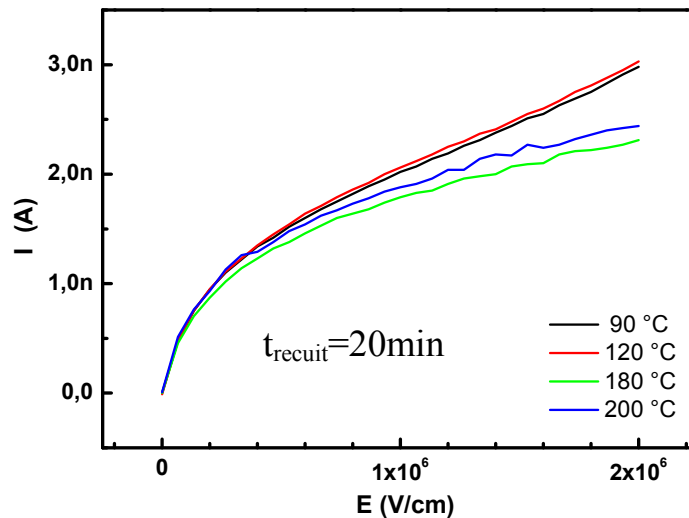


Figure5.14 : Effet de la température de recuit du PMMA sur le courant de fuite

Le courant électrique de 2.5nA à $E=2\text{MV/cm}$ (60V), à travers la structure est acceptable permettant d'utiliser le PMMA en tant qu'isolant de grille. Par ailleurs, nous observons une tendance du courant à augmenter relativement rapidement pour les échantillons recuits à 90°C et 120°C, cette augmentation est moins importante pour les échantillons à 180°C et 200°C. Cependant la différence des niveaux de courants n'est pas flagrante, selon les différents recuits. Nous retenons pour la suite de l'étude le recuit à 120°C, afin de fixer le temps de recuit nécessaire.

Les structure MIS ont été réalisées dans les mêmes conditions d'enduction, La température de recuit a été fixée à 120°C, et les temps de recuits testés sont ; 1min, 20min, 1h.

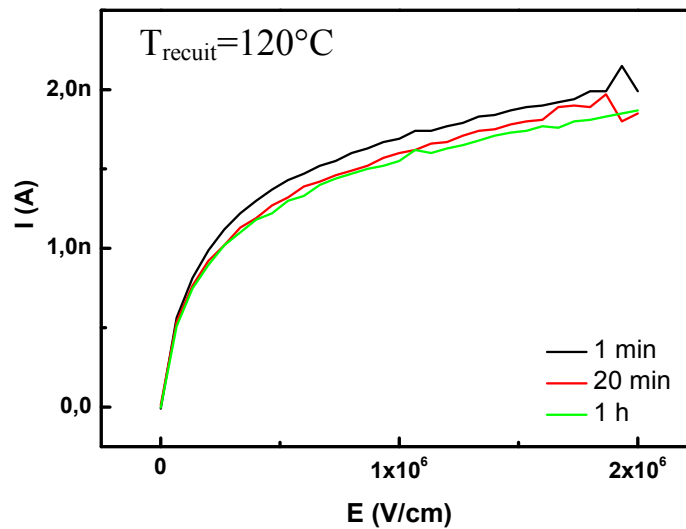


Figure 5.15 : Effet du temps de recuit du PMMA sur le courant de fuite

Sur la figure 5.15, nous représentons la caractéristique moyenne courant-champ électrique moyenne de 15 structures MIS pour chaque temps de recuit. Le niveau de courant obtenu est du même ordre que le courant des structures précédentes. Nous observons cependant une légère tendance de diminution du courant de fuite quand le temps de recuit augmente.

Etant donné que le courant reste globalement dans des ordres de grandeur identiques, nous nous sommes restreints dans cette étude préliminaire à des conditions de recuit basse température et faible temps, en l'occurrence $T_{\text{recuit}}=120^{\circ}\text{C}$ et $t_{\text{recuit}}=20\text{min}$.

IV.2. OTFTs a base de 300nm de PMMA

La même structure de transistors précédente (GBCB) est élaborée. Nous utilisons l'aluminium comme contact de grille et l'or comme contact source/drain. Le PMMA est enduit et recuit selon les conditions citées dans le paragraphe précédent. Uniquement à titre de référence, le semiconducteur utilisé pour ce premier test est le C_{60} .

Le C_{60} est évaporé à température ambiante sous vide secondaire. Avec une vitesse de dépôt de $0.4\text{\AA}/\text{s}$, l'épaisseur obtenue est de 24 nm. Les transistors réalisés et caractérisés sous azote ne présentent aucune modulation du courant drain-source. Ceci est probablement dû au très fort courant de grille I_{GS} .

IV.2.1.OTFTs à base de 500nm de PMMA

Un autre lot de transistors a alors été fabriqué avec une épaisseur plus importante de PMMA, 500nm. En même temps, d'autres transistors à base de SU-8 comme isolant de grille sont préparés afin de comparer les performances des isolants.

Dans le tableau suivant on donne les conditions de réalisation des différentes couches :

Matériaux	Conditions d'élaboration	Recuit final
SU-8	Enduction : Vitesse : 4000rpm Acc : 2500rpm/s t: 60s	T=120°C , t=15min
PMMA	Enduction : Vitesse : 2000rpm Acc : 1500rpm/s t :60s	T=120°C, t=20min
C60	Evaporation thermique : $T_d=30^\circ\text{C}$, $d_r=0.4\text{A}^\circ/\text{s}$, $e_{\text{finale}}=24\text{nm}$	-

Tableau 5.3: Tableau résumant les conditions de dépôt des différentes couches

La SU-8 (320nm) est enduite est réalisée dans les conditions citées dans le chapitre 3. Le C₆₀ est évaporé selon les conditions citées dans le tableau 5.3.

Les transistors sont caractérisés sous azote, les caractéristiques de transfert des OTFTs à base de SU-8 et de PMMA sont données en figure 5.16.

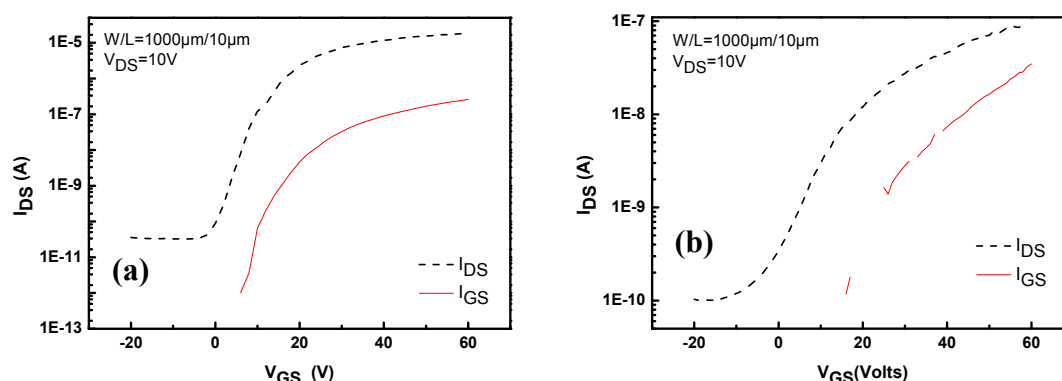


Figure5.16: caractéristique de transfert d'un OTFT W/L=1000μm/10μm à base de SU-8 (a) et de PMMA (b)

Les transistors à base de PMMA sont opérationnels, le courant I_{DS} module de 1.10^{-10} Ampère en inverse à 1.10^{-7} Ampère en direct, soit un rapport $I_{ON}/I_{OFF}=10^3$. La mobilité des transistors à base de PMMA, $\mu_{PMMA}=5.10^{-4} \text{ cm}^2/\text{V.s}$, est 100 fois plus faible que la mobilité obtenue pour les transistors à base de SU-8 $\mu_{SU-8}=5.8.10^{-2} \text{ cm}^2/\text{V.s}$. Le tableau 5.4 résume les performances obtenues avec les deux types de transistors.

Isolant	$\mu \text{ (cm}^2/\text{V.s)}$	$V_{TH}(\text{V})$	$S(\text{V/dec})$	I_{ON}/I_{OFF}
SU-8	5.8×10^{-2}	15	3.2	6×10^5
PMMA	5×10^{-4}	20.1	11	$>10^3$

Tableau 5.4 : caractéristiques électriques des transistors à base de SU-8 et de PMMA

Le courant I_{GS} est assez important aussi bien avec la SU8 que le PMMA. Le courant avec la SU8, plus important que dans les procédés précédents, est probablement dû à l'utilisation du C_{60} comme couche active au lieu des semiconducteurs précédents. Nous avons cependant remarqué un fort courant de fuite dans pratiquement tous les transistors à base de PMMA, ce courant est du même ordre que le courant I_{DS} Figure5.16 (b), à 60V $I_{DS}/I_{GS}=2.5$ ce qui est très faible.

Il semble que, malgré cette importante épaisseur, le PMMA présente un courant de fuite très important, pouvant être à l'origine des faibles performances des transistors obtenus.

Une autre solution consiste alors à réticuler le PMMA. En effet, de nombreux travaux rapportent l'effet de la réticulation du PMMA sur le courant de fuite [8] [9]. En réticulant, le

PMMA forme un réseau en 3 dimensions plus dense amenant à améliorer ses propriétés isolantes.

IV.2.2. Réticulation du PMMA

Un des procédés de réticulation du PMMA est l'utilisation d'un agent réticulant. L'agent réticulant communément utilisé est le 1,6 bis (trichlorosilyl)-hexane. La réaction de réticulation est schématisée sur la figure 5.17.

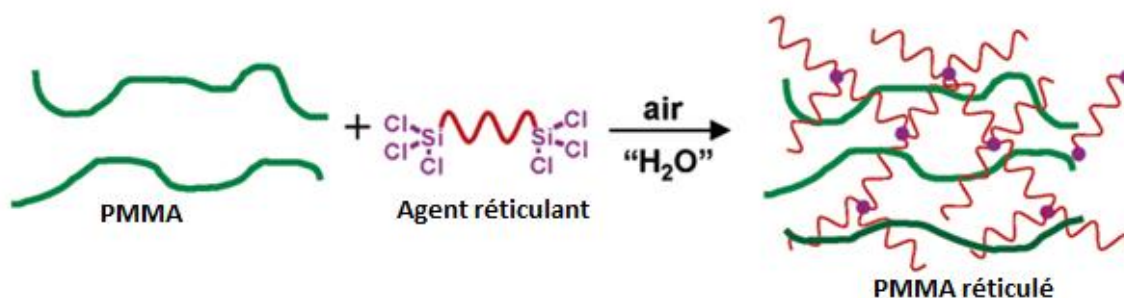


Figure 5.17 Réaction de réticulation du polystyrène appliquée au PMMA tirée de [9]

Le corps de l'agent réticulant agit comme un pont entre les chaînes méthacrylates, ainsi un dense réseau de chaînes se forme.

Les premiers tests de réticulation de la solution de PMMA dissout dans l'anisole n'ont pas abouti. En effet, lors du mélange des deux composants, des agrégats de PMMA se formaient dans la solution, probablement dus à une incompatibilité entre l'agent réticulant et l'anisole. Alors toute tentative de dépôt de cette solution a échoué.

Afin de résoudre ce problème, nous avons dilué le PMMA en poudre dans le toluène. La majorité des travaux rapportait une bonne compatibilité entre le toluène et l'agent réticulant.

Le PMMA est d'abord dissout dans le toluène à 8% en masse. Par la suite, cette solution est mélangée à l'agent réticulant selon les proportionnalités suivantes : 15mg (PMMA pur) dans 5 μ L (agent réticulant).

La solution ainsi obtenue est filtré à l'aide d'un filtre (0.45 μ m), cette solution qu'on appellera C-PMMA semble stable. Pour une bonne uniformité la solution est enduite dans les conditions suivantes :

- Vitesse de rotation : 4000rpm
- Accelération : 500rpm/s
- Temps :60s

Une fois la couche de C-PMMA enduite, elle est recuite comme pour les précédents échantillons à 120°C pendant 20min. L'épaisseur de la couche est $e_{(C-PMMA)}=900\text{nm}$.

- **Caractérisation morphologique**

Une caractérisation AFM en mode Tapping a été réalisée sur les 3 différentes couches de PMMA (Figure 5.18) :

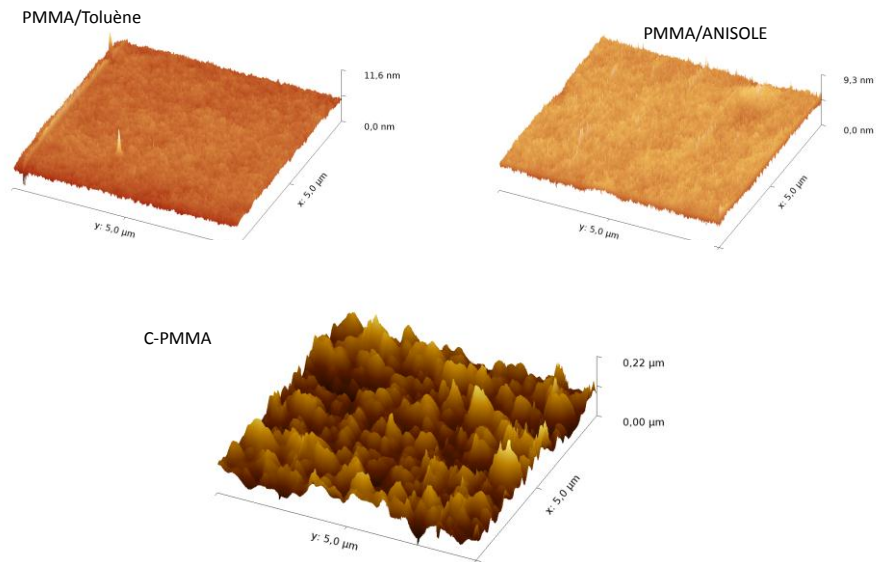


Figure 5.18 : Morphologie en surface des différentes couches de PMMA

Couche	Rugosité moyenne (nm)
PMMA/Anisole	0.3
PMMA/Toluène	0.2
C-PMMA	2.5

Tableau5.5 : Rugosité moyenne des couches de PMMA

Les deux couches de PMMA non réticulées présentent une faible rugosité de surface 0.3nm et 0.2nm, plus élevée que la rugosité de la SU-8 mais ces valeurs restent faibles. Cependant, nous remarquons une importante rugosité de la surface du PMMA réticulé $rms=2.5\text{nm}$. Cette

forte rugosité risque d'affecter les performances des transistors réalisés. Toutefois l'importante rugosité du C-PMMA reste inexpliquée.

IV.2.3. OTFTs à base de C-PMMA

Une nouvelle série de transistors est réalisée à partir de C60 déposé exactement dans les mêmes conditions que dans les précédents procédés. Les transistors sont caractérisés sous azote. Sur la figure 5.19 (a). Nous commençons par comparer les courants de fuite des deux transistors (PMMA/Anisole et C-PMMA). Nous remarquons une importante diminution du courant de grille qui après réticulation est de l'ordre de 1pA.

La réticulation du PMMA a permis d'éliminer le courant de fuite à travers l'isolant, ainsi le courant de grille n'entrera pas en compétition avec I_{DS} .

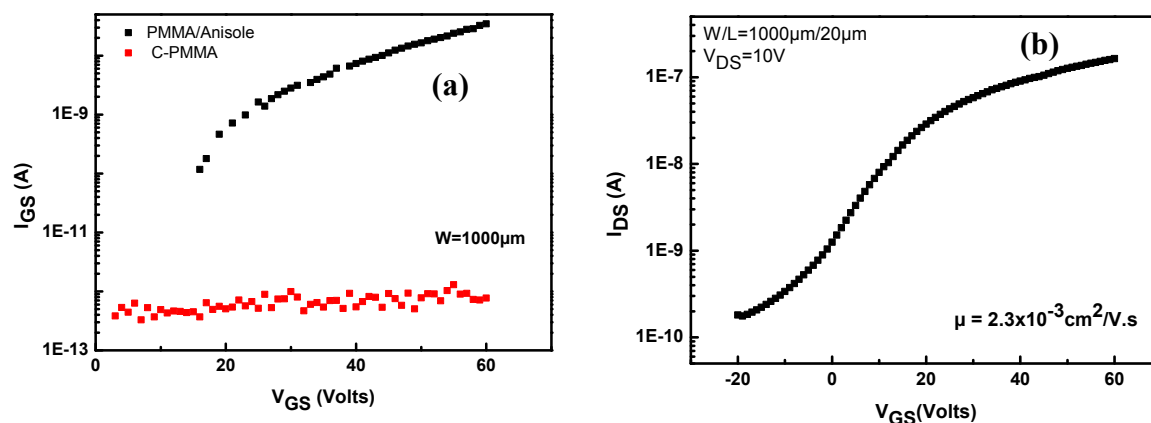


Figure 5.19 : (a) représentation du courant de fuite des OTFTs à base PMMA/Anisole et C-PMMA pour un même $W=1000\mu\text{m}$, (b) caractéristique de transfert d'un transistor $W/L=1000\mu\text{m}/20\mu\text{m}$ d'un OTFT à base de C-PMMA

Sur la figure 5.19 (b) nous représentons les caractéristiques de transfert d'un transistor $W/L=1000\mu\text{m}/20\mu\text{m}$ à base de C-PMMA. La mobilité à effet de champ pour ce transistor, $\mu=2.3 \cdot 10^{-3} \text{cm}^2/\text{V.s}$, est pratiquement 5 fois plus importante que la mobilité des transistors à base de PMMA/Anisole. Les caractéristiques électriques du transistor à base de C-PMMA sont données dans le tableau suivant:

	$\mu \text{ (cm}^2/\text{V.s)}$	$V_{TH}(\text{V})$	$S \text{ (V/dec)}$	I_{ON}/I_{OFF}
OTFT C-PMMA	$2.3 \cdot 10^{-3}$	11	11	10^3

Tableau 5.6 : résumé des caractéristiques d'OTFT à base de C-PMMA

En résumé, nous observons une amélioration de μ d'un facteur 6 entre des transistors à base de PMMA/Anisole et à base de C-PMMA. L'amélioration des performances du transistor avec le C-PMMA peut être due à l'élimination de l'effet du courant de grille sur I_{DS} des transistors PMMA/Anisole.

IV.3. Conclusion sur l'isolant de grille

Les premiers tests d'élaboration d'un nouvel isolant de grille à base de PMMA sont prometteurs. Les couches de PMMA déposées à 300nm et 500nm n'étaient pas assez isolantes afin de limiter les courants de fuite. Finalement, la réticulation du PMMA dilué dans le toluène a permis de limiter ce courant de fuite (diminution de 10^5). Aussi l'utilisation du C-PMMA a permis d'augmenter la mobilité à effet de champ d'un facteur de 5. Néanmoins, cette mobilité reste plus faible que la mobilité obtenue avec la SU-8 comme isolant. La caractérisation morphologique de la surface du PMMA/Anisole et C-PMMA, a démontré une rugosité 10 fois plus importante dans le cas du C-PMMA. Ce résultat implique que la mobilité obtenue avec le C-PMMA peut être améliorée.

Il est évident qu'un travail plus approfondi est nécessaire afin de confirmer ces résultats et leur reproductibilité. De plus, l'épaisseur de la couche de C-PMMA utilisée était pratiquement 2 fois plus importante que le PMMA/Anisole, un travail est nécessaire afin de réduire l'épaisseur du C-PMMA et confirmer que l'élimination du courant de fuite provient effectivement de cette réticulation.

Lors de ces tests nous avons relevé plusieurs problématiques, qui nécessitent un travail de fond :

- Proportionnalité entre le PMMA/Toluène et l'agent réticulant non optimal, qui peut être la cause des épaisseurs anormalement élevées
- Importante rugosité de la solution C-PMMA

Références :

- [1] S. Janfaoui, C. Simon, N. Coulon, and T. Mohammed-Brahim, "Behavior of the parameters of microcrystalline silicon TFTs under mechanical strain," *Solid. State. Electron.*, vol. 93, pp. 1–7, 2014.
- [2] A. Nigam, G. Schwabegger, M. Ullah, R. Ahmed, I. I. Fishchuk, A. Kadashchuk, C. Simbrunner, H. Sitter, M. Premaratne, and V. Ramgopal Rao, "Strain induced anisotropic effect on electron mobility in C[sub 60] based organic field effect transistors," *Appl. Phys. Lett.*, vol. 101, no. 8, p. 083305, 2012.
- [3] T. Sekitani, Y. Kato, S. Iba, H. Shinaoka, T. Someya, T. Sakurai, and S. Takagi, "Bending experiment on pentacene field-effect transistors on plastic films," *Appl. Phys. Lett.*, vol. 86, no. 7, pp. 1–3, 2005.
- [4] T.-C. H. T.-C. Huang, K. Fukuda, C.-M. L. C.-M. Lo, Y.-H. Y. Y.-H. Yeh, T. Sekitani, T. Someya, and K.-T. C. K.-T. Cheng, "Pseudo-CMOS: A novel design style for flexible electronics," *Des. Autom. & Test Eur. Conf. & Exhib. (DATE), 2010*, 2010.
- [5] S. Md. Obaidulla, D. K. Goswami, and P. K. Giri, "Low bias stress and reduced operating voltage in SnCl₂Pc based n-type organic field-effect transistors," *Appl. Phys. Lett.*, vol. 104, no. 21, p. 213302, 2014.
- [6] X. H. Zhang, B. Domercq, and B. Kippelen, "High-performance and electrically stable C₆₀ organic field-effect transistors," *Appl. Phys. Lett.*, vol. 91, no. 9, pp. 1–4, 2007.
- [7] MicroChem, "NANO PMMA and CopolymerTM," *Nano*, p. 8, 2001.
- [8] Y. Y. Noh and H. Sirringhaus, "Ultra-thin polymer gate dielectrics for top-gate polymer field-effect transistors," *Org. Electron. physics, Mater. Appl.*, vol. 10, no. 1, pp. 174–180, 2009.
- [9] M. H. Yoon, H. Yan, A. Facchetti, and T. J. Marks, "Low-voltage organic field-effect transistors and inverters enabled by ultrathin cross-linked polymers as gate dielectrics," *J. Am. Chem. Soc.*, vol. 127, no. 29, pp. 10388–10395, 2005.

CONCLUSION GENERALE

Le but du travail présenté dans cette thèse consistait en la réalisation de transistors organiques de type N ayant la meilleure stabilité, dans le temps et en fonctionnement, et une mobilité acceptable tenant compte du critère premier de la stabilité.

Ce travail s'inscrit dans la problématique d'élaborer des transistors de type N, rassemblant une bonne stabilité chimique et électrique à une bonne mobilité à effet de champ. La stratégie de départ consistait à utiliser des molécules à niveau LUMO profond, pour la stabilité chimique. Pour une bonne mobilité, c'est une géométrie plane de la molécule que nous avons favorisé.

Ici, tous les transistors de type N réalisés ont présenté une stabilité chimique très acceptable. En effet, le suivi dans le temps des caractéristiques des OTFTs a démontré une faible évolution donc une bonne stabilité après 7, 9 et 10 mois de stockage sous azote.

Les mesures de stabilité en fonctionnement des OTFTs, à base des différentes molécules, ont démontré des décalages de V_{TH} apparemment importants (de l'ordre de 20V après 3h de stress). L'étude approfondie du gate bias stress a démontré la présence d'un important phénomène de piégeage dans l'isolant pour tous les dispositifs réalisés. En effet, aucune dégradation des différentes couches actives utilisées n'a été constatée. Par ces mesures, et le procédé technologique établi, nous avons finalement obtenu des dispositifs fiables ayant de bonnes stabilités chimique et électrique.

Par ailleurs, ces dispositifs devaient démontrer des mobilités à effet de champ acceptables. Les dispositifs réalisés à base des deux premières molécules LPP(CN₂)₂ et IF(CN₂)₂ meta présentaient de faibles mobilités. Les tentatives d'amélioration, par les conditions de dépôt de la couche active, n'ont mené à aucune amélioration pour le LPP(CN₂)₂. Pour la molécule IF(CN₂)₂ meta, une amélioration a été obtenue pour des conditions de dépôt optimale et après recuit, jusqu'à $\mu=5.10^{-4}\text{cm}^2/\text{V.s}$. Cependant cette amélioration reste insuffisante afin d'atteindre l'objectif fixé pour la mobilité de $0.1\text{cm}^2/\text{V.s}$.

La dernière molécule utilisée IF(CN₂)₂ para, déposée dans des conditions spécifiques, a conduit à une mobilité de $\mu=10^{-2}\text{cm}^2/\text{V.s}$ après recuit final. Cette molécule est finalement le meilleur compromis, nous permettant d'obtenir des dispositifs OTFTs de type N fiables,

stables et ayant des mobilités acceptables. Ce dispositif n'est pas été totalement optimisé et la mobilité à effet de champ peut toutefois être améliorée en utilisant, par exemple, des SAM sur les électrodes injectrices et ainsi diminuer la barrière d'injection.

Malgré la stabilité des molécules, les décalages de V_{TH} dus aux phénomènes de piégeages dans la SU-8 restent importants. Deux solutions s'imposaient alors, la première consiste à changer l'isolant de grille. Toujours dans l'optique d'utiliser un isolant organique, notre choix s'est porté sur le PMMA, organique et non polaire. Les premiers résultats ont démontré beaucoup de difficultés à élaborer une couche de PMMA ayant le plus faible courant de fuite possible. Or, dans l'étude de stress électrique sur les OTFTs à base de SU-8, nous avons remarqué que le décalage de V_{TH} est d'autant plus important que le courant de fuite I_{GS} est élevé. La réticulation du PMMA a permis de s'en affranchir mais un gros travail reste encore nécessaire afin d'optimiser ce procédé (réduction d'épaisseur et de rugosité de surface) car dans ce travail cette voie n'a pas donné d'issue faute de temps.

La seconde solution serait de diminuer le phénomène de piégeage à l'aide de procédé de traitement de surface de la SU-8, permettant une éventuelle amélioration de la stabilité des dispositifs.

Nous complétons ce travail par la réalisation de dispositifs OTFTs de type N $IF(CN_2)_2$ meta flexibles. Les mesures de déformations mécaniques ont montré de faibles variations des caractéristiques en fonction de la déformation, démontrant la bonne flexibilité des dispositifs.

Des circuits de type pseudo-CMOS à l'aide de ces transistors de type N ont été réalisés, nous avons montré qu'une commutation a été possible avec ces transistors à une fréquence de 10Hz.

ANNEXE.1

1. Dépôt par évaporation thermique :

C'est un dépôt PVD (Physical Vapor Deposition). Dans une enceinte mise sous vide, la cible à déposer est chauffée à très hautes température jusqu'à ce qu'elle se vaporise dans l'enceinte. Le gaz ainsi formé se condense sur le substrat avec qui il interagit en germant, le processus de nucléation est entamé suivi du dépôt couche par couche. L'épaisseur de la couche déposée est contrôlée à l'aide d'une balance à quartz.

Des variantes de cette technique existent, dépendant du moyen de chauffage de la cible.

1.1. Par effet joule :

La cible est placée dans un creuset en Tungstène généralement ($T_{\text{fusion}}=3422^{\circ}\text{C}$), ce creuset est chauffé par effet joule au moyen de l'application d'une forte tension électrique à ses bornes. C'est cette technique que nous utilisons pour les dépôts de l'aluminium et la couche active organique.

1.2. Par canon à électron

Dans cette technique la cible est chauffée à l'aide d'un faisceau à électrons énergétique. L'énergie apportée par ces particules est transmise à la cible qui chauffe jusqu'à évaporation. Cette technique permet de réaliser des dépôts directionnels, qui dans certains cas peuvent être agressifs envers le substrat. C'est cette technique que nous utilisons pour le dépôt de la couche d'or.

ANNEXE.2

1. Caractérisation morphologique par AFM

Cette technique d'imagerie permet d'étudier et caractériser des surfaces faiblement ou non conductrices de courant. Son principe est basé sur les forces d'interactions entre la pointe de la mesure et la surface de l'échantillon analysé. L'analyse du relief en surface se fait à l'aide d'un rayon laser qui se réfléchit sur un levier supportant la pointe d'analyse. Le rayon Laser réfléchi est détecté à l'aide d'un photo-détecteur, comme illustré sur l'image de la figure A.1 :

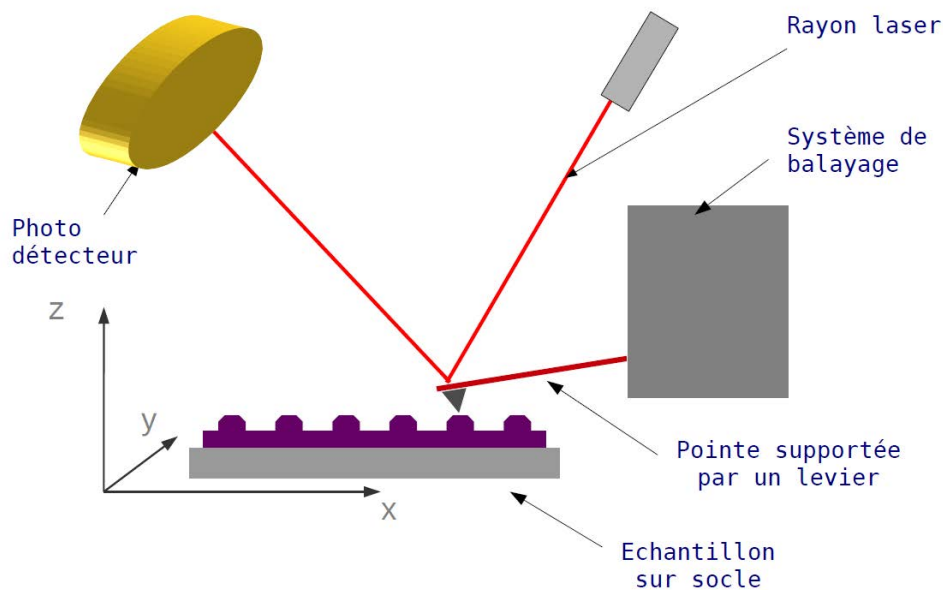


Figure.A.1 : Schéma illustrant le principe de fonctionnement de l'AFM

L'AFM se compose des éléments suivants :

- Le socle : Le support doit avoir une surface plane afin de supporter l'échantillon et rigide afin d'éviter de perturber la mesure par le bruit environnant
- Le levier : Généralement fait en silicium, il supporte la pointe d'analyse. Il est très sensible aux forces électrostatiques ou van der Waals appliquées par l'échantillon
- Le rayon Laser : il est envoyé sur la surface du levier et directement réfléchi sur le photo-détecteur (photodiode) qui détecte la variation de flexion du levier. Pendant la mesure les forces sont gardées constantes, afin que la distance entre la pointe et l'échantillon varie et caractérise la topographie de cette dernière.

- La pointe : ce composant est l'élément principal de la mesure, elle est fixée sur l'extrémité du levier. Elle est faite en silicium et peut avoir différentes tailles et différentes formes.
- Système de balayage : c'est un système mécanique permettant le déplacement de la pointe à travers la surface analysée

Les différents modes d'utilisation de l'AFM :

1- Mode contact :

Pendant cette mesure la pointe d'analyse est maintenue en contact avec l'échantillon mais subit une force répulsive de la part de ce dernier. Les faibles forces d'interactions sont alors maintenues en modifiant la hauteur z de la pointe. La modification de la hauteur donne l'information sur la topographie de l'échantillon à cet endroit.

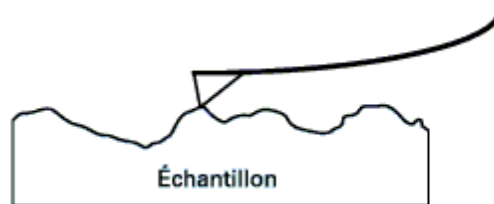


Figure.A.2 : Mode contact

2- Mode Tapping :

Dans ce mode, le levier subit un mouvement d'oscillation à une fréquence donnée et une amplitude constante. De par la force d'attraction de l'échantillon l'amplitude d'oscillation de la pointe change. Alors un déplacement vertical selon z sert à la maintenir constante. Le déplacement selon z donne l'information sur la topographie de l'échantillon.

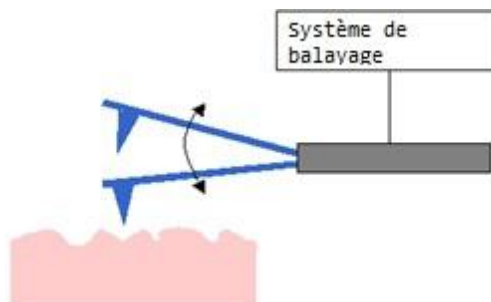


Figure.A.3 : Mode Tapping

Ce mode est généralement favorisé afin de ne pas dégrader l'échantillon, comme dans le cas où il est contact avec la pointe.

2. Principe de la mesure AFM-conducteur

Cette manipulation s'effectue en mode contact, la pointe est alors utilisée comme électrode, ainsi la variation de la conductivité électrique en surface est détectée. Le potentiel est appliqué entre la pointe d'analyse et le substrat de l'échantillon. Le principe de l'analyse reste le même que le mode contact, où la hauteur de la pointe est modifiée afin de maintenir la force entre cette dernière et l'échantillon constante. Simultanément lors de l'analyse le courant traversant la pointe est relevé. La fig donne un schéma simplifié du principe de la manipulation

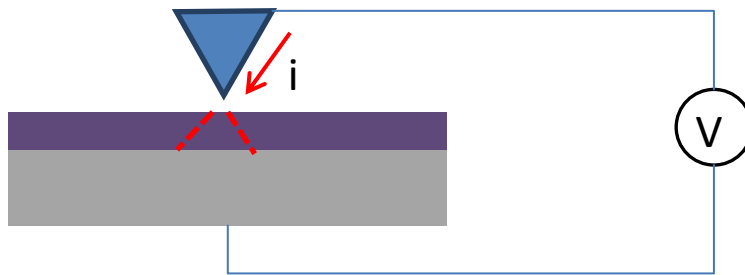


Figure.A.4 : Illustration du montage en AFM-conducteur

LISTE DES PUBLICATIONS PERSONNELLES

Publications internationales

1. E. Jacques, M. Romain, A. Yassin, **S. Bebiche**, M. Harnois, T. Mohammed-Brahim, J. Rault-Berthelot, and C. Poriel, "An electron deficient dicyanovinylene-ladder-type pentaphenylene derivative for n-type organic field effect transistors," *J. Mater. Chem. C*, vol.2, no.17, pp. 3292–3302, 2014.
2. M. Romain, M. Chevrier, **S. Bebiche**, T. Mohammed-Brahim, J. Rault-Berthelot, E. Jacques, and C. Poriel, "The structure–property relationship study of electron-deficient dihydroindeno[2,1-*b*]fluorene derivatives for n-type organic field effect transistors," *J. Mater. Chem. C*, vol. 3, no. 22, pp. 5742–5753, 2015.
3. **S.Bebiche**, T.Mohammed-Brahim, M.Chevrier, P.C.Perez, J. Rault-Berthelot, C.Poriel, E.Jacques, "Electrical stability of N-type field effect transistors based on Dihydroindeno[1,2-*b*]fluorene and Dihydroindeno[2,1-*b*]fluorene derivatives with organic gate insulator", soumis à Organic electronics, Juillet 2015.

Publication en cours:

S.Bebiche, T.Mohammed-Brahim, N.Coulon, J.F.Bergamini, C.Poriel, E.Jacques "Effect of deposition parameters of indenofluorene molecule IF(CN₂)₂ meta syn geometry molecule on corresponding OTFTs performances", prochainement soumis à Organic electronics.

Communications internationales avec comité scientifique

1. E.Jacques, C.Poriel, **S.Bebiche**, M.Harnois, M.Romain, J.Rault-Berthelot, T.Mohammed Brahimi
"Electrical stability of N-type OTFTs using new pentaphenylene derivative LPP(CN₂)₂"
ICOE, Grenoble, France, June 18-20, 2013.
2. **S.Bebiche**, M.Chevrier, C.Poriel, J.Rault-Berthelot, T.Mohammed Brahimi, E.Jacques
"Effect of Dicyanovinylene group on indenofluorene OTFTs performance"
ICOE, Modena, Italy, June 11-13, 2014

3. E.Jacques, C.Poriel, **S.Bebiche**, M.Harnois, J.Rault-Bertelot, T.Mohammed Brahim
“Stable N-type OTFTs using new pentaphenylene derivative LPP(CN₂)₂”
ICH 10th edition, Delft, Netherland, January 23-24, 2014
4. **S.Bebiche**, I.Bouhadda, C.Poriel, J.Raults-Bertelot, T.Mohammed Brahim, E.Jacques
“Flexible n-type organic transistors using a new indenofluorene derivative performed on PEN substrate”
ICH 11th edition, Rennes, France, February 26-27, 2015 (Prix publique du meilleur Poster)
5. T.Mohammed-Brahim, E.Jacques, M.Harnois, **S.Bebiche**, W.Kuai, J.Rault-Berthelot, C.Poriel
“N-type Organic TFTs and Light Detection” (invited presentation)
11^{ème} Workshop between, Ryukyus, Hoseo, Rennes 1, Hoseo, Universities South of Korea, August 2015.

Communications nationales

1. **S.Bebiche**, E.Jacques, C.Poriel, T.Mohammed Brahim
Transistors organiques de type N : vers une électronique tout organique
JNRDM, Grenoble, France, juin 10-12 ,2013
2. **S.Bebiche**, C.Poriel, N.Coulon, M.Romain, J.Rault-Bertelot, T.Mohammed Brahim, E.Jacques
Electrical stability of N-Type OTFTs using new pentaphenylene derivative LPP(CN₂)₂
MNPC, Annecy, France, Octobre 7-13, 2013

Résumé

L'objectif de ce travail de recherche est l'élaboration et l'optimisation de transistors à effet de champ organiques de type N (OTFTs). Des transistors en structure Grille basse Contact Bas sont fabriqués à basse température $T < 120^{\circ}\text{C}$. Trois différentes molécules organiques conductrices d'électrons, déposées par évaporation thermique, sont utilisées pour la couche active.

Les OTFTs à base de la première molécule à corps LPP présentent de faibles mobilités à effet de champ de l'ordre de $10^{-5}\text{cm}^2/\text{V.s}$. L'étude d'optimisation menée sur les conditions de dépôt de cette dernière n'a pas permis d'améliorer ses performances électriques. L'étude de stabilité électrique « Gate Bias Stress » a mis en évidence les instabilités de cette molécule.

Les OTFTs à base des deux dérivés indénofluorènes (IF) possèdent des mobilités plus importantes. Dans les conditions optimales la molécule $\text{IF}(\text{CN}_2)_2$ méta permet d'atteindre une mobilité d'effet de champ $\mu_{\text{FE}} = 2.1 \times 10^{-4} \text{cm}^2/\text{V}$, alors que la molécule $\text{IF}(\text{CN}_2)_2$ para permet d'obtenir des mobilités $\mu_{\text{FE}} = 1 \times 10^{-2} \text{cm}^2/\text{V.s}$ après recuit. L'étude de stabilité électrique a mis en évidence une meilleure stabilité des OTFTs à base de $\text{IF}(\text{CN}_2)_2$ para. Une étude des phénomènes de transport de charges est menée pour les deux types de molécules.

Les OTFTs de type N réalisés sont utilisés pour la réalisation d'un circuit logique de type inverseur pseudo-CMOS. Finalement, ce procédé basse température nous a permis de réaliser des OTFTs sur substrat flexible

Mots clés :

Semiconducteur organique, transport de charge, transistor à effet de champ organique, stabilité électrique

Abstract

The main goal of this present work consists in the fabrication and optimization of N type organic field effect transistors. Bottom Gate Bottom Contact transistors are performed at low temperature $T < 120^{\circ}\text{C}$. Three different electro-deficient organic molecules are thermally evaporated and used as active layer.

OTFTs based on LPP core molecule present low field effect mobility around $10^{-5}\text{cm}^2/\text{V.s}$. The optimization study investigated on deposition parameters of this molecule on OTFTs performances does not allow improving this mobility. Moreover gate bias stress measurements reveal important instabilities related to this molecule.

Indenfluorene derivatives core (IF) based OTFTs show better performances. Field effect mobility $\mu_{\text{FE}} = 2.1 \times 10^{-4} \text{cm}^2/\text{V}$ is reached using $\text{IF}(\text{CN}_2)_2$ meta in optimized deposition conditions and $\mu_{\text{FE}} = 1 \times 10^{-2} \text{cm}^2/\text{V.s}$ is obtained using $\text{IF}(\text{CN}_2)_2$ para after annealing treatment. The investigated gate bias stress study highlights the good electrical stability of $\text{IF}(\text{CN}_2)_2$ para based OTFTs. Temperature measurements allow us studying the charge transport phenomenon in these indenofluorene derivatives. Fabricated N-type OTFTs are used to perform a first electronic circuit that consists in a logic gate (inverter). Finally this low temperature process led us to achieve OTFTs devices on flexible substrates (PEN).

Keywords:

Organic semiconductors, thermal evaporation, organic field effect transistors, gate bias stress